

---

**PROBLEMAS DE  
ESTRUCTURA DE LOS COMPUTADORES**

**MAPAS DE MEMORIA**

## EJERCICIO 1:

Una CPU cuenta con un ancho de palabra de 16 bits. Se quiere dotar a esa CPU de una memoria con las siguientes características:

- 256 Kpalabras (256 K x 16) de memoria ROM.
- 512 Kpalabras (512 K x 16) de memoria RAM.

Diseñar la memoria con el menor número de pastillas, sabiendo que disponemos de las siguientes:

Pastillas de memoria ROM	Pastillas de memoria RAM
128 K x 1	128 K x 1
64 K x 8	256 K x 8
128 K x 8	

### Solución:

#### 1. Comprobar que existe solución

Para poder comprobarlo, debemos fijarnos en el número de bits que tenemos en el bus de direcciones, y ver que con ese número de bits, podemos direccionar todo el mapa de memoria.

El bus de direcciones tiene 20 líneas, desde la  $A_{19}$  hasta la  $A_0$ , lo que supone una capacidad de direccionamiento de  $2^{20}$  palabras = 1 Mpalabras. En el caso que nos ocupa, necesitamos direccionar 512 Kpalabras de memoria RAM y 256 Kpalabras de memoria ROM, en total 768 Kpalabras. Por lo tanto, vemos que con los 20 bits del bus de direcciones **sí** se puede direccionar la memoria que se nos pide.

Por otro lado, tenemos que comprobar que el bus de datos soporte el ancho de una palabra de memoria (16 bits). Por tanto, vamos a suponer que el bus de datos cuenta con 16 líneas, desde la  $D_{15}$  hasta la  $D_0$ .

#### 2. Calcular los módulos de memoria que serán necesarios

Para la memoria RAM, disponemos de los siguientes módulos de memoria:

- 128 K x 1

$$\frac{512 \text{ K}}{128 \text{ K}} \times \frac{16 \text{ bits}}{1 \text{ bit}} = 4 \times 16 = 64 \text{ pastillas de } 128 \text{ K x } 1$$

Con esta posibilidad se necesitarían 4 filas de módulos de 128 K posiciones de memoria (para poder direccionar las 512 K posiciones de memoria) y 16 módulos por cada una de las filas para almacenar los 16 bits que componen una palabra.

Con lo cual, el mapa de memoria RAM resultante contaría con  $4 \times 16 = 64$  pastillas de 128 K x 1.

- 256 K x 8

$$\frac{512 \text{ K}}{256 \text{ K}} \times \frac{16 \text{ bits}}{8 \text{ bits}} = 2 \times 2 = 4 \text{ pastillas de } 256 \text{ K} \times 8$$

Con esta posibilidad se necesitarían 2 filas de módulos de 256 K posiciones de memoria (para poder direccionar las 512 K posiciones de memoria) y 2 módulos por cada una de las filas para almacenar los 16 bits que componen una palabra (en cada uno de los módulos se almacenarán los 8 bits que componen las partes alta y baja de una palabra).

Con lo cual, el mapa de memoria RAM resultante contaría con  $2 \times 2 = 4$  pastillas de 256 K x 8.

Para la memoria ROM, disponemos de los siguientes módulos de memoria:

- 128 K x 1

$$\frac{256 \text{ K}}{128 \text{ K}} \times \frac{16 \text{ bits}}{1 \text{ bit}} = 2 \times 16 = 32 \text{ pastillas de } 128 \text{ K} \times 1$$

- 64 K x 8

$$\frac{256 \text{ K}}{64 \text{ K}} \times \frac{16 \text{ bits}}{8 \text{ bit}} = 4 \times 2 = 8 \text{ pastillas de } 64 \text{ K} \times 8$$

- 128 K x 8

$$\frac{256 \text{ K}}{128 \text{ K}} \times \frac{16 \text{ bits}}{8 \text{ bits}} = 2 \times 2 = 4 \text{ pastillas de } 128 \text{ K} \times 8$$

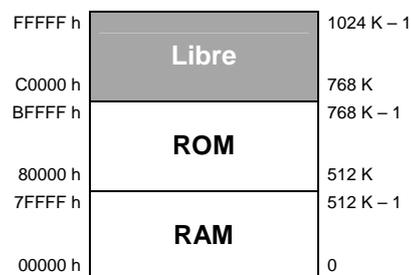
La solución más sencilla es utilizar:

- $2 \times 2 = 4$  pastillas de 256 K x 8 para la memoria RAM
- $2 \times 2 = 4$  pastillas de 128 K x 8 para la memoria ROM

### 3. Diseñar el mapa de memoria

Para diseñar el mapa de memoria, supondremos que la memoria RAM ocupa las posiciones más bajas del mapa de memoria y que la memoria ROM se encuentra a continuación.

En la siguiente figura se muestra un esquema del mapa de memoria resultante:



Finalmente, la distribución del mapa de memoria resultante es la que aparece en la siguiente figura:

	A <sub>19</sub>	A <sub>18</sub>	A <sub>17</sub>	A <sub>16</sub>	...	A <sub>0</sub>		
FFFFF h	1	1	1	1	...	1	1024 K - 1	Libre
C0000 h			0	0	...	0	768 K	
BFFFF h	1	0	1	1	...	1	768 K - 1	2ª fila pastillas ROM
A0000 h			0	0	...	0	640 K	
9FFFF h	1	0	0	1	...	1	640 K - 1	1ª fila pastillas ROM
80000 h			0	0	...	0	512 K	
7FFFF h	0	1	1	1	...	1	512 K - 1	2ª fila pastillas RAM
40000 h			0	0	...	0	256 K	
3FFFF h	0	0	1	1	...	1	256 K - 1	1ª fila pastillas RAM
00000 h			0	0	...	0	0	

Para poder direccionar las 256 Kpalabras ( $= 2^{18}$  Kpalabras) de cada una de las pastillas de memoria RAM necesitaremos 18 bits, que se corresponden con las líneas A<sub>17</sub>..A<sub>0</sub> del bus de direcciones. Mientras que para poder acceder a las 128 Kpalabras ( $= 2^{17}$  Kpalabras) de cada una de las pastillas de memoria ROM necesitaremos 17 bits, son las líneas A<sub>16</sub>..A<sub>0</sub> del bus de direcciones.

Las líneas A<sub>19</sub> y A<sub>18</sub> del bus de direcciones, nos permitirán seleccionar la fila de pastillas sobre la que se realizará la lectura o escritura de los datos.

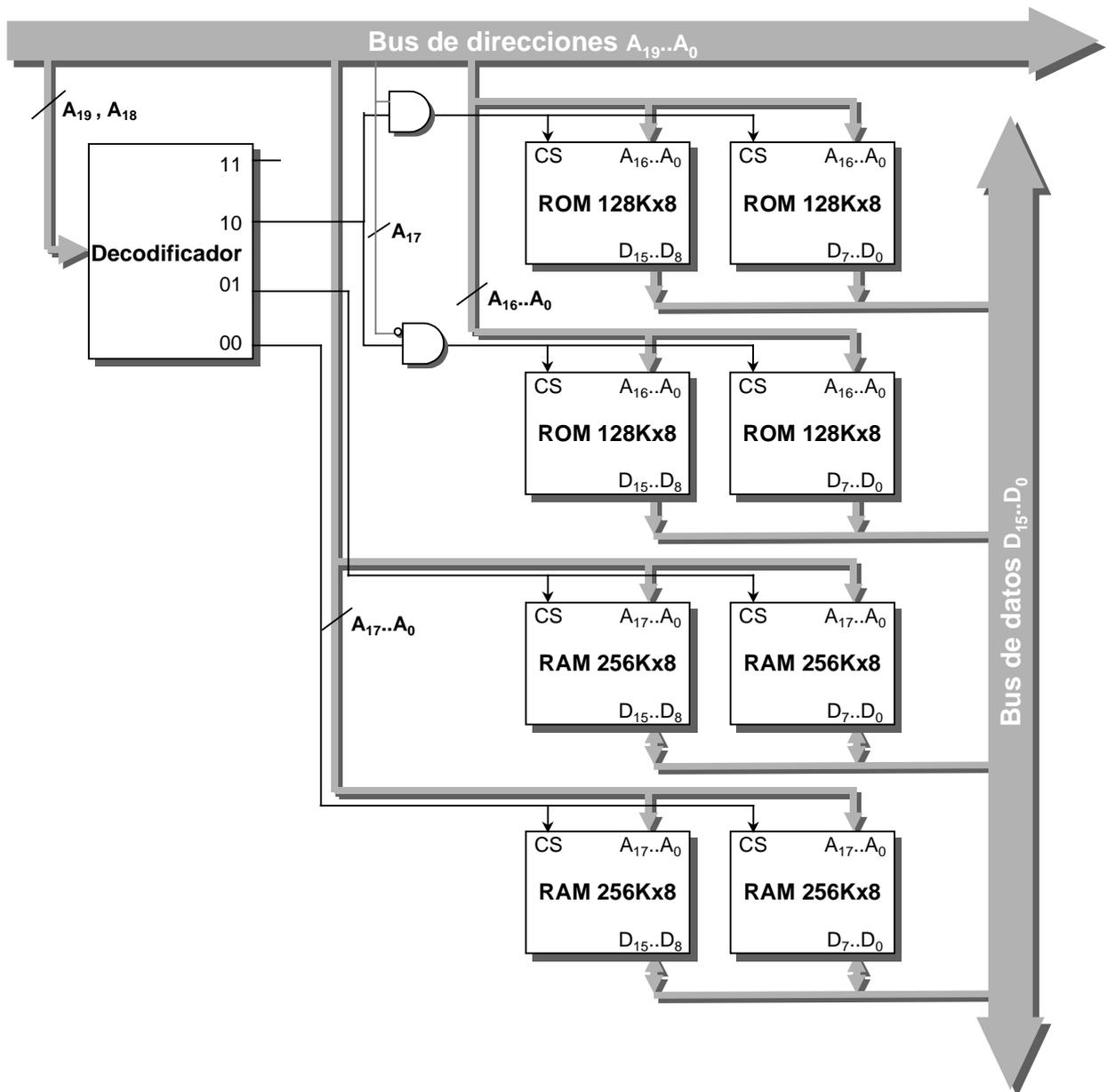
Por otro lado, la primera pastilla de cada fila del mapa de memoria almacenará la parte alta de una palabra y la segunda la parte alta.

#### 4. Dibujar el esquema del mapa de memoria

El esquema de éste mapa de memoria admite dos soluciones válidas, dependiendo del modo en que se realice la selección de la fila de pastillas sobre la que se realizará la lectura o escritura de datos:

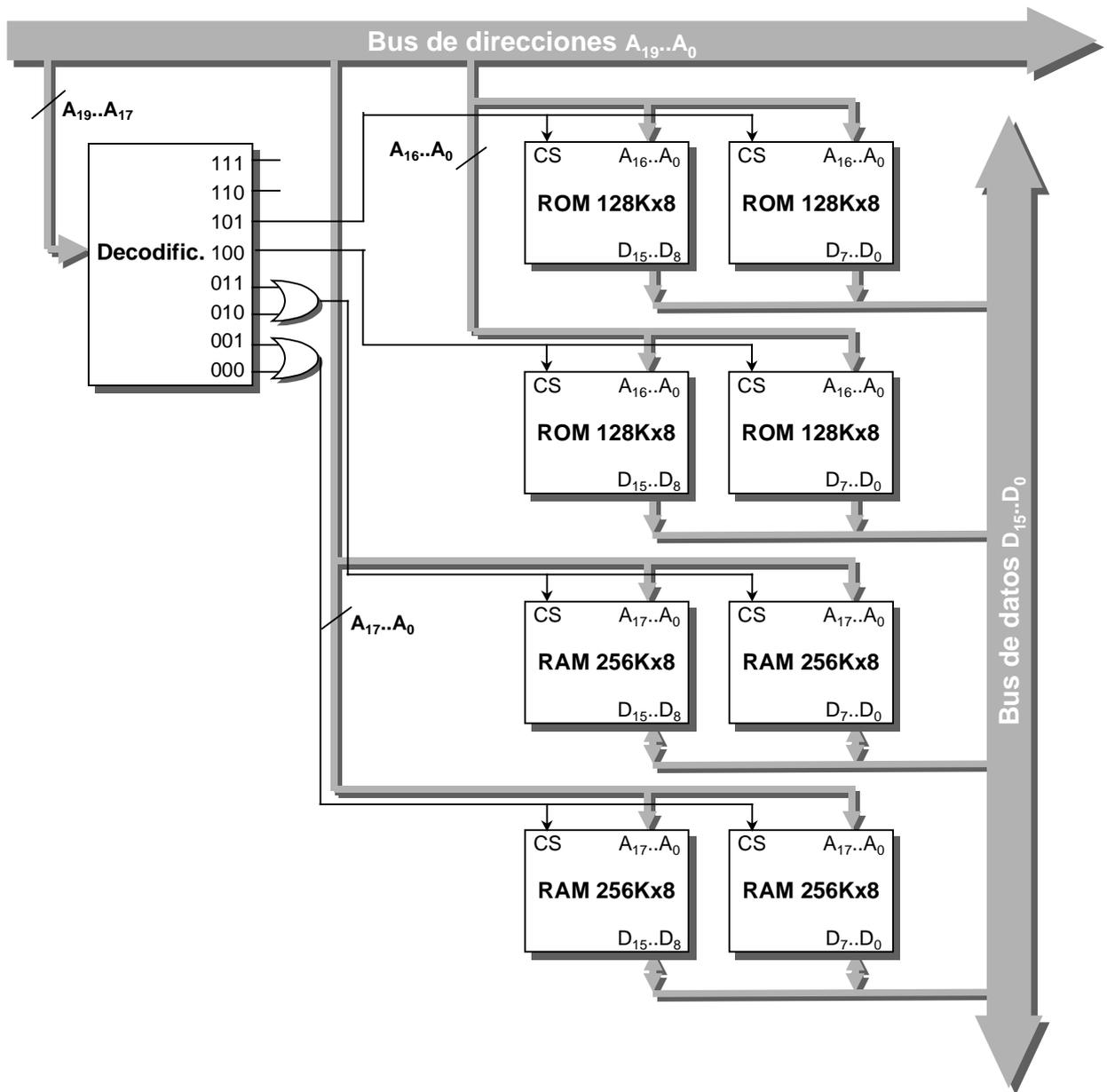
- 1º Utilizando un decodificador de 2 entradas, líneas A<sub>19</sub> .. A<sub>18</sub>.
- 2º Utilizando un decodificador de 3 entradas, líneas A<sub>19</sub> .. A<sub>17</sub>.

En las siguientes figuras se muestran los esquemas correspondientes a ambas soluciones. Debemos considerar que en ambos esquemas falta una línea de lectura conectada a todas las pastillas de memoria RAM y una línea de escritura conectada a todas las pastillas de memoria RAM.



**Solución 1:** Se utiliza un decodificador de dos entradas ( $A_{19}, A_{18}$ ) y dos puertas AND (con entrada la salida 10 del decodificador y la línea  $A_{17}$ ) para seleccionar las filas de pastillas de memoria ROM.

Las filas de memoria RAM se seleccionan con las salidas del decodificador 01 y 00.

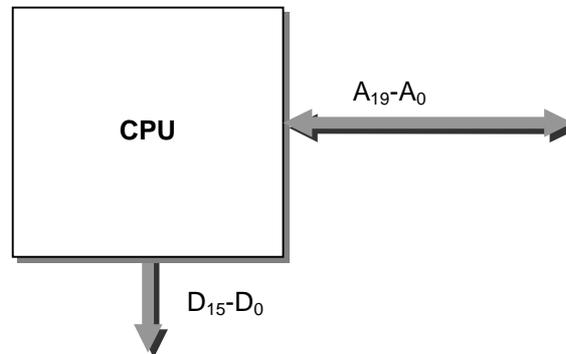


**Solución 2:** Se utiliza un decodificador de tres entradas ( $A_{19}..A_{17}$ ) y dos puertas OR para seleccionar las filas de pastillas de memoria RAM.

Las filas de memoria ROM se seleccionan con las salidas del decodificador 101 y 100.

**EJERCICIO 2:**

La CPU de la figura cuenta con un bus de datos de 16 bits y un bus de direcciones de 20 bits.



Se quiere diseñar un computador con una memoria principal de las siguientes características:

- 256 Kpalabras (256 K x 16) de memoria ROM.
- 512 Kpalabras (512 K x 16) de memoria RAM.

La memoria ROM debe situarse en las posiciones más altas del mapa de memoria direccionable y la memoria RAM debe situarse en las posiciones más bajas.

Diseñar la memoria con el menor número de pastillas sabiendo que disponemos de las siguientes:

Pastillas de memoria ROM	Pastillas de memoria RAM
128 K x 1	128 K x 1
64 K x 8	256 K x 8
128 K x 16	256 K x 16

**Solución:****1. Comprobar que existe solución**

El bus de direcciones tiene 20 líneas, desde la  $A_{19}$  hasta la  $A_0$ , lo que supone una capacidad de direccionamiento de  $2^{20}$  palabras = 1 Mpalabras. En el caso que nos ocupa, necesitamos direccionar 512 Kpalabras de memoria RAM y 256 Kpalabras de memoria ROM, en total 768 Kpalabras. Por lo tanto, vemos que con los 20 bits del bus de direcciones **sí** es posible.

Por otro lado, una dato de memoria puede transmitirse por el bus de dato puesto que cuenta con 16 líneas, desde la  $D_{15}$  hasta la  $D_0$ .

## 2. Calcular los módulos de memoria que serán necesarios

Para la memoria RAM, disponemos de los siguientes módulos de memoria:

- 128 K x 1

$$\frac{512 \text{ K}}{128 \text{ K}} \times \frac{16 \text{ bits}}{1 \text{ bit}} = 4 \times 16 = 64 \text{ pastillas de } 128 \text{ K x } 1$$

- 256 K x 8

$$\frac{512 \text{ K}}{256 \text{ K}} \times \frac{16 \text{ bits}}{8 \text{ bits}} = 2 \times 2 = 4 \text{ pastillas de } 256 \text{ K x } 8$$

- 256 K x 16

$$\frac{512 \text{ K}}{256 \text{ K}} \times \frac{16 \text{ bits}}{16 \text{ bits}} = 2 \times 1 = 2 \text{ pastillas de } 256 \text{ K x } 16$$

Para la memoria ROM, disponemos de los siguientes módulos de memoria:

- 128 K x 1

$$\frac{256 \text{ K}}{128 \text{ K}} \times \frac{16 \text{ bits}}{1 \text{ bit}} = 2 \times 16 = 32 \text{ pastillas de } 128 \text{ K x } 1$$

- 64 K x 8

$$\frac{256 \text{ K}}{64 \text{ K}} \times \frac{16 \text{ bits}}{8 \text{ bits}} = 4 \times 2 = 8 \text{ pastillas de } 64 \text{ K x } 8$$

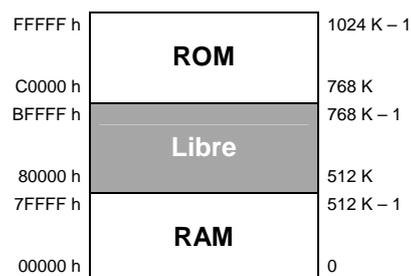
- 128 K x 16

$$\frac{256 \text{ K}}{128 \text{ K}} \times \frac{16 \text{ bits}}{16 \text{ bits}} = 2 \times 1 = 2 \text{ pastillas de } 128 \text{ K x } 16$$

- 2 x 1 = 2 pastillas de 256 K x 16 para la memoria RAM
- 2 x 1 = 2 pastillas de 128 K x 16 para la memoria ROM

## 3. Diseñar el mapa de memoria

En la siguiente figura se muestra un esquema del mapa de memoria resultante:



La distribución del mapa de memoria resultante es la que aparece a continuación:

	A <sub>19</sub>	A <sub>18</sub>	A <sub>17</sub>	A <sub>16</sub>	...	A <sub>0</sub>		
FFFFF h	1	1	1	1	...	1	1024 K - 1	2ª fila pastillas ROM
E0000 h				0	...	0	896 K	
DFFFF h	1	1	0	1	...	1	896 K - 1	1ª fila pastillas ROM
C0000 h				0	...	0	768 K	
BFFFF h	1	0	1	1	...	1	768 K - 1	Libre
80000 h			0	0	...	0	512 K	
7FFFF h	0	1	1	1	...	1	512 K - 1	2ª fila pastillas RAM
40000 h			0	0	...	0	256 K	
3FFFF h	0	0	1	1	...	1	256 K - 1	1ª fila pastillas RAM
00000 h			0	0	...	0	0	

Para poder direccionar las 256 Kpalabras ( $= 2^{18}$  Kpalabras) de cada una de las pastillas de memoria RAM necesitaremos 18 bits, que se corresponden con las líneas A<sub>17</sub>..A<sub>0</sub> del bus de direcciones. Mientras que para poder acceder a las 128 Kpalabras ( $= 2^{17}$  Kpalabras) de cada una de las pastillas de memoria ROM necesitaremos 17 bits, son las líneas A<sub>16</sub>..A<sub>0</sub> del bus de direcciones.

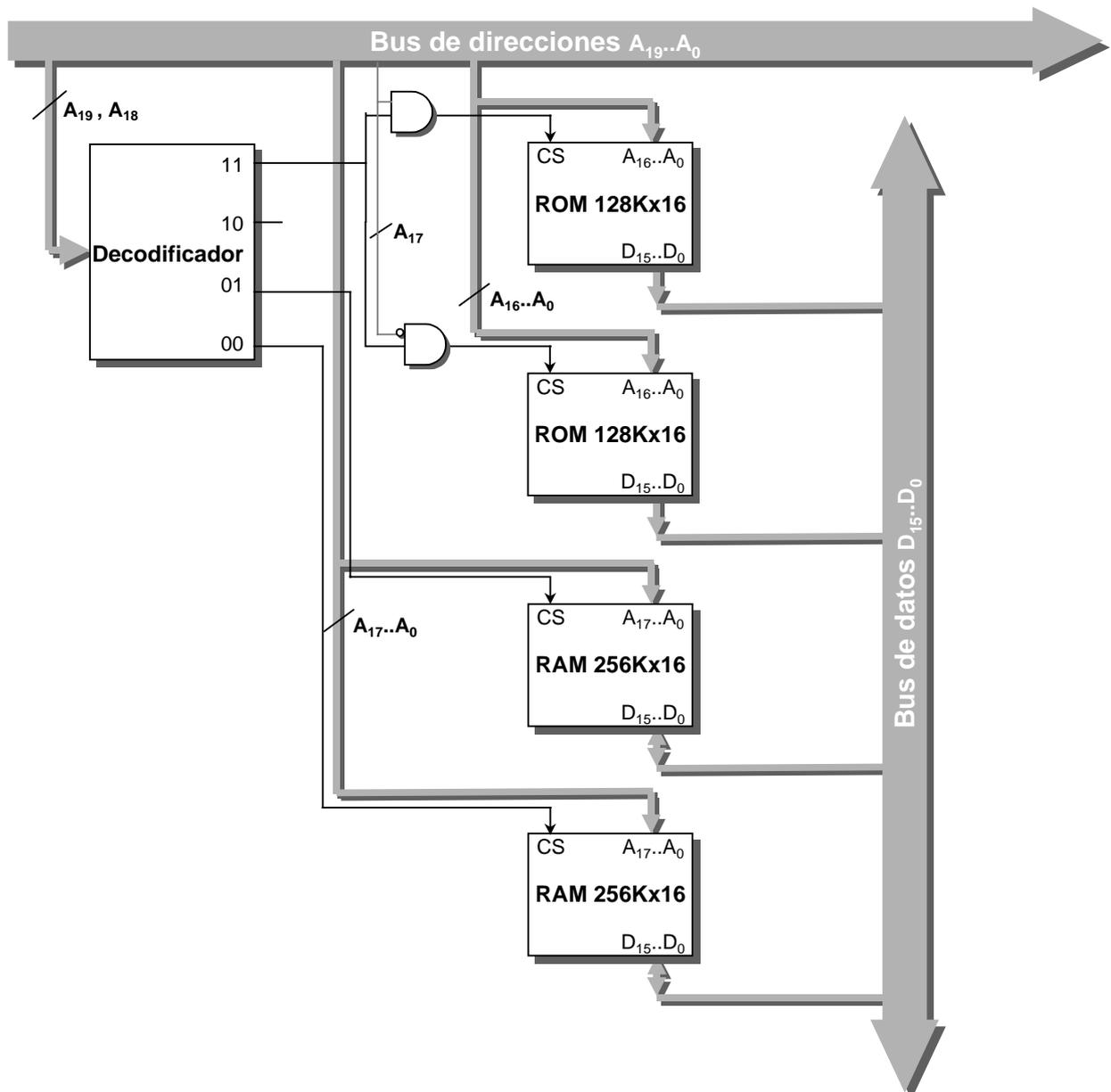
Las líneas A<sub>19</sub> y A<sub>18</sub> del bus de direcciones, nos permitirán seleccionar la fila de pastillas sobre la que se realizará la lectura o escritura de los datos.

#### 4. Dibujar el esquema del mapa de memoria

El esquema de éste mapa de memoria admite dos soluciones válidas, dependiendo del modo en que se realice la selección de la fila de pastillas sobre la que se realizará la lectura o escritura de datos:

- 1º Utilizando un decodificador de 2 entradas, líneas A<sub>19</sub> .. A<sub>18</sub>.
- 2º Utilizando un decodificador de 3 entradas, líneas A<sub>19</sub> .. A<sub>17</sub>.

En la siguiente figura se muestra el esquema correspondiente a la primera solución. Debemos considerar que faltaría añadir una línea de lectura conectada a todas las pastillas de memoria RAM y ROM y una línea de escritura conectada a todas las pastillas de memoria RAM.

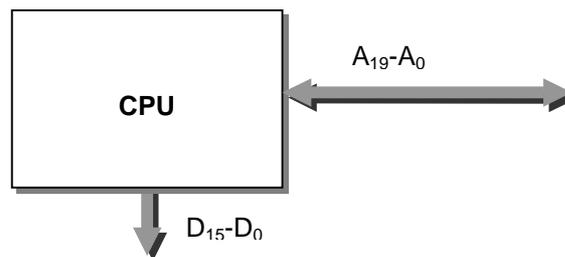


### EJERCICIO 3:

La CPU de la figura se conecta al bus de datos con 16 bits, además, el bus de direcciones cuenta con 20 bits. Se quiere dotar a esa CPU de una memoria, sin multiplexación de buses, con las siguientes características:

- 128 Kpalabras (128K x 16) de memoria ROM.
- 640 Kpalabras (640K x 16) de memoria RAM.

La memoria ROM debe situarse en las posiciones más altas del mapa de memoria direccionable y la memoria RAM debe situarse en las posiciones más bajas.



Diseñar la memoria con el menor número de pastillas sabiendo que disponemos de:

Pastillas de memoria ROM	Pastillas de memoria RAM
128 k x 1	128 k x 1
64 k x 8	256 k x 8
128 k x 16	256 k x 16

### Solución:

#### 1. Comprobar que existe solución

El bus de direcciones tiene 20 líneas, desde la A<sub>19</sub> hasta la A<sub>0</sub>, lo que supone una capacidad de direccionamiento de 2<sup>20</sup> palabras = 1 Mpalabras. En el caso que nos ocupa, necesitamos direccionar 640 Kpalabras de memoria RAM y 128 Kpalabras de memoria ROM, en total 768 Kpalabras. Por lo tanto, vemos que con los 20 bits del bus de direcciones **sí** es posible.

#### 2. Calcular los módulos de memoria que serán necesarios

Para la memoria RAM, disponemos de los siguientes módulos de memoria:

- 128 K x 1

$$\frac{640 \text{ K}}{128 \text{ K}} \times \frac{16 \text{ bits}}{1 \text{ bit}} = 5 \times 16 = 80 \text{ pastillas de } 128 \text{ K x } 1$$

- 256 K x 8

$$\frac{640 \text{ K}}{256 \text{ K}} \times \frac{16 \text{ bits}}{8 \text{ bits}} = 3 \times 2 = 6 \text{ pastillas de } 256 \text{ K x } 8$$

- 256 K x 16

$$\frac{640 \text{ K}}{256 \text{ K}} \times \frac{16 \text{ bits}}{16 \text{ bits}} = 3 \times 1 = 3 \text{ pastillas de } 256 \text{ K x } 16$$

Para la memoria ROM, disponemos de los siguientes módulos de memoria:

- 128 K x 1

$$\frac{128 \text{ K}}{128 \text{ K}} \times \frac{16 \text{ bits}}{1 \text{ bit}} = 1 \times 16 = 16 \text{ pastillas de } 128 \text{ K x } 1$$

- 64 K x 8

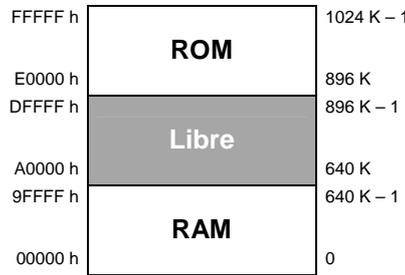
$$\frac{128 \text{ K}}{64 \text{ K}} \times \frac{16 \text{ bits}}{8 \text{ bits}} = 2 \times 2 = 4 \text{ pastillas de } 64 \text{ K} \times 8$$

- 128 K x 16

$$\frac{128 \text{ K}}{128 \text{ K}} \times \frac{16 \text{ bits}}{16 \text{ bits}} = 1 \times 1 = 1 \text{ pastilla de } 128 \text{ K} \times 16$$

- 3 x 1 = 3 pastillas de 256 K x 16 para la memoria RAM
- 1 x 1 = 1 pastilla de 128 K x 16 para la memoria ROM

**3. Diseñar el mapa de memoria**



	A <sub>19</sub>	A <sub>18</sub>	A <sub>17</sub>	A <sub>16</sub>	...	A <sub>0</sub>		
FFFFF h	1	1	1	1	...	1	1024 K - 1	Fila pastillas ROM
E0000 h				0	...	0	896 K	
DFFFF h	1	1	0	1	...	1	896 K - 1	Libre
C0000 h				0	...	0	768 K	
BFFFF h	<b>Zona de RAM no direccionable</b>						768 K - 1	
A0000 h							640 K	
9FFFF h	1	0	0	1	...	1	640 K - 1	3ª fila pastillas RAM
80000 h			0	0	...	0	512 K	
7FFFF h	0	1	1	1	...	1	512 K - 1	2ª fila pastillas RAM
40000 h			0	0	...	0	256 K	
3FFFF h	0	0	1	1	...	1	256 K - 1	1ª fila pastillas RAM
00000 h			0	0	...	0	0	

Como puede observarse en el mapa de memoria, la tercera fila de pastillas de memoria RAM no se utiliza de manera completa.

Para poder direccionar las 256 Kpalabras (= 2<sup>18</sup> Kpalabras) de cada una de las pastillas de memoria RAM necesitaremos 18 bits, que se corresponden con las líneas A<sub>17</sub>..A<sub>0</sub> del bus de direcciones. Mientras que para poder acceder a las 128 Kpalabras (= 2<sup>17</sup> Kpalabras) de cada una

de las pastillas de memoria ROM necesitaremos 17 bits, son las líneas  $A_{16}..A_0$  del bus de direcciones.

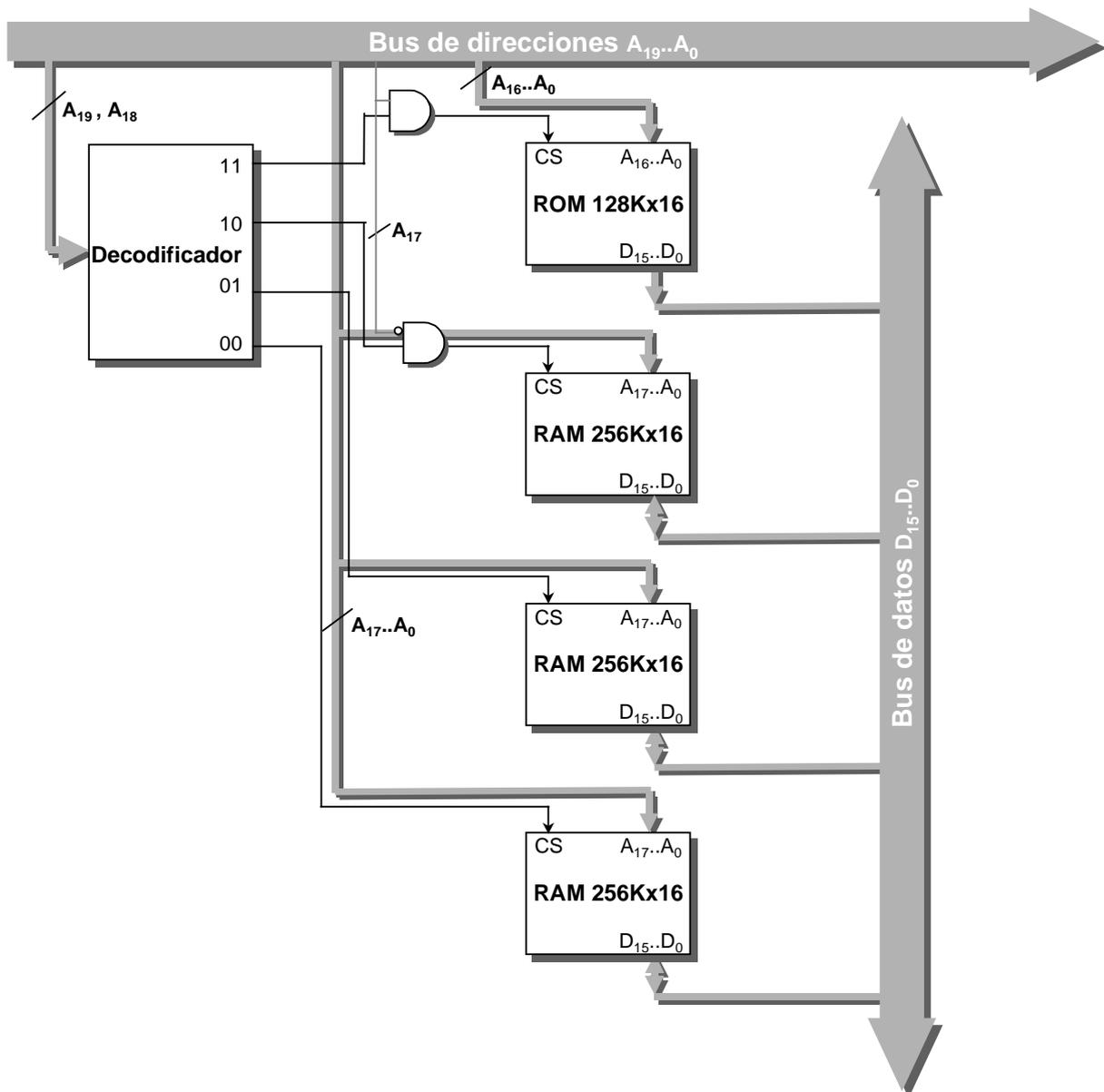
Las líneas  $A_{19}$  y  $A_{18}$  del bus de direcciones, nos permitirán seleccionar la fila de pastillas sobre la que se realizará la lectura o escritura de los datos.

#### 4. Dibujar el esquema del mapa de memoria

El esquema de éste mapa de memoria admite dos soluciones válidas:

- 1º Utilizando un decodificador de 2 entradas, líneas  $A_{19} .. A_{18}$ .
- 2º Utilizando un decodificador de 3 entradas, líneas  $A_{19} .. A_{17}$ .

En la siguiente figura se muestra el esquema correspondiente a la primera solución. Debemos considerar que faltaría añadir una línea de lectura conectada a todas las pastillas de memoria RAM y ROM y una línea de escritura conectada a todas las pastillas de memoria RAM.



**EJERCICIO 4:**

Una CPU se conecta al bus de datos con 16 bits, además, su bus de direcciones cuenta con 20 bits. Se quiere dotar a esa CPU de una memoria con las siguientes características:

- 640 Kpalabras x 16 de memoria ROM.
- 384 Kpalabras x 16 de memoria RAM.

La memoria ROM debe situarse en las posiciones más altas del mapa de memoria direccionable y la memoria RAM debe situarse en las posiciones más bajas.

Diseñar la memoria con el menor número de pastillas sabiendo que disponemos de:

Pastillas de memoria RAM	Pastillas de memoria ROM
64 k x 1	32 k x 1
512 k x 8	64 k x 1
128 k x 8	128 k x 8

**Solución:****1. Comprobar que existe solución**

El bus de direcciones tiene 20 líneas, desde la  $A_{19}$  hasta la  $A_0$ , lo que supone una capacidad de direccionamiento de  $2^{20}$  palabras = 1 Mpalabras. En el caso que nos ocupa, necesitamos direccionar 640 Kpalabras de memoria ROM y 384 Kpalabras de memoria RAM, en total 1024 Kpalabras. Por lo tanto, vemos que con los 20 bits del bus de direcciones **sí** se puede direccionar la memoria que se nos pide.

**2. Calcular los módulos de memoria que serán necesarios**

Para la memoria RAM, disponemos de los siguientes módulos de memoria:

- 64 K x 1

$$\frac{384 \text{ K}}{64 \text{ K}} \times \frac{16 \text{ bits}}{1 \text{ bit}} = 6 \times 16 = 96 \text{ pastillas de } 64 \text{ K x } 1$$

- 512 K x 8

$$\frac{384 \text{ K}}{512 \text{ K}} \times \frac{16 \text{ bits}}{8 \text{ bits}} = 1 \times 2 = 2 \text{ pastillas de } 512 \text{ K x } 8$$

- 128 K x 8

$$\frac{384 \text{ K}}{128 \text{ K}} \times \frac{16 \text{ bits}}{8 \text{ bits}} = 3 \times 2 = 6 \text{ pastillas de } 128 \text{ K x } 8$$

Para la memoria ROM, disponemos de los siguientes módulos de memoria:

- 32 K x 1

$$\frac{640 \text{ K}}{32 \text{ K}} \times \frac{16 \text{ bits}}{1 \text{ bit}} = 20 \times 16 = 320 \text{ pastillas de } 32 \text{ K} \times 1$$

- 64 K x 1

$$\frac{640 \text{ K}}{64 \text{ K}} \times \frac{16 \text{ bits}}{1 \text{ bit}} = 10 \times 16 = 160 \text{ pastillas de } 64 \text{ K} \times 1$$

- 128 K x 8

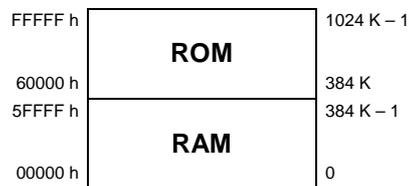
$$\frac{640 \text{ K}}{128 \text{ K}} \times \frac{16 \text{ bits}}{8 \text{ bits}} = 5 \times 2 = 10 \text{ pastillas de } 128 \text{ K} \times 8$$

La solución más sencilla es utilizar:

- 1 x 2 = 2 pastillas de 512 K x 8 para la memoria RAM
- 5 x 2 = 10 pastillas de 128 K x 8 para la memoria ROM

### 3. Diseñar el mapa de memoria

En las siguientes figuras se muestra un esquema del mapa de memoria resultante:



	A <sub>19</sub>	A <sub>18</sub>	A <sub>17</sub>	A <sub>16</sub>	...	A <sub>0</sub>		
FFFFF h	1	1	1	1	...	1	1024 K - 1	5ª fila pastillas ROM
E0000 h	1	1	1	0	...	0	896 K	
DFFFF h	1	1	0	1	...	1	896 K - 1	
C0000 h	1	1	0	0	...	0	768 K	
BFFFF h	1	0	1	1	...	1	768 K - 1	
A0000 h	1	0	0	0	...	0	640 K	2ª fila pastillas ROM
9FFFF h	1	0	0	1	...	1	640 K - 1	
80000 h	1	0	0	0	...	0	512 K	1ª fila pastillas ROM
7FFFF h	0	1	1	1	...	1	512 K - 1	
60000 h	0	1	1	0	...	0	384 K	
<b>Zona de RAM no direccionable</b>								
5FFFF h	0	1	0	1	...	1	384 K - 1	Fila pastillas RAM
00000 h	0	0	X	0	...	0	0	

Como puede observarse en el mapa de memoria anterior, existe una zona de las pastillas de memoria RAM que no va a poder utilizarse para almacenar datos.

Para poder direccionar las 512 Kpalabras ( $= 2^{19}$  Kpalabras) de cada una de las pastillas de memoria RAM necesitaremos 19 bits, que se corresponden con las líneas  $A_{18}..A_0$  del bus de direcciones. Mientras que para poder acceder a las 128 Kpalabras ( $= 2^{17}$  Kpalabras) de cada una de las pastillas de memoria ROM necesitaremos 17 bits, son las líneas  $A_{16}..A_0$  del bus de direcciones.

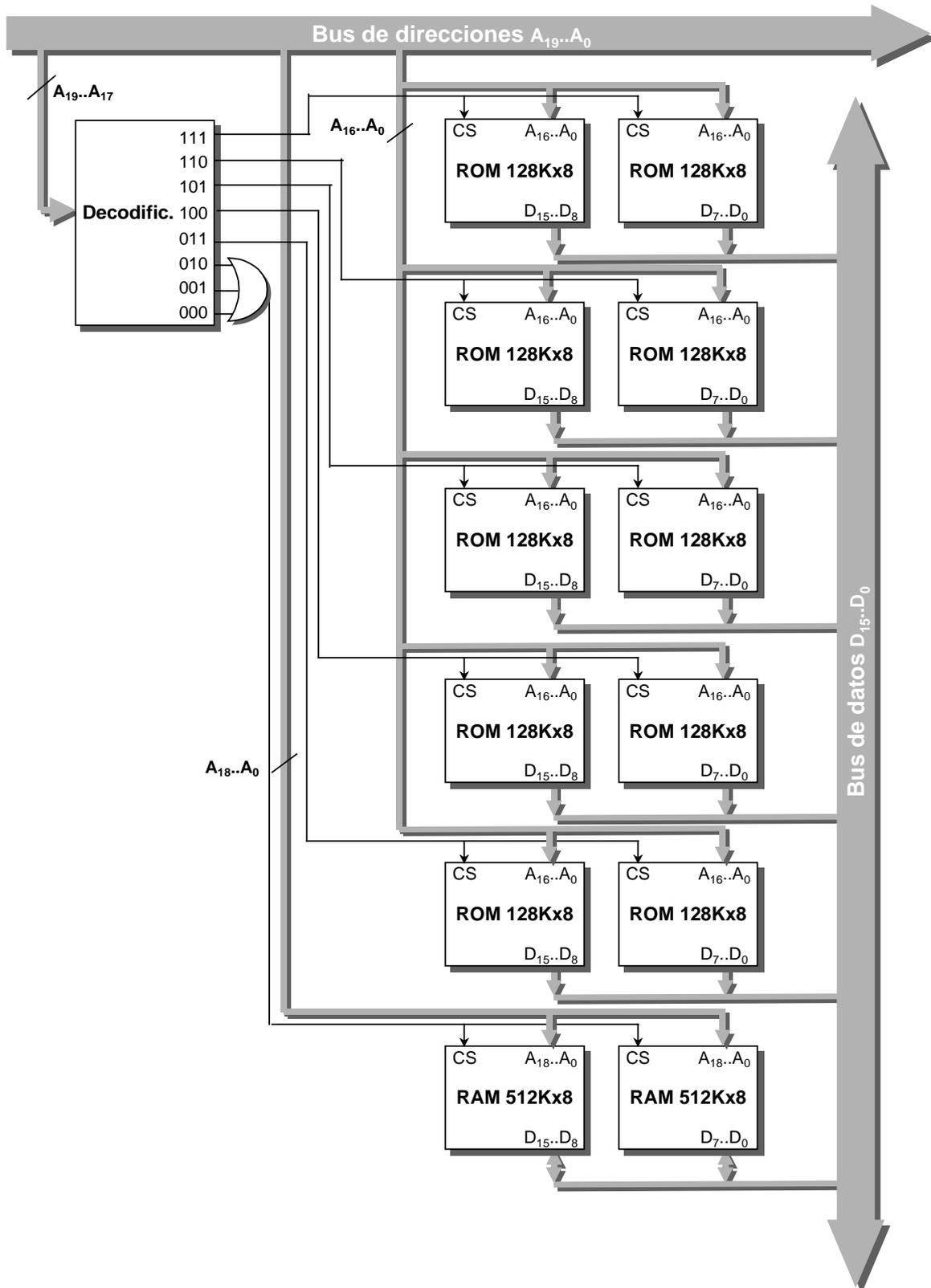
Las líneas  $A_{19}$  y  $A_{18}$  del bus de direcciones, nos permitirán seleccionar la fila de pastillas sobre la que se realizará la lectura o escritura de los datos.

Por otro lado, la primera pastilla de cada fila del mapa de memoria almacenará la parte alta de una palabra y la segunda la parte alta.

#### **4. Dibujar el esquema del mapa de memoria**

El esquema de éste mapa de memoria admite diferentes soluciones, la solución elegida utiliza un decodificador de 3 entradas, líneas  $A_{19} .. A_{17}$ , tal y como se muestra en la siguiente figura.

Debemos considerar que en ambos esquemas falta una línea de lectura conectada a todas las pastillas de memoria RAM y ROM y una línea de escritura conectada a todas las pastillas de memoria RAM.



## EJERCICIO 5:

Se dispone de un PC en el cual el bus de direcciones tiene 32 bits y el ancho de palabra es de 64 bits.

El mapa de memoria de este PC tiene dos secciones:

- el área conocida como memoria convencional (los primeros 640 Kbytes de memoria), utilizada principalmente por el sistema operativo y programas residentes, y
- el área entre de memoria superior (situada a continuación, hasta ocupar 1 Mbyte), reservada para adaptadores hardware y la ROM BIOS, entre otros.

Los primeros 1024 Kbytes de este computador (**128 Kpalabras x 64 bits**) se distribuyen de la siguiente manera:

- 640 Kbytes de memoria RAM (**80 Kpalabras x 64 bits**)
- 384 Kbytes de memoria ROM (**48 Kpalabras x 64 bits**)

Sabiendo que se dispone de módulos de memoria de las siguientes características:

<b>Módulos RAM</b>	<b>Módulos ROM</b>
▪ 2 Kpalabras x 16	▪ 16 Kpalabras x 8
▪ 32 Kpalabras x 32	▪ 16 Kpalabras x 16
▪ 64 Kpalabras x 16	▪ 64 Kpalabras x 1

- a. ¿Se podría diseñar un mapa de memoria con el tipo de pastillas disponibles? En el caso de que no sea posible, proponga otra opción (**0,1 puntos**).

El bus de direcciones tiene 32 líneas, lo cual permite direccionar hasta  $2^{32} = 4\text{Gpalabras}$  de memoria. En el caso propuesto se trata de realizar una memoria de 128Kpalabras, para lo cual sólo son necesarias 17 líneas, ya que  $2^{17} = 128\text{ Kpalabras}$ .

Por otro lado, también hay que comprobar que el bus de datos proporciona el ancho de palabra suficiente. El bus de datos tiene 64 bits de ancho de palabra y la palabra de memoria es de 64 bits.

Por tanto,

**Sí, es posible diseñar dicho mapa de memoria.**

- b. Indicar cuántos módulos de memoria y de qué características serían necesarios para diseñar el mapa de memoria, utilizando el menor número de pastillas posible (**0,1 puntos**).

- Para la memoria RAM, se dispone de los siguientes módulos de memoria:
  - 2 Kpalabras x 16
  - 32 Kpalabras x 32
  - 64 Kpalabras x 16

Realizando los siguientes cálculos:

$$\frac{80 \text{ Kpalabras}}{2 \text{ Kpalabras}} \times \frac{64}{16} = 40 \times 4 = 160 \text{ módulos de memoria}$$

$$\frac{80 \text{ Kpalabras}}{32 \text{ Kpalabras}} \times \frac{64}{32} = 2,5 \times 2 = 3 \times 2 = 6 \text{ módulos de memoria}$$

$$\frac{80 \text{ Kpalabras}}{64 \text{ Kpalabras}} \times \frac{64}{16} = 1,25 \times 4 = 2 \times 4 = 8 \text{ módulos de memoria}$$

- Para la memoria ROM, se dispone de los siguientes módulos de memoria:
  - 16 Kpalabras x 8
  - 16 Kpalabras x 16
  - 64 Kpalabras x 1

Realizando los siguientes cálculos:

$$\frac{48 \text{ Kpalabras}}{16 \text{ Kpalabras}} \times \frac{64}{8} = 3 \times 8 = 24 \text{ módulos de memoria}$$

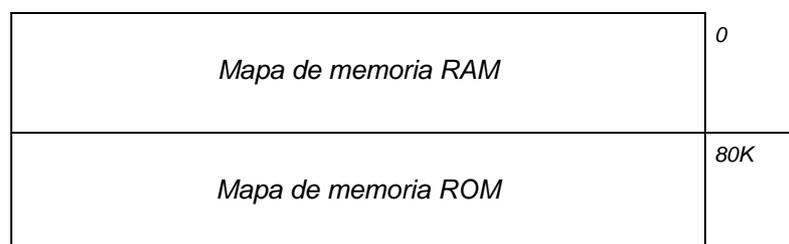
$$\frac{48 \text{ Kpalabras}}{16 \text{ Kpalabras}} \times \frac{64}{16} = 3 \times 4 = 12 \text{ módulos de memoria}$$

$$\frac{48 \text{ Kpalabras}}{64 \text{ Kpalabras}} \times \frac{64}{1} = 0,75 \times 64 = 1 \times 64 = 64 \text{ módulos de memoria}$$

Utilizando el menor número de módulos posibles, el mapa de memoria quedaría definido por las siguientes pastillas de memoria:

6 RAM de 32 Kpalabras x 32, distribuidos en 3 filas y 2 columnas.  
12 ROM de 16 Kpalabras x 16, distribuidos en 3 filas y 4 columnas.

- c. Realizar el diseño del mapa de memoria del modo que indica la siguiente figura (1 punto):



Para diseñar el mapa de memoria, es preciso averiguar el número de líneas que se necesitan para direccionar cada pastilla de memoria:

- Módulos RAM de 32 Kpalabras x 32:
 

32 Kpalabras  $\leq 2^n \rightarrow$  para direccionar 32 Kpalabras se necesitan  $n=15$  bits, es decir, las líneas  $A_0..A_{14}$ , para cada una de las pastillas de memoria RAM.

Las pastillas de la última fila de memoria RAM no se utilizarán completamente, sino que sólo será preciso utilizar las primeras 16 Kpalabras de dichos módulos de memoria.

- Módulos ROM de 16 Kpalabras x 16:

$16 \text{ Kpalabras} \leq 2^n \rightarrow$  para direccionar 16 Kpalabras se necesitan  $n=14$  bits, es decir, las líneas  $A_0..A_{13}$ , para cada una de las pastillas de memoria ROM.

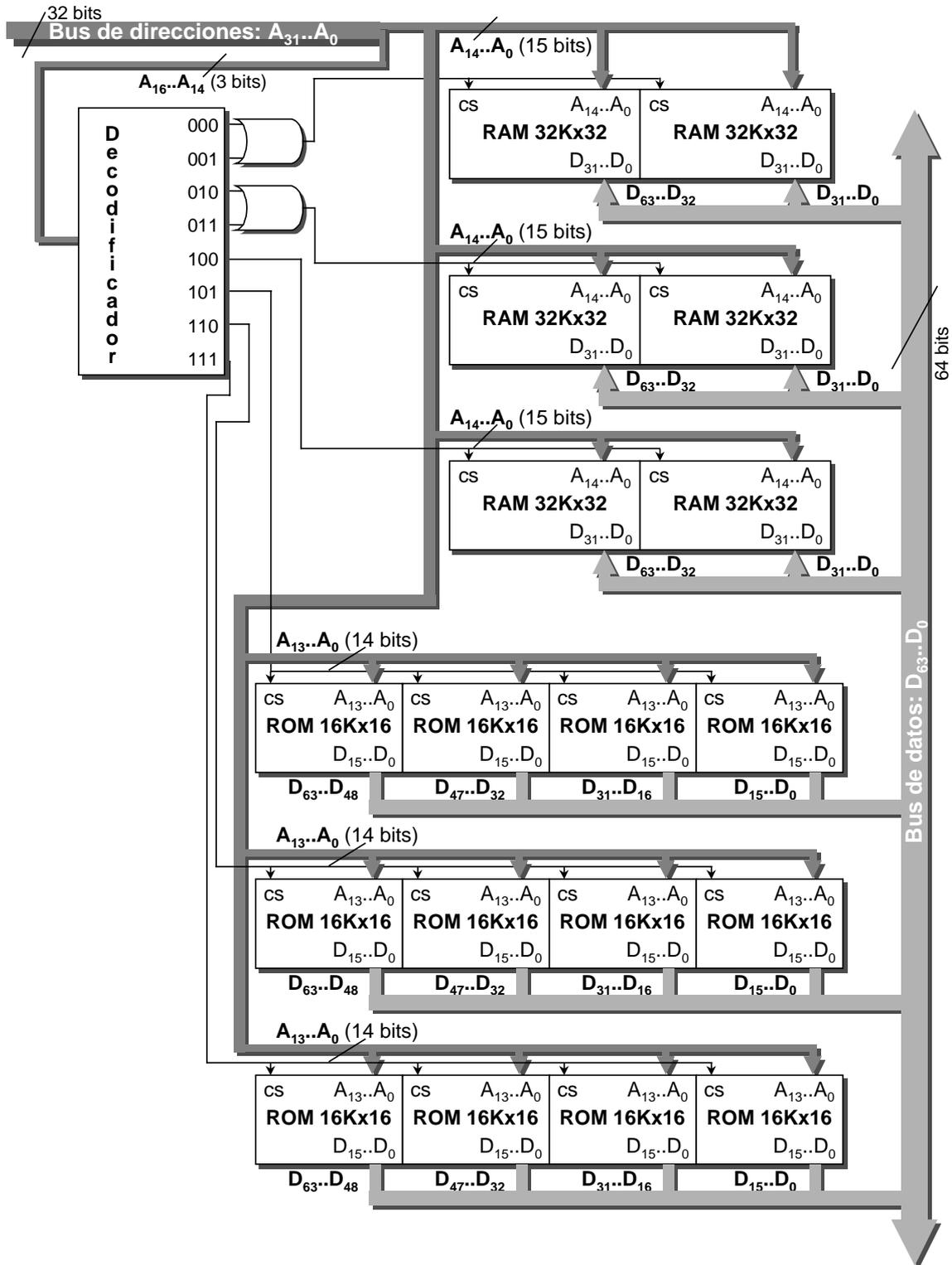
En este caso se utilizan completamente todos los módulos de memoria.

Además, por el apartado a), sabemos que se necesitan 17 líneas para direccionar el primer Mbyte del mapa de memoria propuesto. Por tanto, el mapa de memoria queda de la siguiente manera:

$A_{31}..A_{17}$	$A_{16}$	$A_{15}$	$A_{14}$	$A_{13}$	...	$A_0$			
0 ... 0	0	0	0	0	...	0	Mínima dirección	0 K	<b>1ª fila RAM</b>
			1	1	...	1	Máxima dirección	32 K-1	
0 ... 0	0	1	0	0	...	0	Mínima dirección	32 K	<b>2ª fila de RAM</b>
			1	1	...	1	Máxima dirección	64 K-1	
0 ... 0	1	0	0	0	...	0	Mínima dirección	64 K	<b>3ª fila de RAM</b>
			0	1	...	1	Máxima dirección	80 K-1	
<b>Zona no direccionable de módulos RAM</b>								80K	
								96 K-1	
0 ... 0	1	0	1	0	...	0	Mínima dirección	80 K	<b>1ª fila de ROM</b>
				1	...	1	Máxima dirección	96 K-1	
0 ... 0	1	1	0	0	...	0	Mínima dirección	96 K	<b>2ª fila de ROM</b>
				1	...	1	Máxima dirección	112 K-1	
0 ... 0	1	1	1	0	...	0	Mínima dirección	112 K	<b>3ª fila de ROM</b>
				1	...	1	Máxima dirección	128 K-1	

- d. *Dibujar el esquema del mapa de memoria resultante (0,8 puntos).*

A continuación se muestra un mapa de memoria simplificado, puesto que se ha utilizado un solo decodificador, que permite seleccionar únicamente la zona de memoria requerida en el problema. Además, por simplicidad, se han eliminado las líneas de lectura/escritura para la memoria RAM y la línea de lectura para la memoria ROM.



**EJERCICIO 6:**

Se quiere diseñar una memoria para un circuito electrónico que se adaptará a una tarjeta de felicitación de cumpleaños de forma que al abrirla suene la melodía del cumpleaños feliz. El archivo de sonido es de tipo WAV y ocupa 384 K y el programa que reproducirá la melodía ocupará, como máximo, 128 K.

Además se tienen que tener en cuenta los siguientes puntos:

- El cliente puede pedir que el fichero de sonido sea en formato MP3 192 K con lo que el programa ocupará un máximo de 320 K. Dado que no existirán diferentes tarjetas de felicitación se deberá cambiar el contenido de la memoria.
- Se podrá cambiar las baterías sin que se pierda la información de las memorias.

Se sabe que el bus de datos es de 16 bits y el de direcciones de 20 bits y que se cuenta con los siguientes módulos de memoria disponibles para realizar el circuito:

<b>Memoria ROM</b>	<b>Memoria EEPROM</b>	<b>Memoria RAM</b>
128 K x 8	128 K x 8	128 K x 8
256 K x 8	256 K x 8	256 K x 8
512 K x 8	512 K x 8	512 K x 16

- a) Razonar brevemente el tipo de módulos de memoria que se deberán emplear para realizar el circuito con las especificaciones requeridas.

Dado que el contenido de la memoria se podrá cambiar a petición del cliente y que el contenido de la memoria debe permanecer aunque se cambie la pila, se necesitará una memoria permanente de tipo EEPROM.

- b) Calcular el menor número de módulos necesario para realizar las especificaciones anteriores.

En los dos casos, las especificaciones de memoria, nos dan una necesidad de 512K.

Como el bus de direcciones es de 20 bits que permite direccionar un máximo de 1M x 16. podremos direccionar los 512K que nos piden (solamente 19 bits  $A_{18}-A_0$ )

El menor número de módulos de memoria, dado que tenemos que escoger la opción de módulos EEPROM se da con dos módulos de 512K x 8 (tipo EEPROM)

- c) Realizar el mapa de memoria con una capacidad máxima para almacenar el fichero de sonido (WAV o MP3) y el programa correspondiente.

El mapa de memoria es el que se requiere para poder direccionar una pastilla de 512Kx8 de EEPROM. Es decir, tendré una fila formada por dos pastillas de memoria que se direccionarán a la vez, una contendrá los 8 bits superiores y otra los 8 bits inferiores de cada dirección.

	A <sub>19</sub>	A <sub>18</sub>	...	A <sub>0</sub>		
FFFFF h	1	0	...	1	1024 K - 1	Fila de pastillas EEPROM
80000 h	1	1	...	0	512 K	
7FFFF h	0	0	...	1	512 K - 1	
00000 h	0	1	...	0	0 K	

