
**SOLUCIÓN PROBLEMAS DE
FUNDAMENTOS DE TECNOLOGÍA DE
COMPUTADORES**

T5. MEMORIAS

Solución ejercicio 1

1. Comprobar que existe solución

Para poder comprobarlo, debemos fijarnos en el número de bits que tenemos en el bus de direcciones, y ver que con ese número de bits, podemos direccionar todo el mapa de memoria.

El bus de direcciones tiene 20 líneas, desde la A_{19} hasta la A_0 , lo que supone una capacidad de direccionamiento de 2^{20} palabras = 1 Mpalabras. En el caso que nos ocupa, necesitamos direccionar 512 Kpalabras de memoria RAM y 256 Kpalabras de memoria ROM, en total 768 Kpalabras. Por lo tanto, vemos que con los 20 bits del bus de direcciones sí se puede direccionar la memoria que se nos pide.

Por otro lado, tenemos que comprobar que el bus de datos soporte el ancho de una palabra de memoria (16 bits). Por tanto, vamos a suponer que el bus de datos cuenta con 16 líneas, desde la D_{15} hasta la D_0 .

2. Calcular los módulos de memoria que serán necesarios

Para la memoria RAM, disponemos de los siguientes módulos de memoria:

- 128 K x 1

$$\frac{512 \text{ K}}{128 \text{ K}} \times \frac{16 \text{ bits}}{1 \text{ bit}} = 4 \times 16 = 64 \text{ pastillas de } 128 \text{ K x } 1$$

Con esta posibilidad se necesitarían 4 filas de módulos de 128 K posiciones de memoria (para poder direccionar las 512 K posiciones de memoria) y 16 módulos por cada una de las filas para almacenar los 16 bits que componen una palabra.

Con lo cual, el mapa de memoria RAM resultante contaría con $4 \times 16 = 64$ pastillas de 128 K x 1.

- 256 K x 8

$$\frac{512 \text{ K}}{256 \text{ K}} \times \frac{16 \text{ bits}}{8 \text{ bits}} = 2 \times 2 = 4 \text{ pastillas de } 256 \text{ K x } 8$$

Con esta posibilidad se necesitarían 2 filas de módulos de 256 K posiciones de memoria (para poder direccionar las 512 K posiciones de memoria) y 2 módulos por cada una de las filas para almacenar los 16 bits que componen una palabra (en cada uno de los módulos se almacenarán los 8 bits que componen las partes alta y baja de una palabra).

Con lo cual, el mapa de memoria RAM resultante contaría con $2 \times 2 = 4$ pastillas de 256 K x 8.

Para la memoria ROM, disponemos de los siguientes módulos de memoria:

- 128 K x 1

$$\frac{256 \text{ K}}{128 \text{ K}} \times \frac{16 \text{ bits}}{1 \text{ bit}} = 2 \times 16 = 32 \text{ pastillas de } 128 \text{ K x } 1$$

- 64 K x 8

$$\frac{256 \text{ K}}{64 \text{ K}} \times \frac{16 \text{ bits}}{8 \text{ bit}} = 4 \times 2 = 8 \text{ pastillas de } 64 \text{ K x } 8$$

- 128 K x 8

$$\frac{256 \text{ K}}{128 \text{ K}} \times \frac{16 \text{ bits}}{8 \text{ bits}} = 2 \times 2 = 4 \text{ pastillas de } 128 \text{ K x } 8$$

La solución más sencilla es utilizar:

- $2 \times 2 = 4$ pastillas de 256 K x 8 para la memoria RAM
- $2 \times 2 = 4$ pastillas de 128 K x 8 para la memoria ROM

3. Diseñar el mapa de memoria

Para diseñar el mapa de memoria, supondremos que la memoria RAM ocupa las posiciones más bajas del mapa de memoria y que la memoria ROM se encuentra a continuación.

En la siguiente figura se muestra un esquema del mapa de memoria resultante:

FFFFF h	Libre	1024 K – 1
C0000 h		768 K
BFFFF h	ROM	768 K – 1
80000 h		512 K
7FFFF h	RAM	512 K – 1
00000 h		0

Finalmente, la distribución del mapa de memoria resultante es la que aparece en la siguiente figura:

	A19	A18	A17	A16	...	A0		
FFFFF h C0000 h	1	1	1	1	...	1	1024 K – 1 768 K	Libre
BFFFF h A0000 h	1	0	1	1	...	1	768 K – 1 640 K	2ª fila pastillas ROM
9FFFF h 80000 h	1	0	0	1	...	1	640 K – 1 512 K	1ª fila pastillas ROM
7FFFF h 40000 h	0	1	1	1	...	1	512 K – 1 256 K	2ª fila pastillas RAM
3FFFF h 00000 h	0	0	1	1	...	1	256 K – 1 0	1ª fila pastillas RAM

Para poder direccionar las 256 Kpalabras ($= 2^{18}$ Kpalabras) de cada una de las pastillas de memoria RAM necesitaremos 18 bits, que se corresponden con las líneas A₁₇..A₀ del bus de direcciones. Mientras que para poder acceder a las 128 Kpalabras ($= 2^{17}$ Kpalabras) de cada una de las pastillas de memoria ROM necesitaremos 17 bits, son las líneas A₁₆..A₀ del bus de direcciones.

Las líneas A_{19} y A_{18} del bus de direcciones, nos permitirán seleccionar la fila de pastillas sobre la que se realizará la lectura o escritura de los datos.

Por otro lado, la primera pastilla de cada fila del mapa de memoria almacenará la parte alta de una palabra y la segunda la parte alta.

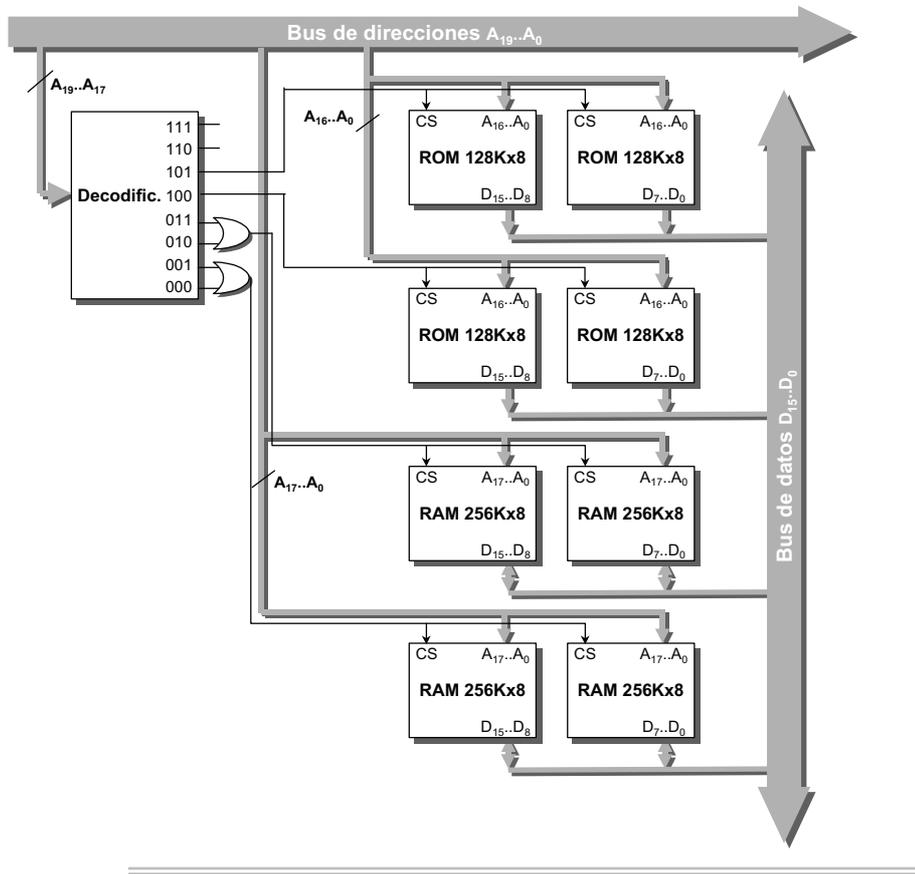
4. Dibujar el esquema del mapa de memoria

Utilizando un decodificador de 3 entradas, líneas $A_{19} .. A_{17}$.

Debemos considerar que en el esquema falta una línea de lectura conectada a todas las pastillas de memoria RAM y ROM y una línea de escritura conectada a todas las pastillas de memoria RAM.

Se utiliza un decodificador de tres entradas ($A_{19}..A_{17}$) y dos puertas OR para seleccionar las filas de pastillas de memoria RAM.

Las filas de memoria ROM se seleccionan con las salidas del decodificador 101 y 100.



Solución ejercicio 2

1. Comprobar que existe solución

El bus de direcciones tiene 20 líneas, desde la A_{19} hasta la A_0 , lo que supone una capacidad de direccionamiento de 2^{20} palabras = 1 Mpalabras. En el caso que nos ocupa, necesitamos direccionar 512 Kpalabras de memoria RAM y 256 Kpalabras de memoria ROM, en total 768 Kpalabras. Por lo tanto, vemos que con los 20 bits del bus de direcciones sí es posible.

Por otro lado, una dato de memoria puede transmitirse por el bus de dato puesto que cuenta con 16 líneas, desde la D_{15} hasta la D_0 .

2. Calcular los módulos de memoria que serán necesarios

Para la memoria RAM, disponemos de los siguientes módulos de memoria:

128 K x 1

$$\frac{512 \text{ K}}{128 \text{ K}} \times \frac{16 \text{ bits}}{1 \text{ bit}} = 4 \times 16 = 64 \text{ pastillas de } 128 \text{ K x } 1$$

256 K x 8

$$\frac{512 \text{ K}}{256 \text{ K}} \times \frac{16 \text{ bits}}{8 \text{ bits}} = 2 \times 2 = 4 \text{ pastillas de } 256 \text{ K x } 8$$

256 K x 16

$$\frac{512 \text{ K}}{256 \text{ K}} \times \frac{16 \text{ bits}}{16 \text{ bits}} = 2 \times 1 = 2 \text{ pastillas de } 256 \text{ K x } 16$$

Para la memoria ROM, disponemos de los siguientes módulos de memoria:

128 K x 1

$$\frac{256 \text{ K}}{128 \text{ K}} \times \frac{16 \text{ bits}}{1 \text{ bit}} = 2 \times 16 = 32 \text{ pastillas de } 128 \text{ K} \times 1$$

64 K x 8

$$\frac{256 \text{ K}}{64 \text{ K}} \times \frac{16 \text{ bits}}{8 \text{ bits}} = 4 \times 2 = 8 \text{ pastillas de } 64 \text{ K} \times 8$$

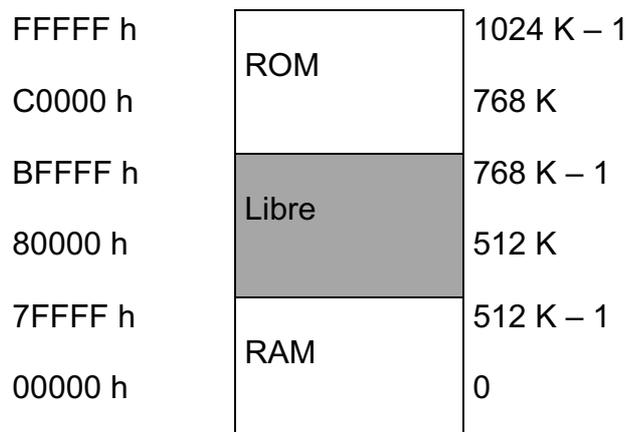
128 K x 16

$$\frac{256 \text{ K}}{128 \text{ K}} \times \frac{16 \text{ bits}}{16 \text{ bits}} = 2 \times 1 = 2 \text{ pastillas de } 128 \text{ K} \times 16$$

- 2 x 1 = 2 pastillas de 256 K x 16 para la memoria RAM
- 2 x 1 = 2 pastillas de 128 K x 16 para la memoria ROM

3. Diseñar el mapa de memoria

En la siguiente figura se muestra un esquema del mapa de memoria resultante:



La distribución del mapa de memoria resultante es la que aparece a continuación:

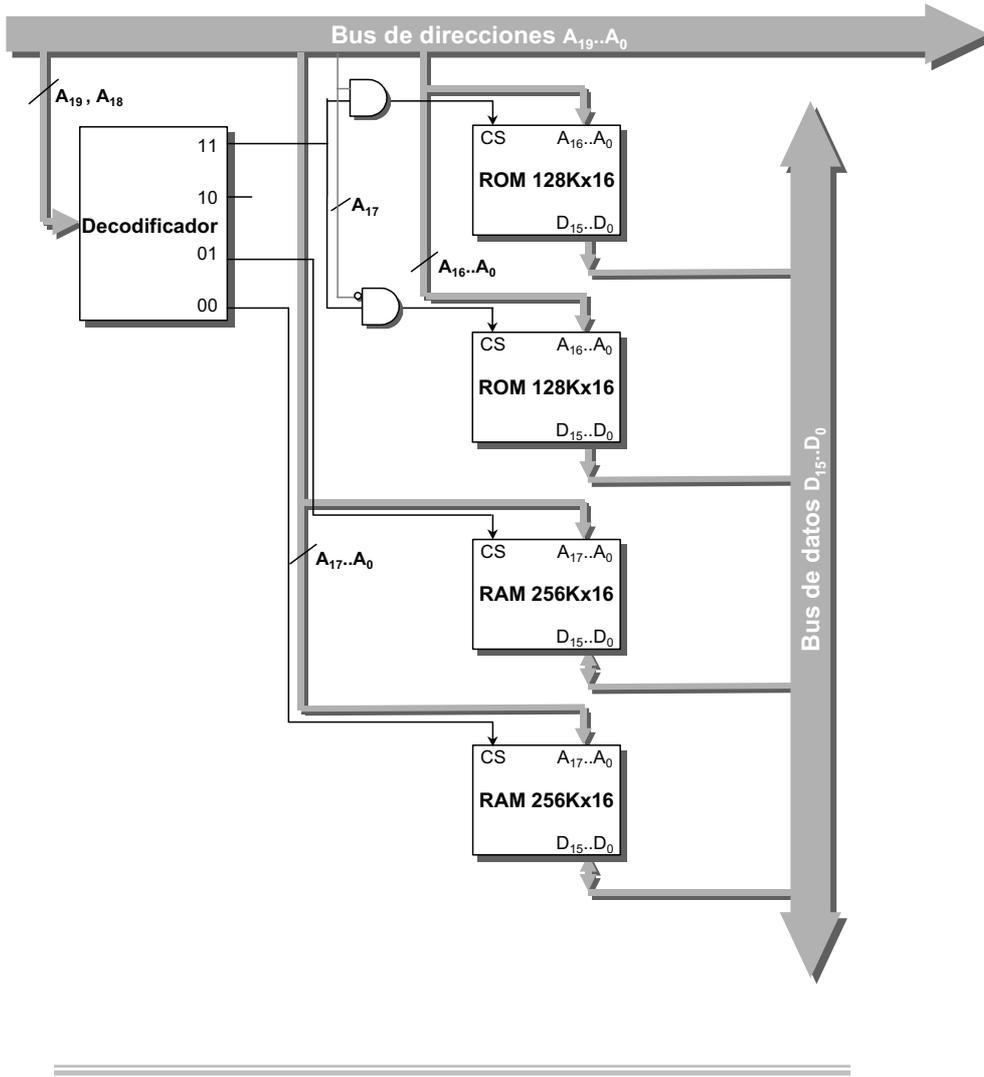
	A19	A18	A17	A16	...	A0		
FFFFF h	1	1	1	1	...	1	1024 K – 1	2ª fila
E0000 h				0	...	0	896 K	pastillas ROM
DFFFF h	1	1	0	1	...	1	896 K – 1	1ª fila
C0000 h				0	...	0	768 K	pastillas ROM
BFFFF h	1	0	1	1	...	1	768 K – 1	Libre
80000 h			0	0	...	0	512 K	
7FFFF h	0	1	1	1	...	1	512 K – 1	2ª fila
40000 h			0	0	...	0	256 K	pastillas RAM
3FFFF h	0	0	1	1	...	1	256 K – 1	1ª fila
00000 h			0	0	...	0	0	pastillas RAM

Para poder direccionar las 256 Kpalabras ($= 2^{18}$ Kpalabras) de cada una de las pastillas de memoria RAM necesitaremos 18 bits, que se corresponden con las líneas A₁₇..A₀ del bus de direcciones. Mientras que para poder acceder a las 128 Kpalabras ($= 2^{17}$ Kpalabras) de cada una de las pastillas de memoria ROM necesitaremos 17 bits, son las líneas A₁₆..A₀ del bus de direcciones.

Las líneas A₁₉ y A₁₈ del bus de direcciones, nos permitirán seleccionar la fila de pastillas sobre la que se realizará la lectura o escritura de los datos.

4. Dibujar el esquema del mapa de memoria

Utilizando un decodificador de 2 entradas, líneas $A_{19} .. A_{18}$ debemos considerar que faltaría añadir una línea de lectura conectada a todas las pastillas de memoria RAM y ROM y una línea de escritura conectada a todas las pastillas de memoria RAM.



Solución ejercicio 3

1. Comprobar que existe solución

El bus de direcciones tiene 20 líneas, desde la A_{19} hasta la A_0 , lo que supone una capacidad de direccionamiento de 2^{20} palabras = 1 Mpalabras. En el caso que nos ocupa, necesitamos direccionar 640 Kpalabras de memoria RAM y 128 Kpalabras de memoria ROM, en total 768 Kpalabras.

Por lo tanto, vemos que con los 20 bits del bus de direcciones sí es posible.

2. Calcular los módulos de memoria que serán necesarios

Para la memoria RAM, disponemos de los siguientes módulos de memoria:

128 K x 1

$$\frac{640 \text{ K}}{128 \text{ K}} \times \frac{16 \text{ bits}}{1 \text{ bit}} = 5 \times 16 = 80 \text{ pastillas de } 128 \text{ K x } 1$$

256 K x 8

$$\frac{640 \text{ K}}{256 \text{ K}} \times \frac{16 \text{ bits}}{8 \text{ bits}} = 3 \times 2 = 6 \text{ pastillas de } 256 \text{ K x } 8$$

256 K x 16

$$\frac{640 \text{ K}}{256 \text{ K}} \times \frac{16 \text{ bits}}{16 \text{ bits}} = 3 \times 1 = 3 \text{ pastillas de } 256 \text{ K x } 16$$

Para la memoria ROM, disponemos de los siguientes módulos de memoria:

128 K x 1

$$\frac{128 \text{ K}}{128 \text{ K}} \times \frac{16 \text{ bits}}{1 \text{ bit}} = 1 \times 16 = 16 \text{ pastillas de } 128 \text{ K x } 1$$

64 K x 8

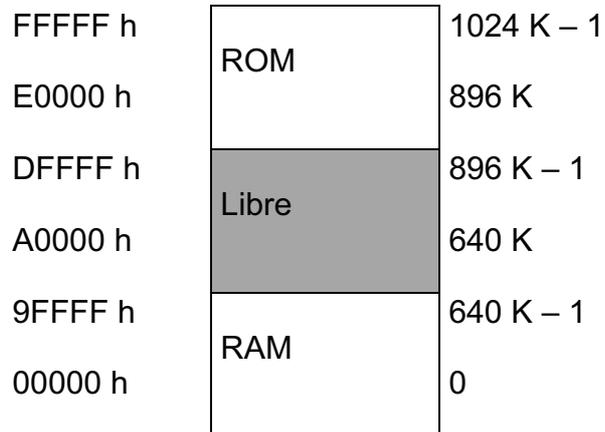
$$\frac{128 \text{ K}}{64 \text{ K}} \times \frac{16 \text{ bits}}{8 \text{ bits}} = 2 \times 2 = 4 \text{ pastillas de } 64 \text{ K x } 8$$

128 K x 16

$$\frac{128 \text{ K}}{128 \text{ K}} \times \frac{16 \text{ bits}}{16 \text{ bits}} = 1 \times 1 = 1 \text{ pastilla de } 128 \text{ K x } 16$$

- 3 x 1 = 3 pastillas de 256 K x 16 para la memoria RAM
- 1 x 1 = 1 pastilla de 128 K x 16 para la memoria ROM

3. Diseñar el mapa de memoria



	A19	A18	A17	A16	...	A0		
FFFFF h	1	1	1	1	...	1	1024 K – 1	Fila
E0000 h				0		0	896 K	pastillas
DFFFF h	1	1	0	1	...	1	896 K – 1	Libre
C0000 h				0		0	768 K	
BFFFF h	Zona de RAM no direccionable						768 K – 1	
A0000 h							640 K	
9FFFF h	1	0	0	1	...	1	640 K – 1	3ª fila
80000 h			0	0		0	512 K	pastillas
7FFFF h	0	1	1	1	...	1	512 K – 1	2ª fila
40000 h			0	0		0	256 K	pastillas
3FFFF h	0	0	1	1	...	1	256 K – 1	1ª fila
00000 h			0	0		0	0	0
								RAM

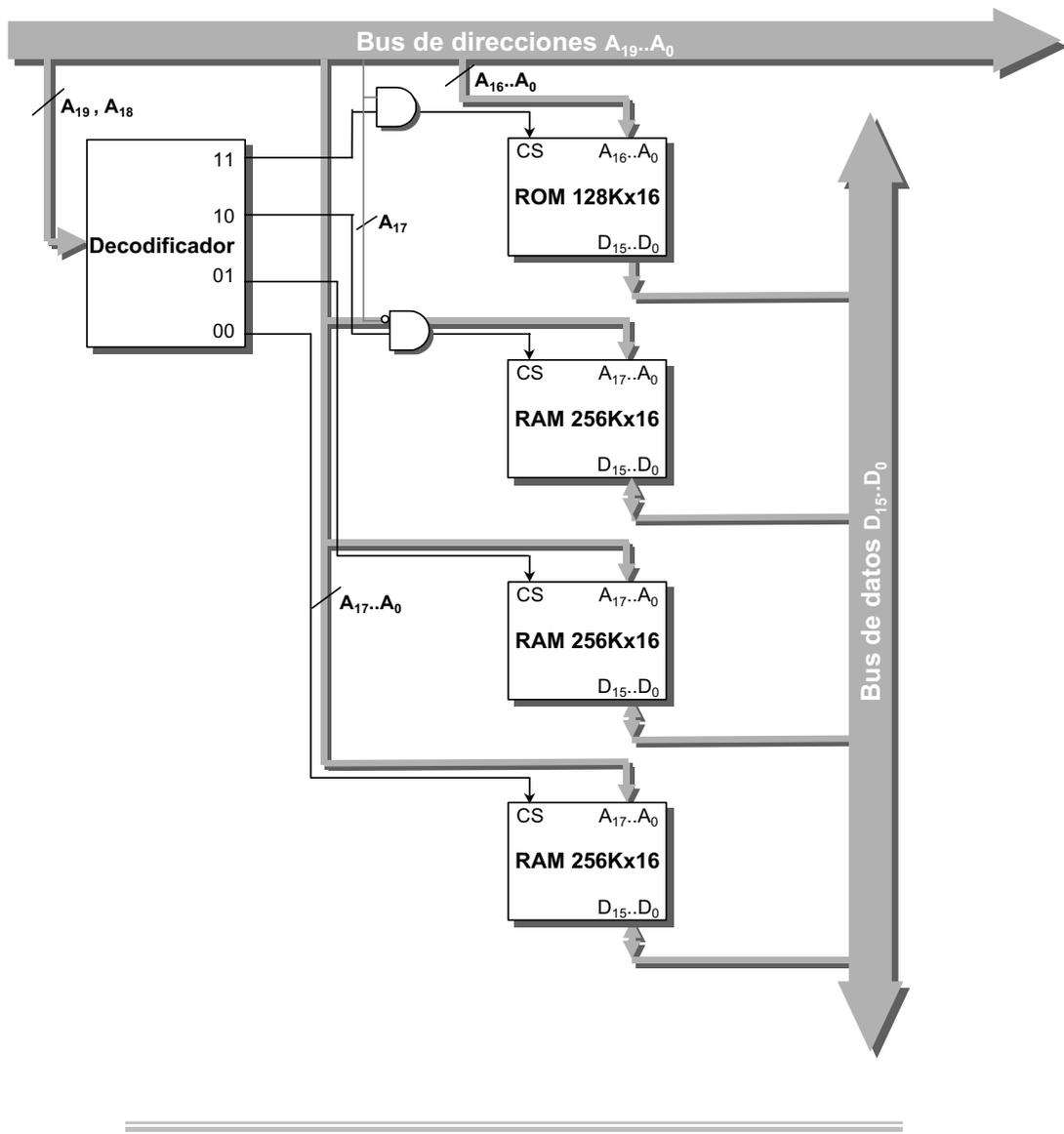
Como puede observarse en el mapa de memoria, la tercera fila de pastillas de memoria RAM no se utiliza de manera completa.

Para poder direccionar las 256 Kpalabras ($= 2^{18}$ Kpalabras) de cada una de las pastillas de memoria RAM necesitaremos 18 bits, que se corresponden con las líneas A₁₇..A₀ del bus de direcciones. Mientras que para poder acceder a las 128 Kpalabras ($= 2^{17}$ Kpalabras) de cada una de las pastillas de memoria ROM necesitaremos 17 bits, son las líneas A₁₆..A₀ del bus de direcciones.

Las líneas A_{19} y A_{18} del bus de direcciones, nos permitirán seleccionar la fila de pastillas sobre la que se realizará la lectura o escritura de los datos.

4. Dibujar el esquema del mapa de memoria

En la siguiente figura se muestra el esquema correspondiente a utilizar un decodificador de 2 entradas, líneas $A_{19} .. A_{18}..$ Debemos considerar que faltaría añadir una línea de lectura conectada a todas las pastillas de memoria RAM y ROM y una línea de escritura conectada a todas las pastillas de memoria RAM.



Solución ejercicio 4**1. Comprobar que existe solución**

El bus de direcciones tiene 20 líneas, desde la A_{19} hasta la A_0 , lo que supone una capacidad de direccionamiento de 2^{20} palabras = 1 Mpalabras. En el caso que nos ocupa, necesitamos direccionar 640 Kpalabras de memoria ROM y 384 Kpalabras de memoria RAM, en total 1024 Kpalabras. Por lo tanto, vemos que con los 20 bits del bus de direcciones sí se puede direccionar la memoria que se nos pide.

2. Calcular los módulos de memoria que serán necesarios

Para la memoria RAM, disponemos de los siguientes módulos de memoria:

64 K x 1

$$\frac{384 \text{ K}}{64 \text{ K}} \times \frac{16 \text{ bits}}{1 \text{ bit}} = 6 \times 16 = 96 \text{ pastillas de } 64 \text{ K x } 1$$

512 K x 8

$$\frac{384 \text{ K}}{512 \text{ K}} \times \frac{16 \text{ bits}}{8 \text{ bits}} = 1 \times 2 = 2 \text{ pastillas de } 512 \text{ K x } 8$$

128 K x 8

$$\frac{384 \text{ K}}{128 \text{ K}} \times \frac{16 \text{ bits}}{8 \text{ bits}} = 3 \times 2 = 6 \text{ pastillas de } 128 \text{ K x } 8$$

Para la memoria ROM, disponemos de los siguientes módulos de memoria:

32 K x 1

$$\frac{640 \text{ K}}{32 \text{ K}} \times \frac{16 \text{ bits}}{1 \text{ bit}} = 20 \times 16 = 320 \text{ pastillas de } 32 \text{ K x } 1$$

64 K x 1

$$\frac{640 \text{ K}}{64 \text{ K}} \times \frac{16 \text{ bits}}{1 \text{ bit}} = 10 \times 16 = 160 \text{ pastillas de } 64 \text{ K x } 1$$

128 K x 8

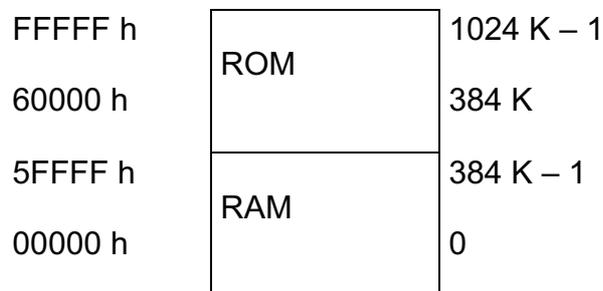
$$\frac{640 \text{ K}}{128 \text{ K}} \times \frac{16 \text{ bits}}{8 \text{ bits}} = 5 \times 2 = 10 \text{ pastillas de } 128 \text{ K x } 8$$

La solución más sencilla es utilizar:

- 1 x 2 = 2 pastillas de 512 K x 8 para la memoria RAM
- 5 x 2 = 10 pastillas de 128 K x 8 para la memoria ROM

3. Diseñar el mapa de memoria

En las siguientes figuras se muestra un esquema del mapa de memoria resultante:



	A19	A18	A17	A16	...	A0		
FFFFF h	1	1	1	1	...	1	1024 K – 1	5 ^a fila
E0000 h	1	1	1	0	...	0	896 K	pastillas ROM
DFFFF h	1	1	0	1	...	1	896 K – 1	4 ^a fila
C0000 h	1	1	0	0	...	0	768 K	pastillas ROM
BFFFF h	1	0	1	1	...	1	768 K – 1	3 ^a fila
A0000 h	1	0	1	0	...	0	640 K	pastillas ROM
9FFFF h	1	0	0	1	...	1	640 K – 1	2 ^a fila
80000 h	1	0	0	0	...	0	512 K	pastillas ROM
7FFFF h	0	1	1	1	...	1	512 K – 1	1 ^a fila
60000 h	0	1	1	0	...	0	384 K	pastillas ROM
Zona de RAM no direccionable								
5FFFF h	0	1	0	1	...	1	384 K – 1	Fila pastillas RAM
00000 h	0	0	X	0	...	0	0	

Como puede observarse en el mapa de memoria anterior, existe una zona de las pastillas de memoria RAM que no va a poder utilizarse para almacenar datos.

Para poder direccionar las 512 Kpalabras ($= 2^{19}$ Kpalabras) de cada una de las pastillas de memoria RAM necesitaremos 19 bits, que se corresponden con las líneas A₁₈..A₀ del bus de direcciones. Mientras que para poder acceder a las 128 Kpalabras ($= 2^{17}$ Kpalabras) de cada una de las pastillas

de memoria ROM necesitaremos 17 bits, son las líneas $A_{16}..A_0$ del bus de direcciones.

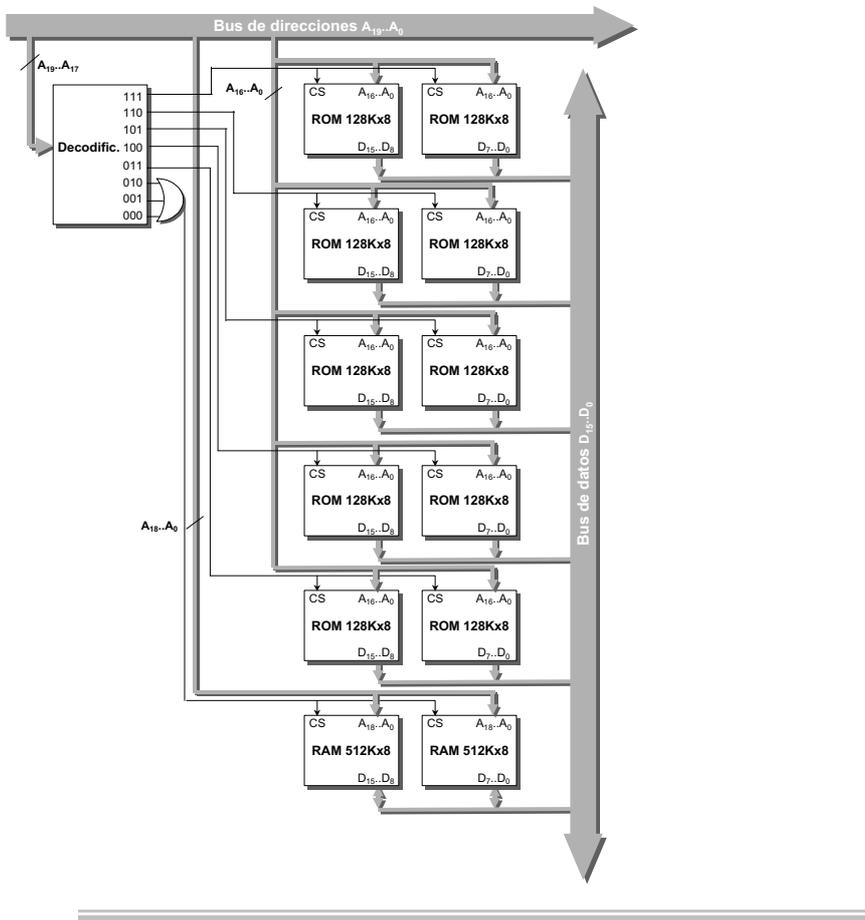
Las líneas A_{19} y A_{18} del bus de direcciones, nos permitirán seleccionar la fila de pastillas sobre la que se realizará la lectura o escritura de los datos.

Por otro lado, la primera pastilla de cada fila del mapa de memoria almacenará la parte alta de una palabra y la segunda la parte alta.

4. Dibujar el esquema del mapa de memoria

El esquema de éste mapa de memoria admite diferentes soluciones, la solución elegida utiliza un decodificador de 3 entradas, líneas $A_{19} .. A_{17}$, tal y como se muestra en la siguiente figura.

Debemos considerar que en ambos esquemas falta una línea de lectura conectada a todas las pastillas de memoria RAM y ROM y una línea de escritura conectada a todas las pastillas de memoria RAM



Solución ejercicio 5

Apartado a)

El bus de direcciones tiene 32 líneas, lo cual permite direccionar hasta 2^{32} = 4Gpalabras de memoria. En el caso propuesto se trata de realizar una memoria de 128Kpalabras, para lo cual sólo son necesarias 17 líneas, ya que 2^{17} = 128 Kpalabras.

Por otro lado, también hay que comprobar que el bus de datos proporciona el ancho de palabra suficiente. El bus de datos tiene 64 bits de ancho de palabra y la palabra de memoria es de 64 bits.

Por tanto, sí, es posible diseñar dicho mapa de memoria.

Apartado b)

Para la memoria RAM, se dispone de los siguientes módulos de memoria:

2 Kpalabras x 16

32 Kpalabras x 32

64 Kpalabras x 16

Realizando los siguientes cálculos:

$$\frac{80 \text{ Kpalabras}}{2 \text{ Kpalabras}} \times \frac{64}{16} = 40 \times 4 = 160 \text{ módulos de memoria}$$

$$\frac{80 \text{ Kpalabras}}{32 \text{ Kpalabras}} \times \frac{64}{32} = 2,5 \times 2 = 3 \times 2 = 6 \text{ módulos de memoria}$$

$$\frac{80 \text{ Kpalabras}}{64 \text{ Kpalabras}} \times \frac{64}{16} = 1,25 \times 4 = 2 \times 4 = 8 \text{ módulos de memoria}$$

Para la memoria ROM, se dispone de los siguientes módulos de memoria:

16 Kpalabras x 8

16 Kpalabras x 16

64 Kpalabras x 1

Realizando los siguientes cálculos:

$$\frac{48 \text{ Kpalabras}}{16 \text{ Kpalabras}} \times \frac{64}{8} = 3 \times 8 = 24 \text{ módulos de memoria}$$

$$\frac{48 \text{ Kpalabras}}{16 \text{ Kpalabras}} \times \frac{64}{16} = 3 \times 4 = 12 \text{ módulos de memoria}$$

$$\frac{48 \text{ Kpalabras}}{64 \text{ Kpalabras}} \times \frac{64}{1} = 0,75 \times 64 = 1 \times 64 = 64 \text{ módulos de memoria}$$

Utilizando el menor número de módulos posibles, el mapa de memoria quedaría definido por las siguientes pastillas de memoria:

- 6 RAM de 32 Kpalabras x 32, distribuidos en 3 filas y 2 columnas.
- 12 ROM de 16 Kpalabras x 16, distribuidos en 3 filas y 4 columnas.

Apartado c)

Para diseñar el mapa de memoria, es preciso averiguar el número de líneas que se necesitan para direccionar cada pastilla de memoria:

Módulos RAM de 32 Kpalabras x 32:

$32 \text{ Kpalabras} \leq 2^n \rightarrow$ para direccionar 32 Kpalabras se necesitan $n=15$ bits, es decir, las líneas $A_0..A_{14}$, para cada una de las pastillas de memoria RAM.

Las pastillas de la última fila de memoria RAM no se utilizarán completamente, sino que sólo será preciso utilizar las primeras 16 Kpalabras de dichos módulos de memoria.

Módulos ROM de 16 Kpalabras x 16:

$16 \text{ Kpalabras} \leq 2^n \rightarrow$ para direccionar 16 Kpalabras se necesitan $n=14$ bits, es decir, las líneas $A_0..A_{13}$, para cada una de las pastillas de memoria ROM.

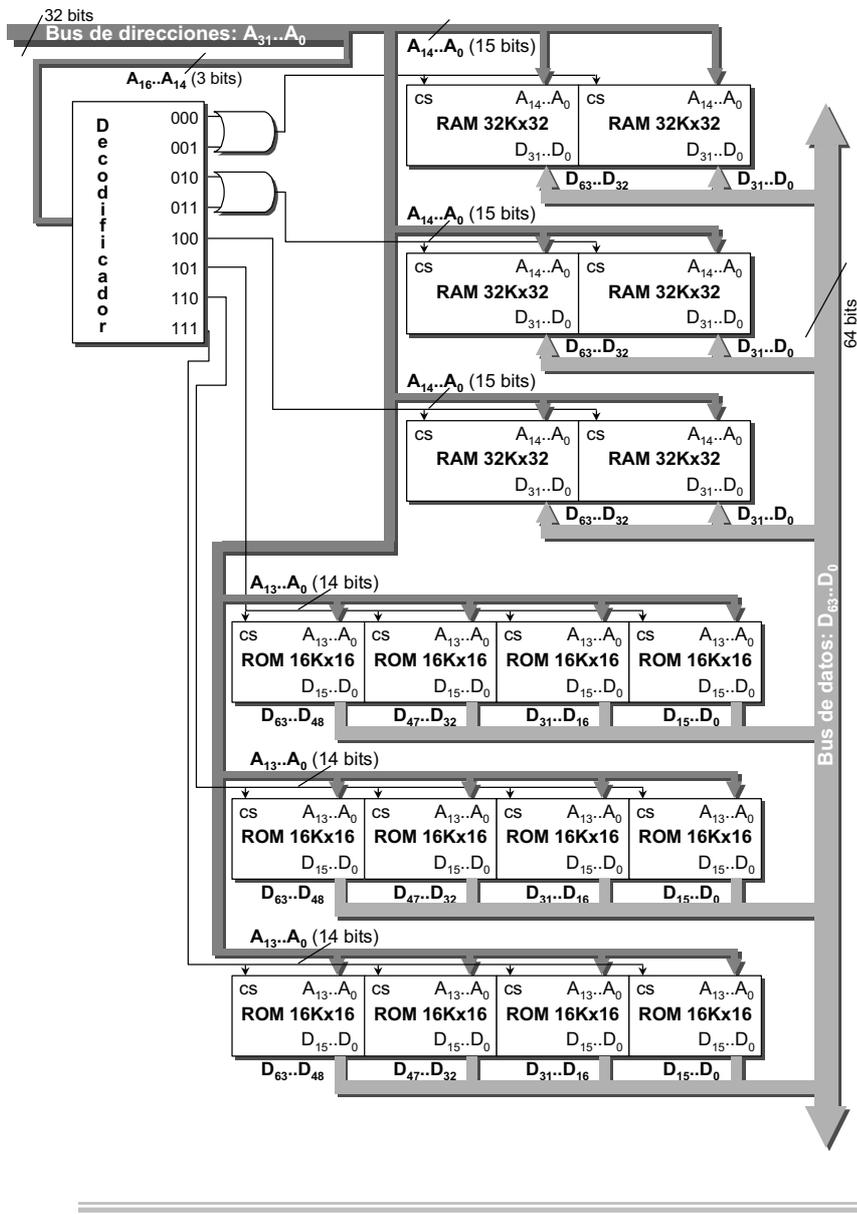
En este caso se utilizan completamente todos los módulos de memoria.

Además, por el apartado a), sabemos que se necesitan 17 líneas para direccionar el primer Mbyte del mapa de memoria propuesto. Por tanto, el mapa de memoria queda de la siguiente manera:

A31 .. A17	A16	A15	A14	A13	...	A0			
0 ... 0	0	0	0	0	...	0	Mínima dirección	0 K	
			1	1	...	1	Máxima dirección	32 K-1	
								1ª fila RAM	
0 ... 0	0	1	0	0	...	0	Mínima dirección	32 K	
			1	1	...	1	Máxima dirección	64 K-1	
								2ª fila de RAM	
0 ... 0	1	0	0	0	...	0	Mínima dirección	64 K	
			0	1	...	1	Máxima dirección	80 K-1	
								3ª fila de RAM	
Zona no direccionable de módulos RAM								80K	
								96 K-1	
0 ... 0	1	0	1	0	...	0	Mínima dirección	80 K	
				1	...	1	Máxima dirección	96 K-1	
								1ª fila de ROM	
0 ... 0	1	1	0	0	...	0	Mínima dirección	96 K	
				1	...	1	Máxima dirección	112 K-1	
								2ª fila de ROM	
0 ... 0	1	1	1	0	...	0	Mínima dirección	112 K	
				1	...	1	Máxima dirección	128 K-1	
								3ª fila de ROM	

Apartado d)

A continuación se muestra un mapa de memoria simplificado, puesto que se ha utilizado un solo decodificador, que permite seleccionar únicamente la zona de memoria requerida en el problema. Además, por simplicidad, se han eliminado las líneas de lectura/escritura para la memoria RAM y la línea de lectura para la memoria ROM.



Solución ejercicio 6

Apartado a)

Dado que el contenido de la memoria se podrá cambiar a petición del cliente y que el contenido de la memoria debe permanecer aunque se cambie la pila, se necesitará una memoria permanente de tipo EEPROM.

Apartado b)

En los dos casos, las especificaciones de memoria, nos dan una necesidad de 512K.

Como el bus de direcciones es de 20 bits que permite direccionar un máximo de 1M x 16. podremos direccionar los 512K que nos piden (solamente 19 bits A18-A0)

El menor número de módulos de memoria, dado que tenemos que escoger la opción de módulos EEPROM se da con dos módulos de 512K x 8 (tipo EEPROM)

Apartado c)

El mapa de memoria es el que se requiere para poder direccionar una pastilla de 512Kx8 de EEPROM. Es decir, tendré una fila formada por dos pastillas de memoria que se direccionarán a la vez, una contendrá los 8 bits superiores y otra los 8 bits inferiores de cada dirección.

	A19	A18	...	A0		
FFFFF h	1	0	...	1	1024 K – 1	Libre
80000 h		1	...	0	512 K	
7FFFF h	0	0	...	1	512 K – 1	Fila de pastillas EEPROM
00000 h		1	...	0	0 K	

