

## Tema 3: Sistemas Combinacionales

### Solución de algunos ejercicios

$$1. S(b, c, d) = \bar{b}\bar{c}\bar{d} + \bar{b}\bar{c}d + \bar{b}c\bar{d} + b\bar{c}\bar{d} + bc\bar{d} = (b + \bar{c} + \bar{d}) \cdot (\bar{b} + c + \bar{d})$$

$$2. a) F(c, b, a) = \bar{c}ba + \bar{c}b\bar{a} + c\bar{b}\bar{a}$$

$$4. a) F(d, c, b, a) = cb\bar{a} + \bar{c}\bar{b} + \bar{b}a + \bar{d}\bar{b}$$

$$6. b) F(d, c, b, a) = db\bar{a} + c\bar{b}a + \bar{c}\bar{a} + \bar{d}\bar{b}$$

$$7. F(a, b, c) = \bar{b}\bar{c} + bc + a\bar{b} = \bar{b}\bar{c} + bc + ac$$

$$F_a(A, B, C) = \sum(0, 2, 3, 5, 7) = \prod(1, 4, 6)$$

$$F_b(A, B, C) = \sum(0, 1, 2, 3, 4, 7) = \prod(5, 6)$$

$$F_c(A, B, C) = \sum(0, 1, 3, 4, 5, 6, 7) = \prod(2)$$

$$F_d(A, B, C) = \sum(0, 2, 3, 5, 6) = \prod(1, 4, 7)$$

$$F_e(A, B, C) = \sum(0, 2, 6) = \prod(1, 3, 4, 5, 7)$$

$$F_f(A, B, C) = \sum(0, 4, 5, 6) = \prod(1, 2, 3, 7)$$

$$8. F_g(A, B, C) = \sum(2, 3, 4, 5, 6) = \prod(0, 1, 7)$$

y simplificar por Karnaugh

$$9. F(a, b, c, d) = \bar{a} + \bar{b}\bar{c}$$

10. Basta con utilizar un sumador binario de cuatro bits en el que introducimos cada uno de los números BCD en cada uno de los sumandos. La suma son los cuatro bits del sumador y el acarreo de salida como MSB de la suma (que como máximo valdrá  $9+9=18$  (10010)).

11. Se hace la tabla de verdad que tiene como entrada los cuatro bits de los dos números a restar ( $a_2, a_1, b_2, b_1$ ), y como salidas los dos bits del valor absoluto de la resta ( $r_2, r_1$ ) (que como máximo puede valer  $3-0=3$ ). A partir de la tabla de verdad se obtienen las expresiones canónicas para  $r_2$  y  $r_1$ ,

$$r_1(a_2, a_1, b_2, b_1) = \sum(2, 3, 7, 8, 12, 13)$$

$$r_2(a_2, a_1, b_2, b_1) = \sum(1, 3, 4, 6, 9, 11, 12, 14)$$

se simplifican y se diseña el circuito.

12. Veáanse los apuntes de teoría y la práctica 3 del laboratorio.
13. a) Se hace la tabla de verdad que tiene como entrada los cuatro bits de los dos números a comparar ( $a_2, a_1, b_2, b_1$ ), y como salidas los tres bits de la comparación ( $S_1, S_2, S_3$ ). A partir de la tabla de verdad se obtienen las expresiones canónicas para ( $S_1, S_2, S_3$ ),

$$S_1(a_2, a_1, b_2, b_1) = \sum (4, 8, 9, 12, 13, 14)$$

$$S_2(a_2, a_1, b_2, b_1) = \sum (0, 5, 10, 15)$$

$$S_3(a_2, a_1, b_2, b_1) = \sum (1, 2, 3, 6, 7, 11)$$

se simplifican y se diseña el circuito.

b) Fijándonos en la comparación, se ve que  $S_2$  sólo puede ser 1 cuando  $S_1$  y  $S_3$  son los dos cero, por lo tanto  $S_2 = \overline{(S_1 S_3)}$

14. A las entradas de un multiplexor 4 --> 1 (con tres bits para cada entrada y la salida) se conectan '111', la salida del sumador de A y B, del comparador de A y B, y '000'. Según las entradas de control  $C_2$  y  $C_1$  obtendremos una u otra salida de tres bits en el multiplexor.
15. Muy parecido a ejercicios 11 y 13.
16. Se va evaluando la paridad de cada dos bits con puertas XOR cuyas salidas se conectan a las entradas de otra fila de XOR hasta obtener un único bit que indica la paridad total (3 filas de XOR con 7 puertas en total).
17. Consultando la hoja de características del comparador 7485, conectar 8 de ellos en casacada mediante la unión de los pines adecuados para obtener un comparador de 32 bits.
18. Los tres bits de menor peso del número de cuatro bits a decodificar ( $A_2, A_1, A_0$ ) se conectan a las entradas de cada uno de los dos decodificadores 3 a 8 a utilizar. El bit de mayor peso  $A_3$  se conecta negado a la entrada 'I' del decodificador 3 a 8 que proporcionará las 8 salidas de menor peso ( $S_0-S_7$ ), y sin negar al que proporcionará las 8 salidas de mayor peso ( $S_8-S_{15}$ ).
19. Se hace la tabla de verdad que tiene como entrada los cuatro bits del número BCD ( $A, B, C, D$ ), y como salidas los cuatro bits del mismo número pero representado en exceso a tres ( $a, b, c, d$ ). A partir de la tabla de verdad se obtienen las expresiones canónicas para ( $a, b, c, d$ ), se simplifican y se diseña el circuito.
20. Igual que el problema 8.