

## PRÁCTICA 3

# Montaje y evaluación de sistemas digitales combinacionales.

### 1. Objetivos

El objetivo de la siguiente práctica es familiarizar al alumno con el manejo de sistemas combinacionales, además de:

- Manejar las tablas de verdad que definen los sistemas combinacionales.
- Montar y conectar C.I. digitales de la forma más ordenada posible.
- Depurar el circuito utilizando la instrumentación disponible en el laboratorio.
- Conocer los sistemas más utilizados de visualización de datos.

### 2. Material necesario

Además del material común indicado en la práctica 2, serán necesarios los siguientes componentes:

- 74157 Multiplexor cuádruple de dos entradas.
- 7485 Comparador de dos números de 4 bits.
- 7447 Decodificador BCD-siete segmentos.
- 7483 Sumador (sólo necesario para la mejora).
- Display de ánodo común. Existen muchos modelos con bastante variación de precio, (5150, 7650, 7651, 7750, etc.). Cualquiera de ellos es válido siempre que sea de ánodo común.
- 8 Diodos LED.
- Microinterruptores: 2 unidades de 4 microswitches cada una o 1 unidad de 8 microswitches.
- Resistencias: 8 unidades de 1 K $\Omega$  y 8 unidades de 330 $\Omega$ .

Ver las hojas de características:

[.http://atc2.aut.uah.es/~rosa/Fundamentos/laboratorioFtos.htm#Material](http://atc2.aut.uah.es/~rosa/Fundamentos/laboratorioFtos.htm#Material)

O buscar en [www.datasheetcatalog.com](http://www.datasheetcatalog.com)



### 3. Conceptos previos

El alumno debe tener claros los conceptos estudiados en la asignatura de teoría sobre sistemas combinacionales: tablas de verdad, funciones canónicas, simplificación de funciones, etc., así como el funcionamiento de todos los circuitos combinacionales integrados que se utilizan en esta práctica.

### 4. Cuestiones

**Antes de la realización de la práctica, cada miembro del grupo debe contestar individualmente las siguientes cuestiones y entregarlas al profesor.** Para ello es necesario **leer el enunciado** completo de la práctica y **ver las hojas de características** de los diferentes integrados:

[.http://atc2.aut.uah.es/~rosa/Fundamentos/laboratorioFtos.htm#Material](http://atc2.aut.uah.es/~rosa/Fundamentos/laboratorioFtos.htm#Material)

O buscar en [www.datasheetcatalog.com](http://www.datasheetcatalog.com)

- Cuestiones relativas al **multiplexor**:
  - a) ¿Cuál es su función?
  
  
  
  
  
  
  
  
  
  
  - b) ¿Para qué sirve el terminal “Select”?
  
  
  
  
  
  
  
  
  
  
  - c) ¿A qué valor hay que poner la entrada “Strobe”?

- Cuestiones relativas al **comparador**:
  - a) ¿Para qué sirven las cascading inputs? Si los números a comparar son de 4 bits, y se desea que cuando son iguales solamente se active la salida  $A=B$ . ¿a qué valor hay que conectar las cascading inputs?
  
  - b) ¿Qué valor tendrán las salidas del comparador cuando el dato A sea mayor al dato B?
  
- Cuestiones relativas a la **lógica de conexión entre el comparador y el multiplexor**:
  - - a) Complete la tabla de verdad siguiente, correspondiente a la lógica de conexión entre el comparador y el multiplexor. En ella debe indicar, en los distintos casos (cuando los datos son iguales o uno mayor que otro), cuales son las salidas que proporciona el comparador, cual es el dato que se debe mostrar, y cual es el *select* que se debe introducir en el multiplexor para mostrar dicho dato

	Salidas comparador				
Datos	A>B	A=B	A<B	Dato a mostrar	Select
Dato A > Dato B					
Datos iguales					
Dato B > Dato A					

Tabla 1. Tabla correspondiente a la lógica de conexión.

- b) De entre las variables de la tabla decida cual son la(s) entrada(s) y salida(s) que necesita y obtenga la tabla completa de la función lógica y su expresión (simplificando al máximo utilizando mapas de Karnaugh o cualquier otro método).
- Cuestiones relativas al **decodificador** y **display de ánodo común**:
    - a) ¿A qué valor hay que conectar las entradas LT, BI/RBO y RBI para visualizar siempre el dígito de la entrada, cualquiera que sea su valor?
    - b) ¿A qué valor de tensión se debe conectar el ánodo común del display?
    - c) ¿Qué valor proporciona el decodificador en las salidas en las que se deben iluminar los LEDs del display?

## 5. Desarrollo de la práctica

El objetivo final de esta práctica es la realización de un sistema digital que tenga por entrada dos números binarios **A** y **B** de 4 bits dados en BCD y visualice en un display el mayor de los dos.

Para la realización de la práctica se deben seguir los pasos que se detallan a continuación. Son pasos **acumulativos**, es decir, para la realización de cada uno **NO** se debe desmontar el anterior, sino añadir los nuevos componentes al sistema previo.

**NOTA:** Antes de montar cada paso, se aconseja tener sobre papel el circuito lógico a implementar, ayudándose de las características que se adjuntan. Esos dibujos ayudarán a comprender el completo funcionamiento del sistema.

### 5.1. Montaje del multiplexor

Monte el multiplexor utilizando los **microinterruptores** para introducir los dos datos de entrada. Tome la señal de control directamente de Vcc o masa. Utilice tantos LEDs como sea necesario para visualizar todas las salidas del multiplexor. Compruebe el funcionamiento de esta etapa, seleccionando un valor distinto para A y B, y multiplexando para ver cada uno de los dos códigos binarios a la salida.

(Siga las indicaciones de los apuntes del **tema 4 de laboratorio** sobre **Conexión de los microinterruptores y leds**)

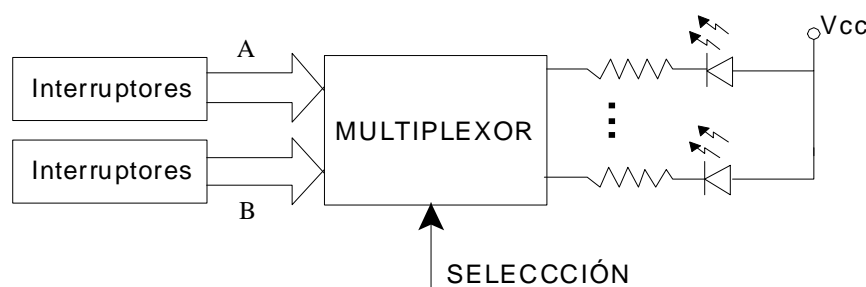


Figura 1. Diagrama de bloques del montaje del multiplexor.

### 5.2. Montaje del Comparador

**Sin desmontar el circuito anterior**, y utilizando los mismos datos (microinterruptores) para introducir la entrada, monte el circuito del comparador indicado en la figura 2. Hay que considerar que, para que los datos introducidos en el multiplexor y en el comparador sean los mismos, los cablecillos que en el multiplexor vayan al dato A (o al B), en el comparador también deben ir al dato A (o B). Además, deben ir en el mismo orden. para ello tendremos en cuenta que en las hojas de características de ambos componentes se utiliza diferente nomenclatura: en el comparador el bit de menor peso es  $A_0$  mientras que en el multiplexor es  $A_1$ , y así sucesivamente.

Las entradas de control del comparador son las “cascading inputs”, y su valor debe ser tal que cuando los valores de A y B sean iguales las salidas del circuito indiquen que los datos de entrada son iguales (ver las hojas de características). Utilice LEDs para visualizar las salidas.

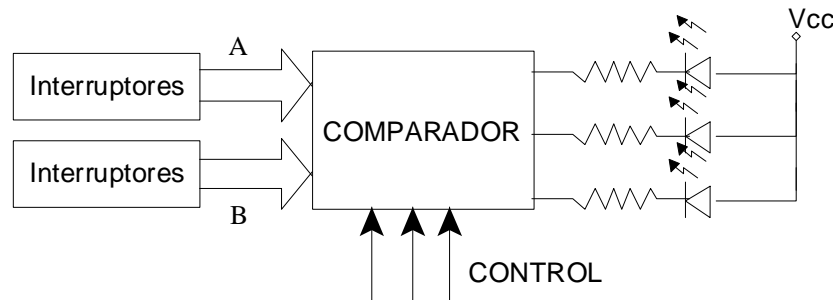


Figura 2. Diagrama de bloques del montaje del comparador.

### 5.3. Lógica de conexión entre multiplexor y comparador

Diseñe la lógica necesaria entre el comparador y el multiplexor de forma que la salida del multiplexor sea el mayor de los dos números.

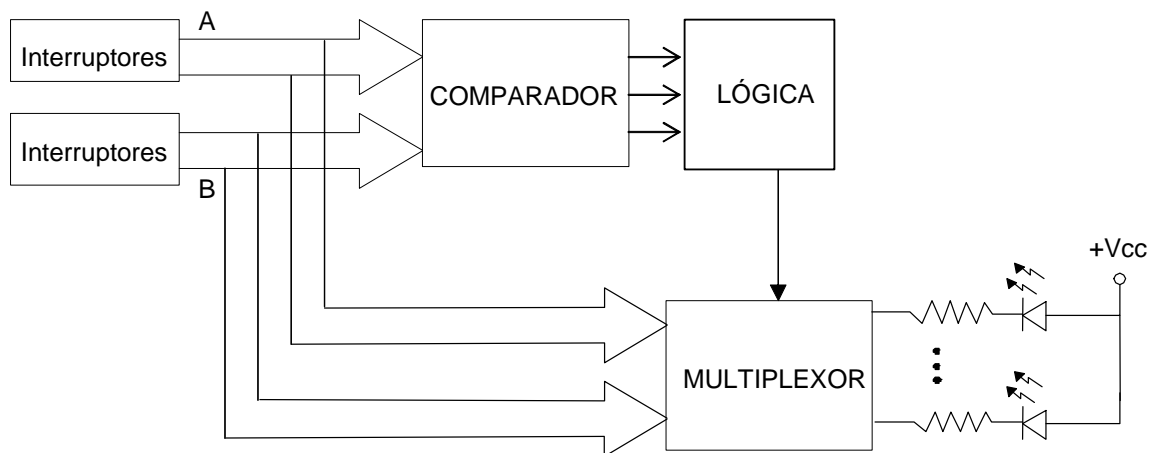


Figura 3. Diagrama de bloques del circuito que selecciona el mayor de dos números.

Hay que diseñar la lógica más simple –simplificar todo lo que se pueda- que sea capaz de generar la señal de control del multiplexor que le haga mostrar el número mayor de los dos. Las entradas de ese bloque lógico serán las salidas del comparador que sean necesarias.

#### 5.4. Montaje del circuito de visualización

Sin desmontar el circuito anterior, diseñe y monte un sistema de visualización que represente la salida del multiplexor (un número BCD de un solo dígito) en un display de 7 segmentos. Se debe tener en cuenta el tipo de display, la forma de conexión de la resistencia de cada segmento, el decodificador BCD-7 segmentos utilizado, etc. Siga las indicaciones de los apuntes del **tema 4 de laboratorio** sobre **Visualización utilizando un display de ánodo común** en el diseño de esta parte del circuito. Dibuje en el espacio de la figura 4 el diseño relativo a esta etapa desde las salidas del multiplexor.

Figura 4. Diagrama de bloques de la etapa de visualización.

#### 6. Mejora (Opcional)

Rediseñe el sistema (cambiando los componentes necesarios y sus conexiones) para que a la salida se muestre la suma de las dos entradas,  $A+B$ , cuando el resultado sea un número entre 0 y 9.