

Justifíquese el orden de ejecución del siguiente programa teniendo en cuenta el momento de aparición de los distintos eventos:

```
// *****
// Proyecto: Prioridad de irq
// Archivo: main.c
// *****
#include "lpc17xx.h"
uint8 t i=0;
void EINT0_IRQHandler()
{
    NVIC->ISPR[0]=0x00400000;
}

void EINT1_IRQHandler()
{
}

void UART1_IRQHandler()
{
    NVIC->ISPR[0]=0x01000000;
    NVIC->ISPR[0]=0x00080000;
}

void ADC_IRQHandler()
{
    if(i == 0) {
        i++;
        NVIC->ICER[0]=0x00080000;
        NVIC->ISPR[0]=0x00400040;
    }else
        NVIC->ISPR[0]=0x00080000;
}

void USB_IRQHandler()
{
    NVIC->ISPR[0]=0x00080000;
    NVIC_SetPriority(USB_IRQn , 2);
    NVIC->ICPR[0]=0x00080040;
    NVIC->ISER[0]=0x00080000;
}

int main (void)
{
    //NVIC_SetPriority(IRQn Type IRQn,uint32 tpriority)
    NVIC_SetPriority(ADC_IRQn, 4);
    NVIC_SetPriority(EINT0_IRQn,0);
    NVIC_SetPriority(EINT1_IRQn,5);
    NVIC_SetPriority(USB_IRQn , 2);
    NVIC_SetPriority(UART1_IRQn,3);

    NVIC->ISER[0]=0x01480040;
    NVIC->ISPR[0]=0x004C0000;

    while(1);
}
```

Bit	Name	Function
0	ISE_WDT	Watchdog Timer Interrupt Enable. Write: writing 0 has no effect, writing 1 enables the interrupt. Read: 0 indicates that the Interrupt is disabled, 1 indicates that the Interrupt is enabled.
1	ISE_TIMER0	Timer 0 Interrupt Enable. See functional description for bit 0.
2	ISE_TIMER1	Timer 1. Interrupt Enable. See functional description for bit 0.
3	ISE_TIMER2	Timer 2 Interrupt Enable. See functional description for bit 0.
4	ISE_TIMER3	Timer 3 Interrupt Enable. See functional description for bit 0.
5	ISE_UART0	UART0 Interrupt Enable. See functional description for bit 0.
6	ISE_UART1	UART1 Interrupt Enable. See functional description for bit 0.
7	ISE_UART2	UART2 Interrupt Enable. See functional description for bit 0.
8	ISE_UART3	UART3 Interrupt Enable. See functional description for bit 0.
9	ISE_PWM	PWM1 Interrupt Enable. See functional description for bit 0.
10	ISE_I2C0	I ² C0 Interrupt Enable. See functional description for bit 0.
11	ISE_I2C1	I ² C1 Interrupt Enable. See functional description for bit 0.
12	ISE_I2C2	I ² C2 Interrupt Enable. See functional description for bit 0.
13	ISE_SPI	SPI Interrupt Enable. See functional description for bit 0.
14	ISE_SSP0	SSP0 Interrupt Enable. See functional description for bit 0.
15	ISE_SSP1	SSP1 Interrupt Enable. See functional description for bit 0.
16	ISE_PLL0	PLL0 (Main PLL) Interrupt Enable. See functional description for bit 0.
17	ISE_RTC	Real Time Clock (RTC) Interrupt Enable. See functional description for bit 0.
18	ISE_EINT0	External Interrupt 0 Interrupt Enable. See functional description for bit 0.
19	ISE_EINT1	External Interrupt 1 Interrupt Enable. See functional description for bit 0.
20	ISE_EINT2	External Interrupt 2 Interrupt Enable. See functional description for bit 0.
21	ISE_EINT3	External Interrupt 3 Interrupt Enable. See functional description for bit 0.
22	ISE_ADC	ADC Interrupt Enable. See functional description for bit 0.
23	ISE_BOD	BOD Interrupt Enable. See functional description for bit 0.
24	ISE_USB	USB Interrupt Enable. See functional description for bit 0.
25	ISE_CAN	CAN Interrupt Enable. See functional description for bit 0.
26	ISE_DMA	GPDMA Interrupt Enable. See functional description for bit 0.
27	ISE_I2S	I ² S Interrupt Enable. See functional description for bit 0.
28	ISE_ENET	Ethernet Interrupt Enable. See functional description for bit 0.
29	ISE_RIT	Repetitive Interrupt Timer Interrupt Enable. See functional description for bit 0.
30	ISE_MCPWM	Motor Control PWM Interrupt Enable. See functional description for bit 0.
31	ISE_QEI	Quadrature Encoder Interface Interrupt Enable. See functional description for bit 0.

Priority Group: 4.

--	--	--	--	--	--	--	--

Prioridades Interrupciones Programadas

- 6. UART1 NVIC_SetPriority <- 3 → Prioridad:0 Subprioridad: 3
- 18. EINT0 NVIC_SetPriority <- 0 → Prioridad:0 Subprioridad: 0
- 19. EINT1 NVIC_SetPriority <- 5 → Prioridad:1 Subprioridad: 1
- 22. ADC NVIC_SetPriority <- 4 → Prioridad:1 Subprioridad: 0
- 24. USB NVIC_SetPriority <- 2 → Prioridad:0 Subprioridad: 2

Instante 1. NVIC->ISER[0]=0x01480040;

Situacion:	Pendientes y habilitadas	Prioridades	Se atiende a
IRQ Pendientes: ADC,EINT0 y EINT1 IRQ Habilitadas: EINT1,ADC,USB,UART1 IRQ Activas: Ninguna Prioridad activa:codigo	EINT1 y ADC	Igual prioridad: ADC tienen mayor subprioridad. Prioridad de ADC mayor que el código que se ejecuta actualmente	ADC Deja de estar pendiente y pasa a estar activa.

Instante 2. Dentro de ADC_IRQHANDLER se produce irq de adc y de la uart1

Situacion:	Pendientes y habilitadas	Prioridades	Se atiende a
IRQ Pendiente: ADC,EINT0,UART1 y EINT1 IRQ Habilitadas: EINT1,ADC,USB,UART1 IRQ Activas: ADC Prioridad activa: Prioridad: 1 subprior: 0	EINT1, ADC y UART1	UART1 tiene mayor prioridad que el resto, y mayor prioridad que el código que se ejecuta en ese instante.	UART1 UART1 deja de estar pendiente y pasa a estar activa

Instante 3. Dentro de UART1_IRQHANDLER se produce irq de USB

Situacion:	Pendientes y habilitadas	Prioridades	Se atiende a
IRQ Pendiente: ADC,EINT0,EINT1 y USB IRQ Habilitadas: EINT1,ADC,USB,UART1 IRQ Activas: ADC y UART1 Prioridad activa: Prioridad: 0 subprior: 3	EINT1, ADC, USB	USB tiene mayor prioridad que el resto de pendientes y habilitadas. Tiene el mismo nivel de prioridad que el codigo que se esta ejecutando en ese momento, con lo que no se produce desalojo.	Continua la ejecucion de UART1_IRQHANDLER

Instante 4. Finaliza UART1_IRQHANDLER y se retorna a la instrucción pendiente dentro de ADC_IRQHANDLER

Situacion:	Pendientes y habilitadas	Prioridades	Se atiende a
IRQ Pendiente: ADC,EINT0,EINT1 y USB IRQ Habilitadas: EINT1,ADC,USB,UART1 IRQ Activas: ADC Prioridad activa: Prioridad: 1 subprior: 0	EINT1, ADC, USB	USB tiene mayor prioridad qu el resto y mayor que la prioridad del codigo que se esta ejecutando.	USB USB deja de estar pendiente y pasa a estar activa.

Instante 5. Dentro de USB_IRQHANDLER se produce la interrupcion de EINT1

Situacion:	Pendientes y habilitadas	Prioridades	Se atiende a
IRQ Pendiente: ADC,EINT0 y EINT1 IRQ Habilitadas: EINT1,ADC,USB,UART1 IRQ Activas: ADC y USB Prioridad activa: Prioridad: 0 subprior: 2	EINT1, ADC	Ninguna de las IRQs habilitadas y pendientes tiene mayor prioridad de lo que se esta ejecutando, con lo que se continua hasta el final de USB_IRQHANDLER.	Continua la ejecución de USB_IRQHANDLER

Instante 6. Sale de USB_IRQHANDLER y retorna a la instrucción pendiente dentro de ADC_IRQHANDLER

Situacion:	Pendientes y habilitadas	Prioridades	Se atiende a
IRQ Pendiente: ADC,EINT0 y EINT1 IRQ Habilitadas: EINT1,ADC,USB,UART1 IRQ Activas: ADC	EINT1, ADC	Ninguna de las IRQs habilitadas y pendientes tiene mayor prioridad de lo que se esta ejecutando, con lo que se continua hasta el final de ADC_IRQHANDLER.	Continua la ejecución de ADC_IRQHANDLER

Prioridad activa: Prioridad: 1 subprior: 0			
--	--	--	--

Instante 7. Sale de ADC_IRQHANDLER y retorna a la instrucción pendiente dentro de main

Situacion:	Pendientes y habilitadas	Prioridades	Se atiende a
IRQ Pendiente: ADC, EINT0 y EINT1 IRQ Habilitadas: EINT1,ADC,USB,UART1 IRQ Activas: Ninguna Prioridad activa: codigo normal	EINT1 y ADC	ADC y EINT1 estan pendiente y habilitadas, y tienen el mismo nivel de prioridad, que es superior al codigo que se esta ejecutando. De entre ambas, ADC tiene un nivel de subprioridad mayor con lo que se pasa a ADC_IRQHANDLER.	ADC ADC deja de estar pendiente y pasa a estar activa

Instante 8. Sale de ADC_IRQHANDLER y retorna a la instrucción pendiente dentro de main

Situacion:	Pendientes y habilitadas	Prioridades	Se atiende a
IRQ Pendiente: EINT0 y EINT1 IRQ Habilitadas: EINT1,ADC USB,UART1 IRQ Activas: Ninguna Prioridad activa: codigo normal	EINT1	EINT1 estan pendiente y habilitadas, y tienen un nivel de prioridad que es superior al codigo que se esta ejecutando, se pasa a EINT1_IRQHANDLER.	EINT1 EINT1 deja de estar pendiente y pasa a estar activa

Instante 9. Sale de EINT1_IRQHANDLER y retorna a la instrucción pendiente dentro de main

Situacion:	Pendientes y habilitadas	Prioridades	Se atiende a
IRQ Pendiente: EINT0 IRQ Habilitadas: EINT1,ADC, USB,UART1 IRQ Activas: Ninguna Prioridad activa: codigo normal		No hay interrupciones pendientes y habilitadas, con lo que continua la ejecucion dentro del main.	