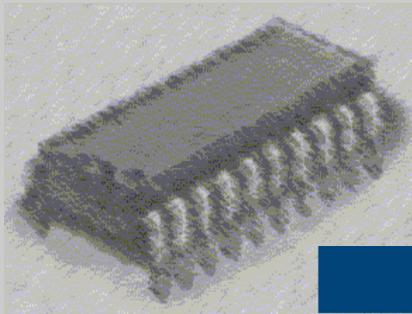


*Enunciados de problemas*

## **Tema 5. Memorias**

***Estructura de  
Computadores***



I. T. Informática de Gestión / Sistemas

Curso 2008-2009



## Base teórica

La memoria es el lugar en el que se almacenan las instrucciones y los datos para que se puedan ejecutar los programas. Sin embargo, el sistema de memoria del computador está formado por varios tipos de memorias con diferentes capacidades y tiempos de acceso. La idea es que parezca que las referencias a memoria se sirven a velocidades cercanas a las de los registros del procesador, y que además se tiene un espacio de memoria casi ilimitado para los programas y los datos. La memoria caché es la responsable de la rapidez de los accesos y la memoria virtual la de la gran capacidad del sistema de memoria.

Para que todo el sistema funcione, se diseña de manera jerárquica, por el que los diferentes bloques de información se van moviendo

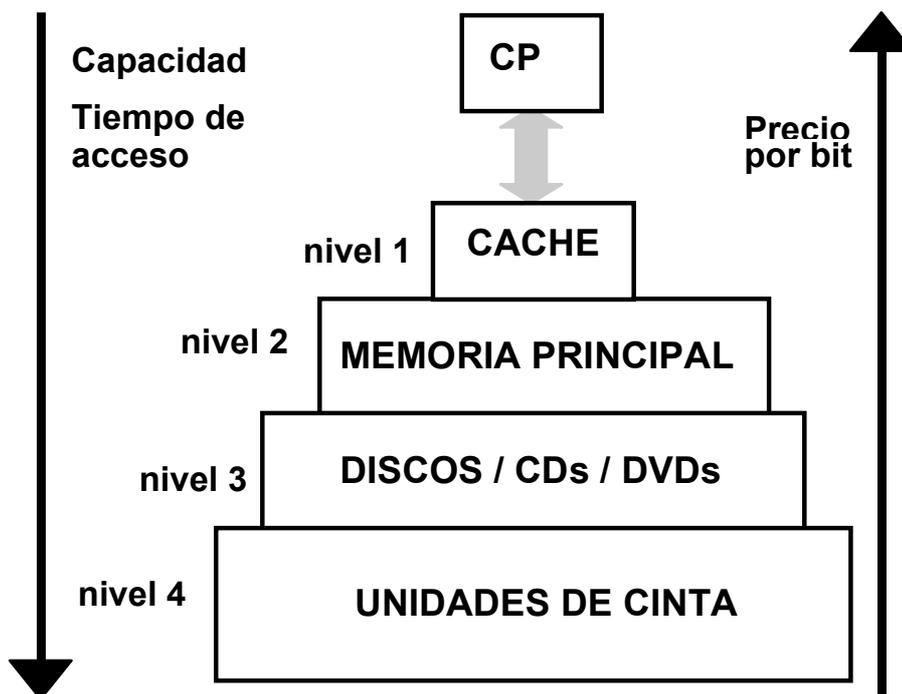


Figura 1: jerarquía de memoria

### Memoria principal

Centrándose en la memoria principal, se distinguen dos grupos de memorias:

- Memorias de las que solamente se puede leer (ROM)
- Memorias en las que se puede leer y escribir (RAM)

La capacidad de la memoria principal se mide en cuantos bytes o palabras es capaz de almacenar. La manera habitual es indicar  $nnK \times mm$  en el que  $nn$  son el número de direcciones que tiene la memoria con capacidad para poder almacenar  $mm$  bits en cada una.

La capacidad de memoria viene dada por el bus de direcciones que establece el máximo número de posiciones direccionables por el computador. Si se tienen  $n$  bits para el bus de direcciones, se podrá acceder hasta un máximo de  $2^n$  posiciones.

Independientemente de cuanta memoria sea capaz de direccionar, los computadores no los entregan con el máximo de memoria disponible, por lo que habrá que definir como se accede a las posiciones ocupadas y a las que no están disponibles. Esa información se encuentra en el mapa de memoria del computador.

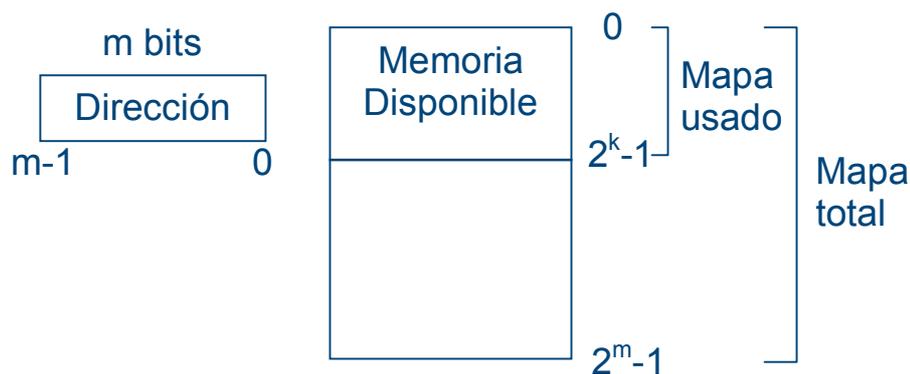


Figura 2: esquema de memoria de un computador.

Las medidas más empleadas para la capacidad de memoria son:

- Kilobyte (KB) =  $2^{10}$  bytes
- Megabyte (MB) =  $2^{20}$  bytes
- Gigabyte (GB) =  $2^{30}$  bytes
- Terabyte (TB) =  $2^{40}$  bytes

### Aumento de la memoria en número de direcciones

Si se desea una memoria de 16Kx8 a partir de módulos de memoria de 8Kx8 para un procesador con un bus de direcciones de 14 bits, se tendrá que definir cuando se accede a un módulo o al otro.

|             |                  |
|-------------|------------------|
| 0<br>8K-1   | Módulo 0 de 8Kx8 |
| 8K<br>16K-1 | Módulo 1 de 8Kx8 |

Figura 3. Esquema de memoria solicitado

Lo primero es ver si podemos direccionar 16K con 14 bits. Para ello, se sabe que  $16K = 2^{14}$  con lo que si se pueden direccionar los 16K.

Para calcular cuantos módulos hacen falta, en este caso es muy sencillo y se ve a simple vista, se realiza la operación siguiente:

$$\frac{16k}{8k} \times \frac{8}{8} = 2 \times 1 = 2 \text{ módulos de } 8k \times 8$$

De la ecuación anterior se desprende que se necesitan dos módulos, tal y como reflejaba la figura 3.

Ahora se tiene que ver cuando se accede a un módulo o al otro. Ya que los dos módulos son de 8K, se necesitarán 13 bits del bus de direcciones para poder direccionar en cada módulo esos 8K ( $=2^{13}$ ). De esa forma, nos queda únicamente un bit para determinar cuando se accede al módulo cero o al módulo uno.

La información de cómo acceder a los módulos se da en el mapa de memoria, tal y como muestra la tabla siguiente:

| A <sub>13</sub> | A <sub>12</sub> | A <sub>11</sub> | A <sub>10</sub> | A <sub>9</sub> | A <sub>8</sub> | A <sub>7</sub> | A <sub>6</sub> | A <sub>5</sub> | A <sub>4</sub> | A <sub>3</sub> | A <sub>2</sub> | A <sub>1</sub> | A <sub>0</sub> | Módulo   |
|-----------------|-----------------|-----------------|-----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------------|----------|
| 1               | 1               | 1               | 1               | 1              | 1              | 1              | 1              | 1              | 1              | 1              | 1              | 1              | 1              | Módulo 1 |
| ...             | ...             | ...             | ...             | ...            | ...            | ...            | ...            | ...            | ...            | ...            | ...            | ...            | ...            |          |
| 0               | 0               | 0               | 0               | 0              | 0              | 0              | 0              | 0              | 0              | 0              | 0              | 0              | 0              | Módulo 0 |
| ...             | ...             | ...             | ...             | ...            | ...            | ...            | ...            | ...            | ...            | ...            | ...            | ...            | ...            |          |
| 0               | 0               | 0               | 0               | 0              | 0              | 0              | 0              | 0              | 0              | 0              | 0              | 0              | 0              | Módulo 0 |

Tabla 1: mapa de memoria de 16Kx8 a partir de dos módulos de 8Kx8

El esquema de memoria quedaría:

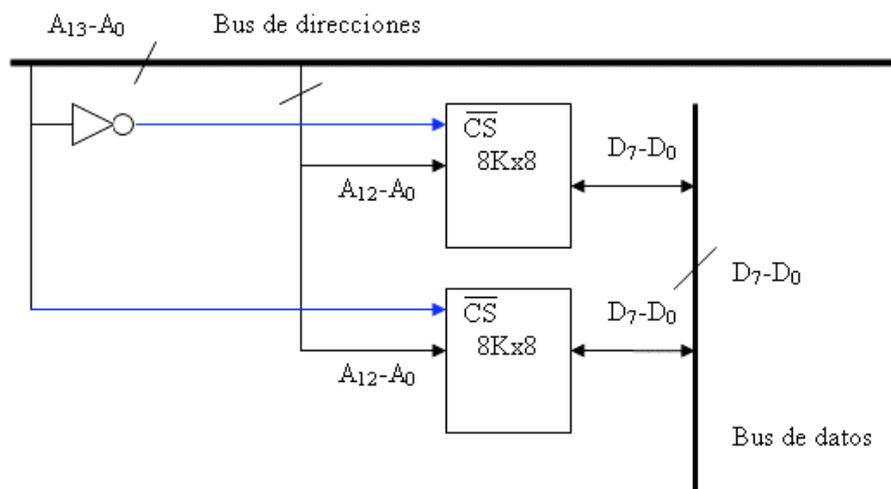


Figura 4 .Esquema de memoria de 16Kx8 a partir de dos módulos de 8Kx8

### Aumento de la memoria en el ancho de palabra

Si se desea una memoria de 16Kx16 a partir de módulos de memoria de 16Kx8 para un procesador con un bus de direcciones de 14 bits, se tendrá que definir cuando se accede a un módulo o al otro y cuantos módulos harán falta.

$$\frac{16k}{16k} \times \frac{16}{8} = 1 \times 2 = 2 \text{ módulos de } 16k \times 8$$

En este caso, se deberá acceder a los dos módulos a la vez, dado que en un módulo se almacenarán los 8 bits superiores y en el otro los 8 bits de menor peso. El esquema quedaría de la forma:

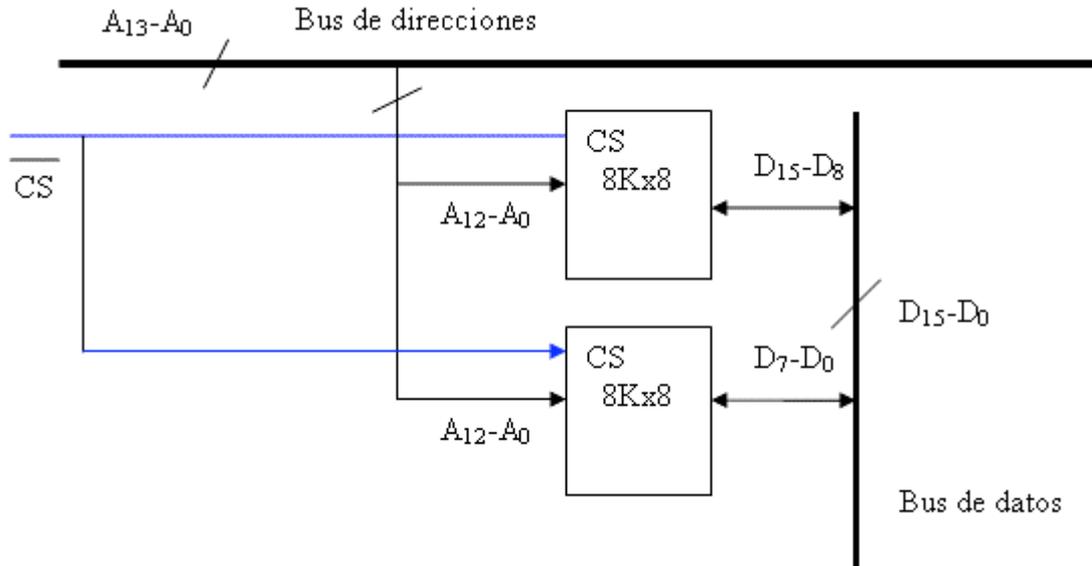


Figura 4 .Esquema de memoria de 16Kx16 con de dos módulos de 8Kx8  
También es posible aumentar el tamaño de palabra y el número de posiciones de la memoria combinando los dos esquemas anteriores.

1. Una CPU cuenta con un ancho de palabra de 16 bits. Se quiere dotar a esa CPU de una memoria con las siguientes características:

- 256 Kpalabras (256 K x 16) de memoria ROM.
- 512 Kpalabras (512 K x 16) de memoria RAM.

Diseñar la memoria con el menor número de pastillas, sabiendo que disponemos de las siguientes y que deseamos que la RAM ocupe las posiciones más bajas del mapa de memoria, seguida de la ROM:

| Pastillas de memoria ROM | Pastillas de memoria RAM |
|--------------------------|--------------------------|
| 64 K x 8                 | 128 K x 1                |
| 128 K x 1                | 256 K x 8                |
| 128 K x 8                |                          |

2. Una CPU cuenta con un ancho de palabra de 16 bits. Se quiere dotar a esa CPU de una memoria con las siguientes características:

- 512 Kpalabras (512 K x 16) de memoria ROM.
- 256 Kpalabras (256 K x 16) de memoria RAM.

Diseñar la memoria con el menor número de pastillas, sabiendo que disponemos de las siguientes y que deseamos que la RAM ocupe las posiciones más bajas del mapa de memoria, seguida de la ROM:

| Pastillas de memoria ROM | Pastillas de memoria RAM |
|--------------------------|--------------------------|
| 64 K x 8                 | 128 K x 1                |
| 128 K x 1                | 256 K x 8                |
| 128 K x 8                |                          |

3. La CPU de la figura cuenta con un bus de datos de 16 bits y un bus de direcciones de 20 bits.

Se quiere diseñar un computador con una memoria principal de las siguientes características:

- 256 Kpalabras (256 K x 16) de memoria ROM.
- 512 Kpalabras (512 K x 16) de memoria RAM.

La memoria ROM debe situarse en las posiciones más altas del mapa de memoria direccionable y la memoria RAM debe situarse en las posiciones más bajas.

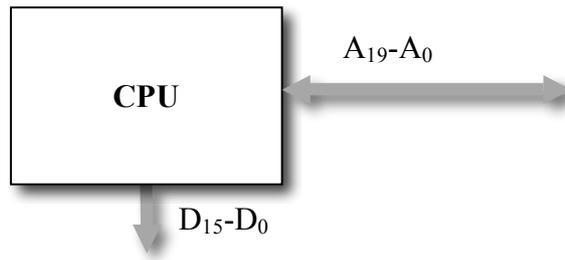
Diseñar la memoria con el menor número de pastillas sabiendo que disponemos de las siguientes:

| Pastillas de memoria ROM | Pastillas de memoria RAM |
|--------------------------|--------------------------|
| 64 K x 8                 | 128 K x 1                |
| 128 K x 1                | 256 K x 8                |
| 128 K x 16               | 256 K x 16               |

4. Realiza el mismo ejercicio que en el caso anterior pero suponiendo que la RAM ocupa las posiciones más altas del mapa de memoria y la ROM las más bajas.

5. La CPU de la figura se conecta al bus de datos con 16 bits, además, el bus de direcciones cuenta con 20 bits. Se quiere dotar a esa CPU de una memoria, sin multiplexación de buses, con las siguientes características:

- 128 Kpalabras (128K x 16) de memoria ROM.
- 640 Kpalabras (640K x 16) de memoria RAM.



La memoria ROM debe situarse en las posiciones más altas del mapa de memoria direccionable y la memoria RAM debe situarse en las posiciones más bajas.

Diseñar la memoria con el menor número de pastillas sabiendo que disponemos de:

| Pastillas de memoria ROM | Pastillas de memoria RAM |
|--------------------------|--------------------------|
| 64 k x 8                 | 128 k x 1                |
| 128 k x 1                | 256 k x 8                |
| 128 k x 16               | 256 k x 16               |

6. Realiza el mismo ejercicio que en el caso anterior pero suponiendo que la RAM ocupa las posiciones más altas del mapa de memoria y la ROM las más bajas.

7. Una CPU se conecta al bus de datos con 16 bits, además, su bus de direcciones cuenta con 20 bits. Se quiere dotar a esa CPU de una memoria con las siguientes características:

- 640 Kpalabras x 16 de memoria ROM.
- 384 Kpalabras x 16 de memoria RAM.

La memoria ROM debe situarse en las posiciones más altas del mapa de memoria direccionable y la memoria RAM debe situarse en las posiciones más bajas.

Diseñar la memoria con el menor número de pastillas sabiendo que disponemos de:

| Pastillas de memoria RAM | Pastillas de memoria ROM |
|--------------------------|--------------------------|
| 64 k x 1                 | 32 k x 1                 |
| 128 k x 8                | 64 k x 1                 |
| 512 k x 8                | 128 k x 8                |

8. Realiza el mismo ejercicio que en el caso anterior pero suponiendo que la RAM ocupa las posiciones más altas del mapa de memoria y la ROM las más bajas.

9. Se dispone de un PC en el cual el bus de direcciones tiene 32 bits y el ancho de palabra es de 64 bits.

El mapa de memoria de este PC tiene dos secciones:

- El área conocida como memoria convencional (los primeros 640 Kbytes de memoria), utilizada principalmente por el sistema operativo y programas residentes, y
- El área entre de memoria superior (situada a continuación, hasta ocupar 1 Mbyte), reservada para adaptadores hardware y la ROM BIOS, entre otros.

Los primeros 1024 Kbytes de este computador (128 Kpalabras x 64 bits) se distribuyen de la siguiente manera:

- 640 Kbytes de memoria RAM (80 Kpalabras x 64 bits)
- 384 Kbytes de memoria ROM (48 Kpalabras x 64 bits)

Sabiendo que se dispone de módulos de memoria de las siguientes características:

| <b>Módulos RAM</b> | <b>Módulos ROM</b> |
|--------------------|--------------------|
| 2 Kpalabras x 16   | 16 Kpalabras x 8   |
| 32 Kpalabras x 32  | 16 Kpalabras x 16  |
| 64 Kpalabras x 16  | 64 Kpalabras x 1   |

Se pide:

- ¿Se podría diseñar un mapa de memoria con el tipo de pastillas disponibles? En el caso de que no sea posible, proponga otra opción.
- Indicar cuántos módulos de memoria y de qué características serían necesarios para diseñar el mapa de memoria, utilizando el menor número de pastillas posible.
- Realizar el diseño del mapa de memoria del modo que indica la siguiente figura.

|                            |     |
|----------------------------|-----|
| <i>Mapa de memoria RAM</i> | 0   |
| <i>Mapa de memoria ROM</i> | 80K |

- Dibujar el esquema del mapa de memoria resultante*



10. Realizar el mismo ejercicio que en el caso anterior suponiendo que los módulos que se disponen son los siguientes:

| <b>Módulos RAM</b> | <b>Módulos ROM</b> |
|--------------------|--------------------|
| 4 Kpalabras x 16   | 8 Kpalabras x 32   |
| 32 Kpalabras x 16  | 64 Kpalabras x 8   |
| 8 Kpalabras x 16   | 4 Kpalabras x 1    |

11. Se quiere diseñar una memoria para un circuito electrónico que se adaptará a una tarjeta de felicitación de cumpleaños de forma que al abrirla suene la melodía del cumpleaños feliz. El archivo de sonido es de tipo WAV y ocupa 384 K y el programa que reproducirá la melodía ocupará, como máximo, 128 K.

Además se tienen que tener en cuenta los siguientes puntos:

- El cliente puede pedir que el fichero de sonido sea en formato MP3 192 K con lo que el programa ocupará un máximo de 320 K. Dado que no existirán diferentes tarjetas de felicitación se deberá cambiar el contenido de la memoria.
- Se podrá cambiar las baterías sin que se pierda la información de las memorias.

Se sabe que el bus de datos es de 16 bits y el de direcciones de 20 bits y que se cuenta con los siguientes módulos de memoria disponibles para realizar el circuito:

| <b>Memoria ROM</b> | <b>Memoria EEPROM</b> | <b>Memoria RAM</b> |
|--------------------|-----------------------|--------------------|
| 128 K x 8          | 128 K x 8             | 128 K x 8          |
| 256 K x 8          | 256 K x 8             | 256 K x 8          |
| 512 K x 8          | 512 K x 8             | 512 K x 16         |

- Razonar brevemente el tipo de módulos de memoria que se deberán emplear para realizar el circuito con las especificaciones requeridas.
- Calcular el menor número de módulos necesario para realizar las especificaciones anteriores.
- Realizar el mapa de memoria con una capacidad máxima para almacenar el fichero de sonido (WAV o MP3) y el programa correspondiente.

