

Normas del examen:

- Los alumnos que hayan realizado los trabajos evaluables únicamente deberán realizar la primera parte del examen y obtener una **nota mínima de 2 puntos**.
- Los alumnos que **no** hayan realizado los trabajos evaluables, o quieran subir nota (renunciando a la obtenida mediante los trabajos) deberán realizar las dos partes del examen y obtener una **nota mínima de 2 puntos en ambas partes**.
- Solamente existe una opción válida en las preguntas de respuesta múltiple.
- No se podrá emplear documentación adicional a la del examen.
- No se podrá emplear ningún tipo de calculadora, ni teléfono móvil, ni computador portátil o PDA.
- No se podrá desgrapar las hojas.
- Las contestaciones tanto a la parte de preguntas de opción múltiple como a la de las cuestiones se escribirán en el cuaderno de respuestas adjunto.
- Tiempo de la primera parte del examen 1 hora.
- Tiempo de la segunda parte del examen 1 hora.
- Existirá un descanso de 5 minutos entre ambas partes del examen.

Primera Parte (5 puntos)

Primera Parte (5 puntos)

(Se debe obtener una calificación mínima de 2 puntos)

Preguntas de opción múltiple (2 puntos)

Pregunta correcta: + 0,20 Pregunta errónea: – 0,07 Pregunta sin contestar: 0

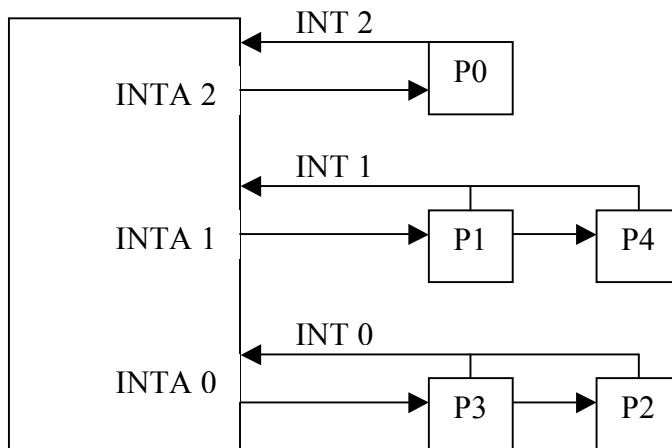
(Se debe responder en el cuaderno de respuestas adjunto y no aquí)

1. Indique la respuesta incorrecta. Cuando al diseñar un computador se elige la compatibilidad binaria como método de compatibilidad software.
 - a) El juego de instrucciones ya está definido.
 - b) Existen diferentes métodos para garantizar la compatibilidad binaria
 - c) Requiere diseñar nuevo software.
 - d) Es menos flexible.
2. Indique cual de los siguientes requisitos **no** está introducido por el sistema operativo
 - a) Tamaño del espacio de memoria.
 - b) Manejo de la memoria virtual.
 - c) Seguridad y protección.
 - d) La compatibilidad software.
3. Indique la respuesta **incorrecta** con respecto a la tecnología VLIW.
 - a) La tecnología se basa en el uso de un compilador.
 - b) Las dependencias se tratan en tiempo de ejecución.
 - c) El compilador solamente trabaja con una arquitectura CISC o RISC
 - d) Permite tener mejores unidades funcionales.
4. Indique cómo quedaría almacenado en memoria el dato 34h si empleamos little-endian.
 - a) 34.
 - b) 43.
 - c) 3400.
 - d) 0034.
5. Indique el resultado **correcto**: al extender el número de 8 bits en complemento a dos 1110 0011 a 16 bits
 - a) 1111 1111 1110 0011.
 - b) 1000 0000 1110 0011.
 - c) 0000 0000 1110 0011.
 - d) Ninguna de las anteriores.
6. Indique el resultado **correcto** aplicando la técnica de redondeo al más próximo sobre el número expresado en complemento a 2: 1001 1111 **1 0 0** (se han resaltado en negrita los dos bits de guarda y el bit retenedor):
 - a) 1010 0000
 - b) 1001 0000
 - c) 1001 1111
 - d) 1111 1110

7. La Unidad de Control diseñada con el método contador-secuenciador:.
- a) Su diseño está basado en implementar el diagrama de estados mediante unos elementos que únicamente propagan un retardo..
 - b) Si se empleara en su construcción un contador módulo K con un decodificador 1 entre K, podrían surgir problemas de compatibilidad.
 - c) Es un método adecuado para el diseño de sistemas cíclicos..
 - d) Emplea microprogramación horizontal si no se usa una codificación y microprogramación vertical si las microinstrucciones están altamente codificadas.
8. Indique la respuesta **correcta** con respecto a la siguiente operación elemental ADD [BX++],AL:
- a) Es una operación elemental de transferencia.
 - b) Es una operación elemental de proceso.
 - c) Es una operación elemental híbrida de transferencia-proceso.
 - d) Ninguna de las anteriores.
9. Indique la respuesta **correcta** con respecto a los pasos que seguiría una memoria caché de las siguientes características. Caché asociativa por conjuntos de cuatro bloques, política de reemplazo FIFO y escritura aplazada con ubicación. Si inicialmente tenemos la caché vacía y tenemos una referencia a memoria que conlleva realizar una escritura
- a) Se produce un fallo de escritura y escribimos únicamente en memoria principal
 - b) Se produce un fallo de escritura. Llevamos el bloque a memoria caché y escribimos a la vez en memoria principal y en memoria caché
 - c) Se produce un fallo de escritura. Llevamos el bloque a memoria caché y escribimos únicamente en memoria caché activando el dirty bit.
 - d) Ninguna de las anteriores porque no conocemos la capacidad ni de la memoria caché ni de la memoria principal o el tamaño del bus de direcciones
10. Indique la respuesta **incorrecta** con respecto a los buses de ciclo completo
- a) Las fases de direccionamiento y de datos van seguidas sin abandonar el bus.
 - b) El diseño de estos buses es más sencillo que el de los de ciclo partido.
 - c) Presentan una latencia menor que los de ciclo partido
 - d) Permiten un ancho de banda mayor que los de ciclo partido al no tener que enviar la identidad del maestro del bus.

Cuestiones cortas (3 puntos)**Cuestión 1****(1 punto)**

Si se tiene una correspondencia entre una dirección de memoria principal y una de memoria caché de 28 bits para la etiqueta y de 4 bits para la posición. Indique qué política de ubicación se está empleando para la memoria caché.

Cuestión 2**(1 punto)**

Se tiene el esquema de conexión de periféricos de la figura en el que la línea 2 es la más prioritaria y la cero la menos prioritaria y en la que los periféricos 1 y 4 y 3 y 2 están conectados mediante daisy-chain a su correspondiente línea de

interrupción y cuando se atiende a una interrupción de un nivel no se atienden a nuevas interrupciones ni de ese nivel ni de los de menor prioridad.

Si se reciben simultáneamente las peticiones de los periféricos 4, 2, 1 y 3; y si se supone que hasta que no se termina la rutina de tratamiento de interrupción de cada periférico no se atiende al siguiente. Indica en que orden son atendidos los periféricos.

Cuestión 3**(1 punto)**

Empleando el algoritmo de Booth multiplica los números expresados en complemento a dos siguientes:

A = 0011 0110

B = 1110 0011

Segunda Parte (5 puntos)

(Se debe obtener una calificación mínima de 2 puntos)

Problema 1. (2 puntos)

Sea el siguiente fragmento de código en ensamblador:

MOV	AX, 0
LEA	DI, BUFFER
MOV	CX, 50
CLD	
REP	STOSW

Se pide:

- Calcular el número de ciclos que tardaría en ejecutarse dicho fragmento de programa. **(0,5 puntos)**
- Si se ejecutase el fragmento anterior en un computador con una frecuencia de 1,8GHz, ¿cuánto tiempo tardaría en completar la ejecución? **(0,25 puntos)**
- Indicar qué hace el fragmento anterior y traducirlo sin emplear instrucciones de manejo de cadenas. **(0,5 puntos)**
- Calcular el número de ciclos que tardaría en ejecutarse el nuevo fragmento de programa y calcular el tiempo consumido en su ejecución. **(0,75 puntos)**

Problema 2. (3 puntos)

Sea un sistema de memoria con las siguientes características:

- Memoria principal con un tiempo de acceso de 40 ns y 1 MB. Entrelazada simple de orden inferior de 8 módulos.
- Dos módulos de memoria caché independientes (instrucciones y datos) estructuradas en bloques de 16 bytes, a los que se accede en 8 ns.
- Ambas memorias, tienen la política de ubicación asociativa por conjuntos de cuatro bloques y política de actualización con escritura inmediata. Además, la memoria caché de datos tiene un tamaño de 64 Kbytes.
- La caché de datos dispone de un buffer de escritura de una posición y con un tiempo de acceso de 4 ns

En este computador se ejecuta el siguiente código:

```
; Realizar el cálculo del total de una compra almacenando el
; resultado en la posición correspondiente a la variable Total
; mediante el producto de las listas precio y cantidad
WHILE (i ≤ nprod) DO
BEGIN
    Total := Total + precio[i] * cantidad[i];
    i:= i + 1;
END;
```

Si inicialmente, la memoria caché de datos se encuentra vacía:

a.- Indicar la correspondencia entre una dirección de memoria principal y una de memoria caché **(0,5 puntos)**

b.- Indicar la traza en la caché de datos producida por las dos primeras iteraciones del bucle realizada por este fragmento de código suponiendo que:

- Las variables *i* y **Total** se almacenan en dos de los registros del procesador, inicializadas a 0,

Las listas **precio** y **cantidad** se almacenan a partir de las direcciones de memoria principal 3001Ah y 9001Ah respectivamente. **(0,5 puntos)**

c.- Indicar en cuáles de las anteriores referencias a la memoria principal producen fallos en la memoria caché **(0,5 puntos)**

d.- Calcular el tiempo de ejecución del programa considerando únicamente el tiempo correspondiente a los accesos a memoria anteriores. **(1,5 puntos)**

Primera Parte (5 puntos)

(Se debe obtener una calificación mínima de 2 puntos)

Preguntas de opción múltiple (2 puntos)

Pregunta correcta: + 0,20 Pregunta errónea: - 0,07 Pregunta sin contestar: 0

Nombre y apellidos: _____

Bien: |_____|

Mal: |_____|

No contestadas: |_____|

Pregunta 1	a) <input type="checkbox"/>	b) <input type="checkbox"/>	c) <input checked="" type="checkbox"/>	d) <input type="checkbox"/>
Pregunta 2	a) <input type="checkbox"/>	b) <input type="checkbox"/>	c) <input type="checkbox"/>	d) <input checked="" type="checkbox"/>
Pregunta 3	a) <input type="checkbox"/>	b) <input checked="" type="checkbox"/>	c) <input type="checkbox"/>	d) <input type="checkbox"/>
Pregunta 4	a) <input checked="" type="checkbox"/>	b) <input type="checkbox"/>	c) <input type="checkbox"/>	d) <input type="checkbox"/>
Pregunta 5	a) <input checked="" type="checkbox"/>	b) <input type="checkbox"/>	c) <input type="checkbox"/>	d) <input type="checkbox"/>
Pregunta 6	a) <input checked="" type="checkbox"/>	b) <input type="checkbox"/>	c) <input type="checkbox"/>	d) <input type="checkbox"/>
Pregunta 7	a) <input type="checkbox"/>	b) <input type="checkbox"/>	c) <input checked="" type="checkbox"/>	d) <input type="checkbox"/>
Pregunta 8	a) <input type="checkbox"/>	b) <input type="checkbox"/>	c) <input type="checkbox"/>	d) <input checked="" type="checkbox"/>
Pregunta 9	a) <input type="checkbox"/>	b) <input type="checkbox"/>	c) <input checked="" type="checkbox"/>	d) <input type="checkbox"/>
Pregunta 10	a) <input type="checkbox"/>	b) <input type="checkbox"/>	c) <input type="checkbox"/>	d) <input checked="" type="checkbox"/>

Cuestión 1

(1 punto)

Se trata de una política de ubicación totalmente asociativa.

Cuestión 2

(1 punto)

El orden sería 1, 4, 3, 2.

Cuestión 3

(1 punto)

A = 0011 0110
 $Ca_2(A) = 1100 1010$
 B = 1110 0011

$A \times B = -Ax2^0 + x2^2 - Ax2^5 = 1111 1001 1110 0010$

Solución problema 1 (2 puntos)

Apartado a)

(0,5 puntos)

MOV AX, 0

Es un modo de direccionamiento inmediato a registro → 4 ciclos

LEA DI, BUFFER

Es un 2 más un modo de direccionamiento directo a memoria → 2 + 6 + 4 (por acceso a memoria) total 12

MOV CX, 50

Es un modo de direccionamiento inmediato a registro → 4 ciclos

CLD

Emplea 2 ciclos

REP STOSW

Al tratarse de una instrucción de cadena con un rep con referencias a memoria que son de tamaño WORD → 2 + 9 + 50x14

Número total de ciclos → 4 + 12 + 4 + 2 + 2 + 9 + 900 = 733 ciclos

Apartados b)

(0,25 puntos)

Tiempo de ejecución = Número de ciclos de programa / Frecuencia

Tiempo de ejecución = $733 / 1800 \times 10^6 = 0,407222 \times 10^{-6} = 407,22 \text{ ns.}$

Apartado c)

(0,5 puntos)

```
MOV     AX, 0
LEA    DI, BUFFER
MOV    CX, 50
Bucle:
        MOV [DI], AX
        INC DI
        INC DI
        LOOP Bucle
```

Apartado d)

(0,75 puntos)

MOV AX, 0

Es un modo de direccionamiento inmediato a registro → 4 ciclos

LEA DI, BUFFER

Es un 2 más un modo de direccionamiento directo a memoria → 2 + 6 + 4 (por acceso a memoria) total 12

MOV CX, 50

Es un modo de direccionamiento inmediato a registro → 4 ciclos

MOV [DI], AX

Es un modo de direccionamiento de acumulador a memoria → 14 + 5 por cada uno de los 50 accesos →

Las dos INC DI

Emplea 2 ciclos cada una en total 4 por cada vez del bucle

LOOP Bucle

Empleará 17 ciclos si vuelve al bucle y 5 si sale de él. Por lo tanto $49 \times 17 + 5$

Número total de ciclos → $4 + 12 + 4 + 200 + 950 + 838 = 2008$ ciclos

Tiempo de ejecución = Número de ciclos de programa / Frecuencia

Tiempo de ejecución = $2008 / 1800 \times 10^6 = 1,1155 \times 10^{-6} = 1115,5$ ns.

Solución problema 2. (2 puntos)**Apartado a)****(0,5 puntos)**

La capacidad de la memoria principal es de 2^{20} bytes, y se encuentra estructurada en bloques de tamaño 16 bytes = 2^4 bytes/bloque, así se puede calcular que el número de bloques de memoria principal es de:

$$\text{N}^{\circ} \text{ de bloques de memoria principal} = \frac{2^{20} \text{ bytes}}{2^4 \text{ bytes/bloque}} = 2^{16} \text{ bloques de memoria principal}$$

Por otro lado, la memoria cache de datos tiene una política de ubicación directa con una capacidad de 64 Kbytes = $2^6 \cdot 2^{10}$ bytes, estructuradas en bloques de 16 bytes/bloque. Por tanto, el número de bloques de la memoria cache de datos es de:

$$\text{N}^{\circ} \text{ de bloques en memoria cache de datos} = \frac{2^{16} \text{ bytes}}{2^4 \text{ bytes/bloque}} = 2^{12} \text{ bloques de memoria cache de datos}$$

Ahora calcularemos el número de conjuntos de la cache

$$\text{N}^{\circ} \text{ de conjuntos en memoria cache de datos} = \frac{2^{12} \text{ bloques}}{2^2 \text{ bloques/conjunto}} = 2^{10} \text{ conjuntos de memoria cache de datos}$$

De esta manera, un bloque de memoria principal se ubica en el conjunto correspondiente a la posición $i \bmod 2^{11}$ de memoria cache de datos, siendo i el número de bloque de memoria principal. Por tanto, el número de bloques de memoria principal que pueden ubicarse en un conjunto de memoria cache de datos será:

$$\text{N}^{\circ} \text{ bloques de memoria principal ubicables en un conjunto de la memoria cache de datos} = \frac{2^{16} \text{ bloques MP}}{2^{10} \text{ conjuntos MCaDs}} = 2^6$$

Etiqueta	Conjunto	Posición
6	10	4

Solución problema 2 (2 puntos) (continuación)**Apartado b) y c)****(0,5 puntos cada uno)**

Acc.	Variable	Dirección de memoria principal	Correspondencia en memoria cache de datos	Acierto/Fallo Lect./Escrit. en MCA _{Datos}
1º	precio[0]	3001A h 0011 0000 0000 0001 1010 b	Etiqueta: 0C h Conjunto: 1 h Byte: A h	Fallo de lectura
2º	cantidad[0]	9001A h 1001 0000 0000 0001 1010 b	Etiqueta: 24 h Conjunto: 1 h Byte: A h	Fallo de lectura
3º	precio[1]	3001B h 0011 0000 0000 0001 1011 b	Etiqueta: 0C h Conjunto: 1 h Byte: B h	Acierto de lectura
4º	cantidad[1]	9001B h 1001 0000 0000 0001 1011 b	Etiqueta: 24 h Conjunto: 1 h Byte: B h	Acierto de lectura

Apartados d)**(1,5 puntos)**

Acc.	Acción	Tiempo
1º	Al ser un fallo de lectura se lleva el bloque de memoria principal a memoria caché	Implica un acceso a memoria caché y dos accesos a memoria principal para traer el bloque completo $\rightarrow 8 + 2 \times 40 = 88$ ns
2º	Al ser un fallo de lectura se lleva el bloque de memoria principal a memoria caché	Implica un acceso a memoria caché y dos accesos a memoria principal para traer el bloque completo $\rightarrow 8 + 2 \times 40 = 88$ ns
3º	Al ser acierto de lectura se accede únicamente a memoria caché	Tiempo de un acceso a caché 8 ns
4º	Al ser acierto de lectura se accede únicamente a memoria caché	Tiempo de un acceso a caché 8 ns

Tiempo total = $88 + 88 + 8 + 8 = 192$ ns