
**PROBLEMAS DE
FUNDAMENTOS DE TECNOLOGÍA DE
COMPUTADORES**

T5. MEMORIAS

Base teórica

La memoria es el lugar en el que se almacenan las instrucciones y los datos para que se puedan ejecutar los programas. Sin embargo, el sistema de memoria del computador está formado por varios tipos de memorias con diferentes capacidades y tiempos de acceso. La idea es que parezca que las referencias a memoria se sirven a velocidades cercanas a las de los registros del procesador, y que además se tiene un espacio de memoria casi ilimitado para los programas y los datos. La memoria caché es la responsable de la rapidez de los accesos y la memoria virtual la de la gran capacidad del sistema de memoria.

Para que todo el sistema funcione, se diseña de manera jerárquica, por el que los diferentes bloques de información se van moviendo

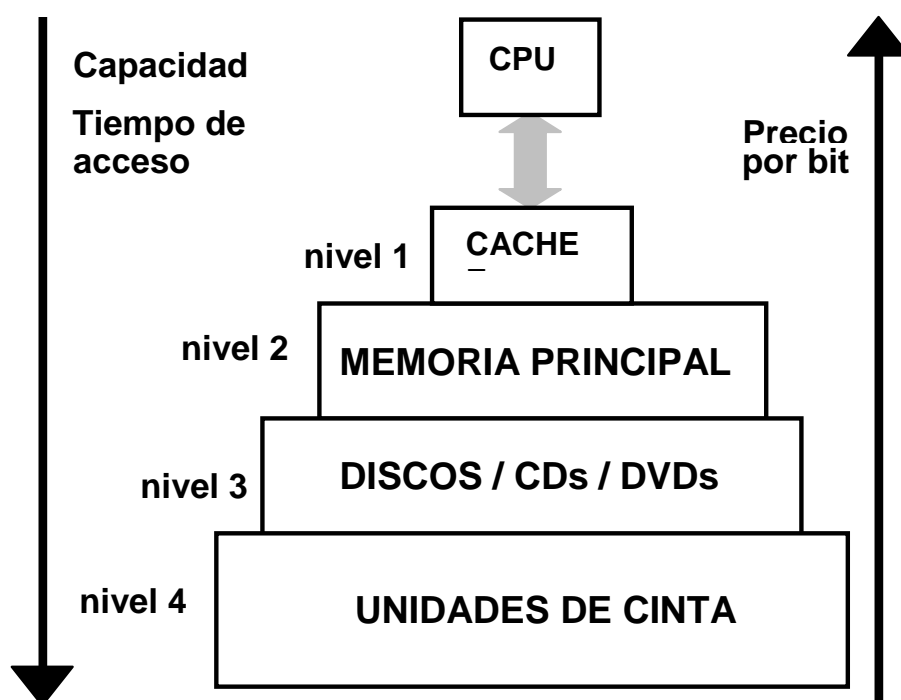


Figura 1: Jerarquía de memoria

Memoria principal

Centrándose en la memoria principal, se distinguen dos grupos de memorias:

- Memorias de las que solamente se puede leer (ROM)
- Memorias en las que se puede leer y escribir (RAM)

La capacidad de la memoria principal se mide en cuantos bytes o palabras es capaz de almacenar. La manera habitual es indicar $nn \times mm$ en el que nn son el número de direcciones que tiene la memoria con capacidad para poder almacenar mm bits en cada una.

La capacidad de memoria viene dada por el bus de direcciones que establece el máximo número de posiciones direccionables por el computador. Si se tienen n bits para el bus de direcciones, se podrá acceder hasta un máximo de 2^n posiciones.

Independientemente de cuanta memoria sea capaz de direccionar, los computadores no los entregan con el máximo de memoria disponible, por lo que habrá que definir como se accede a las posiciones ocupadas y a las que no están disponibles. Esa información se encuentra en el mapa de memoria del computador.

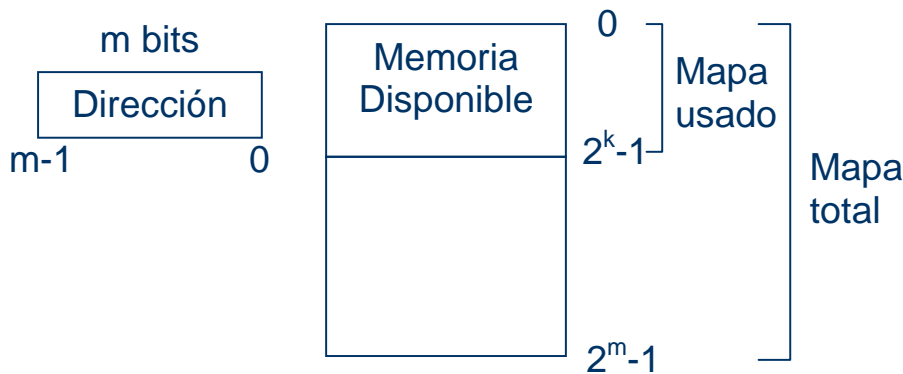


Figura 2: esquema de memoria de un computador.

Las medidas más empleadas para la capacidad de memoria son:

- Kilobyte (KB) = 2^{10} bytes
- Megabyte (MB) = 2^{20} bytes
- Gigabyte (GB) = 2^{30} bytes
- Terabyte (TB) = 2^{40} bytes

Aumento de la memoria en número de direcciones

Se desea una memoria de 16Kx8 a partir de módulos de memoria de 8Kx8 para un procesador con un bus de direcciones de 14 bits.

Lo primero es ver si podemos direccionar 16K con 14 bits. Para ello, se sabe que $16K = 2^{14}$ con lo que si se pueden direccionar los 16K.

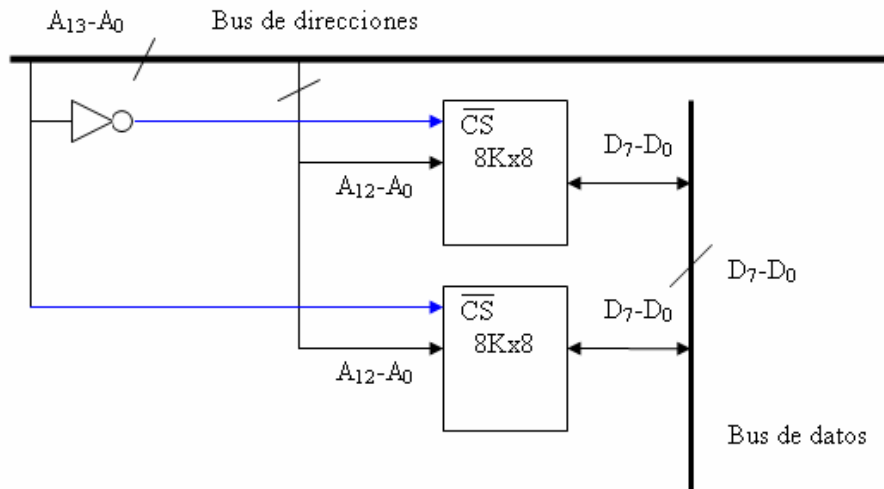
Para calcular cuántos módulos hacen falta: $16K/8K * 8/8 = 2 * 1 \rightarrow 2$ chips de 8Kx8

Ahora se tiene que ver cuando se accede a un módulo o al otro. Ya que los dos módulos son de 8K, se necesitarán 13 bits del bus de direcciones para poder direccionar en cada módulo esos 8K ($=2^{13}$). Queda el bit más significativo para determinar a qué módulo se accede.

La información de cómo acceder a los módulos se da en el mapa de memoria:

	A ₁₃	A ₁₂	A ₁₁	A ₁₀	A ₉	A ₈	A ₇	A ₆	A ₅	A ₄	A ₃	A ₂	A ₁	A ₀	Módulo
1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	Módulo 1
	
	0	0	0	0	0	0	0	0	0	0	0	0	0	0	
0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	Módulo 0
	
	0	0	0	0	0	0	0	0	0	0	0	0	0	0	

El esquema de memoria quedaría:

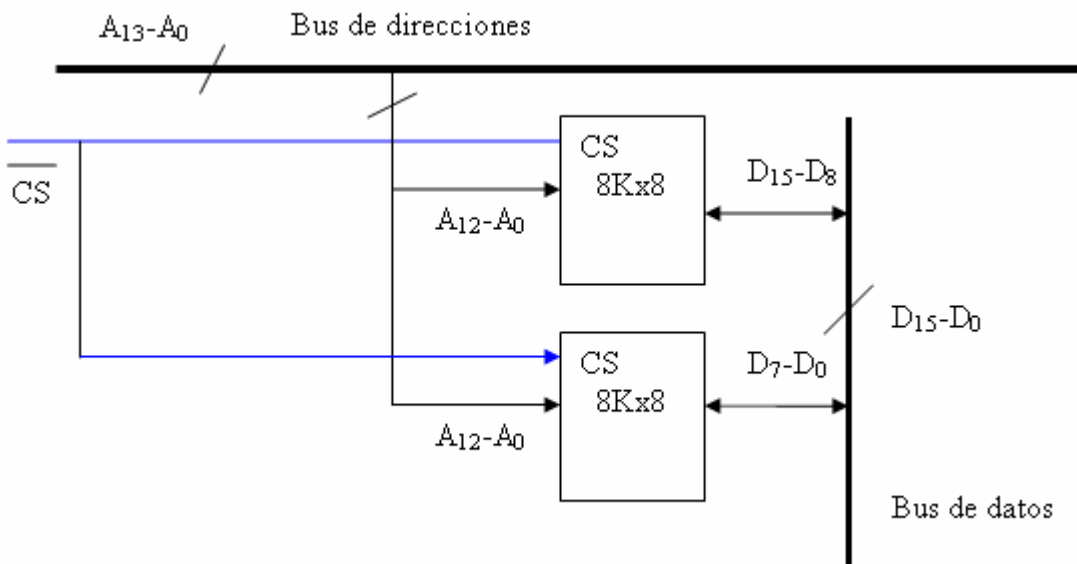


Aumento de la memoria en el ancho de palabra

Si se desea una memoria de 16Kx16 a partir de módulos de memoria de 16Kx8 para un procesador con un bus de direcciones de 14 bits, se tendrá que definir cuando se accede a un módulo o al otro y cuantos módulos harán falta

$$16K/16K * 16/8 = 1 * 2 \rightarrow 2 \text{ chips de } 16Kx8$$

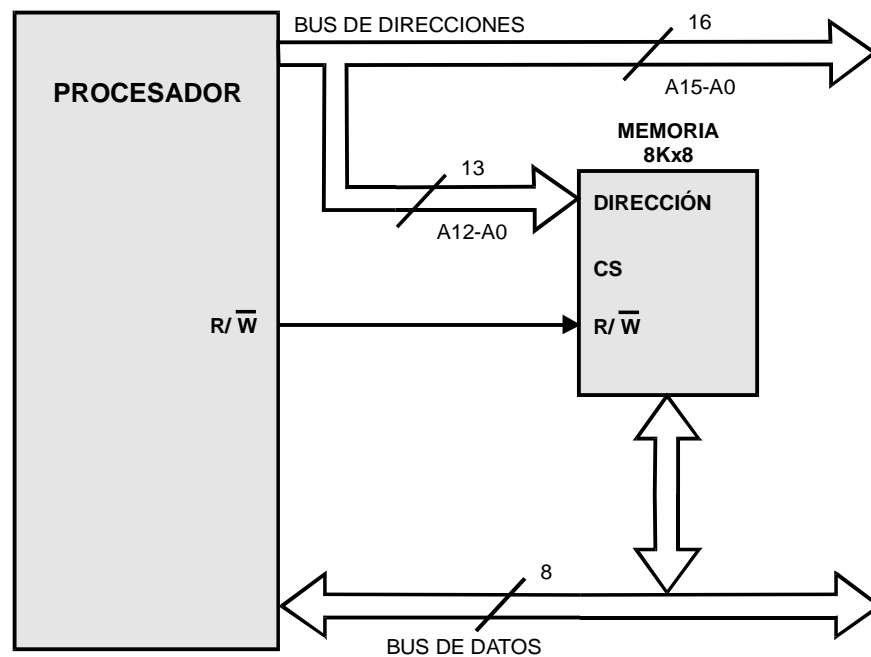
En este caso, se deberá acceder a los dos módulos a la vez, dado que en un módulo se almacenarán los 8 bits superiores y en el otro los 8 bits de menor peso. El esquema quedaría de la forma:



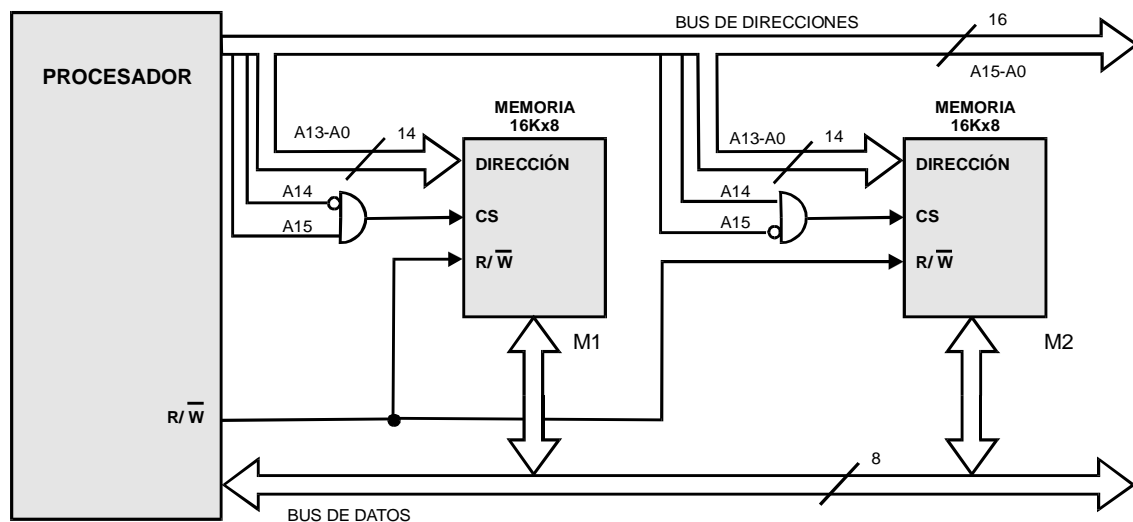
También es posible aumentar el tamaño de palabra y el número de posiciones de la memoria combinando los dos esquemas anteriores (ver los ejercicios siguientes)

EJERCICIOS T5

- Se desea instalar dos módulos de memoria M1 y M2 de 256x8 de capacidad en un procesador con un bus de direcciones de 10 líneas y un bus de datos de ocho. M1 hay que situarlo al principio del mapa (en las 256 primeras posiciones) y M2 al final. Diseñe el sistema de memoria
- Se desea situar el bloque de memoria de 8Kx8 mostrado en la figura al principio del mapa de memoria del procesador. Diseñar la lógica auxiliar que controle la señal CS mediante las líneas de mayor peso del bus de direcciones.



- Se dispone de un subsistema de memoria como el mostrado en la figura. Averiguar el rango de direcciones a los que corresponden los módulos M1 y M2.



4. Una CPU cuenta con un ancho de palabra de 16 bits y un bus de direcciones de 20 bits. Se quiere dotar a esa CPU de una memoria con las siguientes características:

- 256 Kpalabras (256 K x 16) de memoria ROM.
- 512 Kpalabras (512 K x 16) de memoria RAM.

Diseñar la memoria con el menor número de pastillas, sabiendo que disponemos de las siguientes y que deseamos que la RAM ocupe las posiciones más bajas del mapa de memoria, seguida de la ROM:

Pastillas de memoria ROM	Pastillas de memoria RAM
64 K x 8	128 K x 1
128 K x 1	256 K x 8
128 K x 8	

5. En una CPU con un bus de datos de 16 bits y un bus de direcciones de 20 bits se desea instalar una sistema de memoria con las siguientes características:

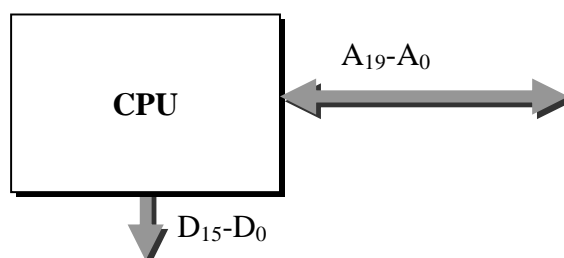
- 256 Kpalabras (256 K x 16) de memoria ROM.
- 512 Kpalabras (512 K x 16) de memoria RAM.

Diseñe el sistema de memoria utilizando las pastillas que necesite de la tabla siguiente, de tal forma que la memoria ROM contenga las posiciones más altas del mapa de memoria y la memoria RAM las posiciones más bajas:

Pastillas de memoria ROM	Pastillas de memoria RAM
64 K x 8	128 K x 1
128 K x 1	256 K x 8
128 K x 16	256 K x 16

6. A la CPU de la figura se le quiere instalar una memoria con las siguientes características:

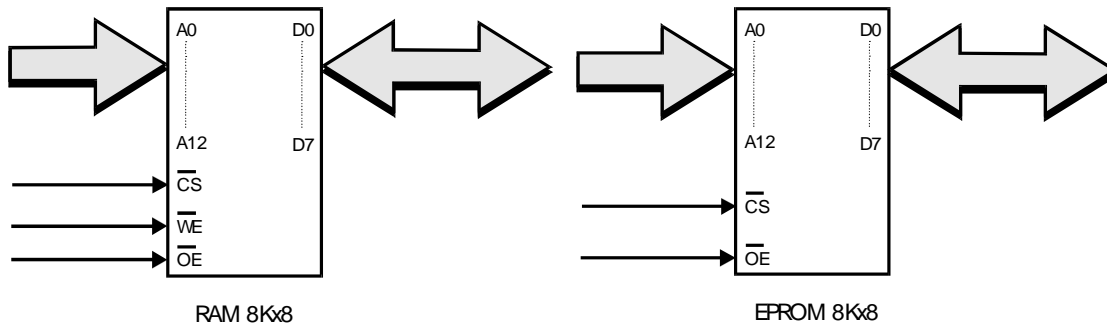
- 128 Kpalabras (128K x 16) de memoria ROM.
- 640 Kpalabras (640K x 16) de memoria RAM.



Diseñe el sistema de memoria utilizando las pastillas que necesite de la tabla siguiente, de tal forma que la memoria ROM contenga las posiciones más altas del mapa de memoria y la memoria RAM las posiciones más bajas:

Pastillas de memoria ROM	Pastillas de memoria RAM
64 k x 8	128 k x 1
128 k x 1	256 k x 8
128 k x 16	256 k x 16

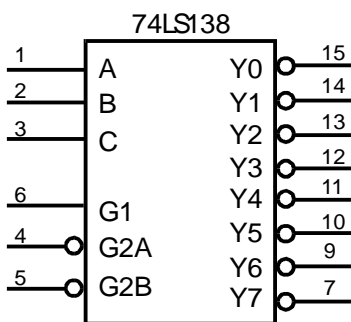
7. Se desea dotar una CPU con 16 bits en el bus de datos y 16 bits en el de direcciones de un banco de memoria RAM de 16 kpalabras y uno de EPROM de 8 kpalabras. Para ello se dispone de circuitos integrados como los mostrados en las figuras



Los rangos de direcciones que se desean para ambos bancos son los siguientes:

	Dirección inicio	Dirección fin
RAM	2000h	5FFFh
EPROM	8000h	9FFFh

- Diseñe el sistema de memoria que se pide empleando puertas lógicas.
- Diseñe el sistema de memoria utilizando el decodificador 3 a 8 74138 .



Inputs			Outputs											
Enable		Select												
G1	G2 (Note 1)	C	B	A	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7		
X	H	X	X	X	H	H	H	H	H	H	H	H		
L	X	X	X	X	H	H	H	H	H	H	H	H		
H	L	L	L	L	L	H	H	H	H	H	H	H		
H	L	L	L	H	H	L	H	H	H	H	H	H		
H	L	L	H	L	H	H	L	H	H	H	H	H		
H	L	L	H	H	H	H	H	L	H	H	H	H		
H	L	H	L	L	H	H	H	H	L	H	H	H		
H	L	H	H	L	H	H	H	H	H	H	L	H		
H	L	H	H	H	H	H	H	H	H	H	H	L		

Nota 1: G2 = G2A + G2B