

Normas del examen:

- Los alumnos que hayan realizado los trabajos evaluables únicamente deberán realizar la primera parte del examen y obtener una **nota mínima de 2 puntos**.
- Los alumnos que **no** hayan realizado los trabajos evaluables, o quieran subir nota (renunciando a la obtenida mediante los trabajos) deberán realizar las dos partes del examen y obtener una **nota mínima de 2 puntos en ambas partes**.
- Solamente existe una opción válida en las preguntas de respuesta múltiple.
- No se podrá emplear documentación adicional a la del examen.
- No se podrá emplear ningún tipo de calculadora, ni teléfono móvil, ni computador portátil o PDA.
- No se podrán desgrapar las hojas.
- Las contestaciones tanto a la parte de preguntas de opción múltiple como a la de las cuestiones se escribirán en el cuaderno de respuestas adjunto.
- Tiempo de la primera parte del examen 1 hora.
- Tiempo de la segunda parte del examen 1 hora y 30 minutos.
- Existirá un descanso de 10 minutos entre ambas partes del examen.

Primera Parte (5 puntos)

Primera Parte (5 puntos)

(Se debe obtener una calificación mínima de 2 puntos)

Preguntas de opción múltiple (2 puntos)

Pregunta correcta: + 0,20 Pregunta errónea: - 0,07 Pregunta sin contestar: 0

(Se debe responder en el cuaderno de respuestas adjunto y no aquí)

- Indique cuál de los siguientes requisitos para diseñar un computador **no** influye en el coste del silicio:
 - a) El número de transistores.
 - b) El número de conexiones y su longitud.
 - c) La regularidad del diseño
 - d) La vida útil del diseño.
- Indique la respuesta **correcta**, con respecto lo que indica la ley de Moore:
 - a) El número de transistores integrados se duplica cada 24 meses.
 - b) El número de transistores integrados se duplica cada 18 meses
 - c) El número de transistores integrados se duplica cada 12 meses.
 - d) El número de transistores integrados se duplica cada 36 meses.
- Indique la respuesta **correcta**. Si queremos diseñar un formato de instrucción en el que el primero de los operandos sea un registro de 64 bits entre 32 posibles y el segundo una posición de memoria, para identificar el registro se necesitarán:
 - a) 6 bit
 - b) 5 bits
 - c) 4 bits
 - d) 3 bits
- Indique la respuesta **incorrecta** respecto a la influencia de los lenguajes de alto nivel en el diseño del repertorio de instrucciones.
 - a) Hay que tener en cuenta cómo se realizan las llamadas a los procedimientos y a las funciones.
 - b) Hay que tener en cuenta cómo se invocan los servicios del sistema operativo.
 - c) Hay que tener en cuenta si se almacena, o no, los registros más usados en las variables.
 - d) Hay que tener en cuenta los datos y los modos de direccionamiento empleados.
- Indique el resultado **correcto**: al extender el número de 8 bits en complemento a dos 0110 0011 a 16 bits
 - a) 1111 1111 1110 0011.
 - b) 1000 0000 1110 0011.
 - c) 0000 0000 1110 0011.
 - d) Ninguna de las anteriores.

6. Indique el resultado **correcto** aplicando la técnica de redondeo al más próximo sobre el número expresado en complemento a 2: 1111 1111 **1 0 1** (se han resaltado en negrita los dos bits de guarda y el bit retenedor):

- a)0000 0000
- b)0000 0001
- c)1111 1111
- d)1111 1110

7. Indique la respuesta **incorrecta** con respecto a la Unidad de Control.

- a)La Unidad de Control es una máquina de tipo combinacional.
- b)El número de estados depende del número de operaciones elementales a realizar.
- c)El diseño de la Unidad de Control puede ser cableado o microprogramado.
- d)La Unidad de Control inicialmente se encuentra en un estado de espera y necesita una señal externa para cambiar de estado.

8. Indique la respuesta **correcta** con respecto a la siguiente operación elemental MOV [BX++],AL:

- a)Es una operación elemental de transferencia.
- b)Es una operación elemental de proceso.
- c)Es una operación elemental híbrida de transferencia-proceso.
- d)Ninguna de las anteriores.

9. Indique la respuesta **incorrecta** respecto a las siguientes políticas de caché:

- a)La política de ubicación define la correspondencia entre bloques de MP y MCa.
- b)La política de reemplazo especifica qué bloque abandona MCa para dejar espacio si está llena.
- c) La política de actualización decide cuándo se escribe en la MP.
- d)La política de extracción indica qué y cuándo se envía información de MCa a Mp.

10. Indique la respuesta **incorrecta** con respecto a las cachés privadas en sistemas multiprocesador:

- a)Si se usan cachés locales contienen únicamente información de sólo lectura y datos de escritura locales al procesador asociado.
- b)Si emplean directorio compartido debe haber información centralizada en memoria principal con los bloques de información que hay presentes en cada caché.
- c)Si usan protocolos de escucha se debe dotar a las cachés de la capacidad para escuchar las peticiones de acceso a memoria que aparecen en el bus
- d)Si se emplean cachés privadas aumenta el tráfico entre la memoria principal y los procesadores

Cuestiones cortas (3 puntos)**Cuestión 1****(1 punto)**

Diseñe un repertorio de instrucciones para un procesador que cuenta con 16 registros de 8 bits y que deben ajustarse a 16 bits de tamaño. Las instrucciones son las siguientes:

- LD memoria, registro (carga un registro con el contenido de una posición de memoria)
- ST memoria, registro (almacena en una posición de memoria el contenido de un registro)
- ADD registro1, registro2 (en registro1 se deja el resultado de la suma de registro1 con registro2)
- JZ etiqueta.

Los datos están expresados en complemento a dos

Los modos de direccionamiento permitidos son:

- Relativo a registro para las instrucciones de memoria y de salto condicional
- A registro para la instrucción de proceso

Cuestión 2**(1 punto)**

Empleando el algoritmo de Booth multiplique los números en complemento a 2 siguientes:

A = 1111 1111 1111 1111 y B = 0110 0110 0110 0110

Cuestión 3**(1 punto)**

Se tiene un sistema de memoria que consta de una memoria principal de 512 Kb de capacidad y de una memoria cache unificada para datos e instrucciones de 16 Kb de capacidad. Si los bloques son de 8 bytes, la política de ubicación es asociativa por conjuntos de 8 bloques, indicar la etiqueta, el conjunto y la posición a los que hacer referencia la dirección 7DEF2h.

Segunda Parte (4 puntos)

(Se debe obtener una calificación mínima de 2 puntos)

Problema 1. (2 puntos)

Sea un ordenador con un sistema de memoria de las siguientes características:

- Memoria principal:
 - Capacidad 4 GB.
 - Entrelazada simple de orden inferior con 16 módulos.
 - Tiempo de acceso de 32 ns.
- Memoria cache:
 - Dos módulos de memoria caché independientes (instrucciones y datos)
 - Capacidad de ambas caches de 256 Kbytes.
 - Tiempo de acceso de 4 ns.
 - Bloques de 16 bytes.
 - **Política de ubicación:** asociativa por conjuntos de cuatro bloques.
 - **Política de actualización:** escritura inmediata sin ubicación.
 - **Política de reemplazo:** FIFO.

En este computador se ejecuta el siguiente código:

```
i := 1;
WHILE (i < 3) DO
BEGIN
  A := V1(i);
  B := V2(i);
  IF A >= B
  THEN BEGIN
    Greatest(i) := A;
    Lest(i) := B;
  END
  ELSE BEGIN
    Greatest(i) := B;
    Lest(i) := A;
  END;
  Add(i) := Add(i) - Greatest(i);
  i := i + 1;
END;
```

Se sabe que la instrucción $Add(i) := Add(i) + Greatest(i)$ implica tres accesos a memoria: dos de lectura $Add(i)$ y $Greatest(i)$ y otro de escritura del resultado en $Add(i)$

También se sabe que la variable i se encuentra ubicada en un registro, inicializada a 1.

Finalmente las direcciones de memoria de las variables son:

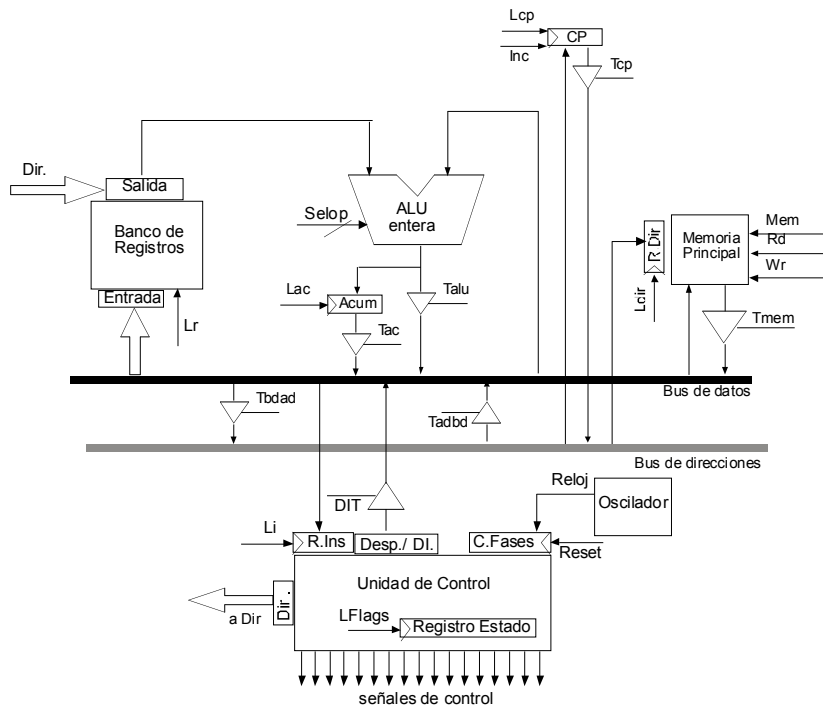
Greatest	3489 236E	V1	3739 236A
Lest	3589 236E	V2	3829 2368
Add	3619 236E		

Si inicialmente, la memoria caché de datos se encuentra vacía:

- Indicar la correspondencia entre una dirección de memoria principal y una de memoria cache **(0,5 puntos)**
- Indicar la traza de los accesos, a los datos, realizada por este fragmento de código **(0,25 puntos)**
- Indicar en cuáles de las anteriores referencias a la memoria principal producen fallos en la memoria caché y que acción se realiza. **(0,5 puntos)**
- Calcular la tasa de aciertos de la memoria caché de datos para el anterior fragmento de programa. **(0,25 puntos)**
- Calcular el tiempo de ejecución del fragmento del programa anterior debido únicamente a los accesos a memoria. **(0,5 puntos)**

Problema 2. (2 puntos)

Sea el computador elemental:



Las características del computador son las siguientes:

- ALU que se alimenta de dos entradas y permite realizar 16 operaciones, entre las que destacan: transferir la entrada de la ALU a la salida, y las operaciones de resta $A-B$ y de $B-A$, ambas en complemento a 2.
- Contiene un registro acumulador para almacenar resultados temporales.
- Banco de registros de 8 registros, con una puerta de entrada y una puerta de salida.
- Contador de programa con posibilidad de autoincremento y conectado al registro de direcciones.
- Memoria principal de 128 Mbytes, organizada en palabras de 16 bits.
- Se considerará que las lecturas y escrituras en memoria se realizan en dos periodos de reloj.
- Tanto el bus de datos como el bus de direcciones, son de 16 bits.
- Se cuenta con la posibilidad de transferir el contenido del bus de datos, al bus de direcciones
- El tamaño de la memoria de control es de 32K

Se pide

1.- Describir las operaciones elementales y las señales asociadas de la **fase de ejecución** para la instrucción en ensamblador siguiente $JMP BX$ ($CP \leftarrow CP + BX$)

(1 punto)

2.- ¿Cómo se incrementaría el contador de programa? Describir las operaciones elementales.

(0'5 puntos)

3.- Describir las operaciones elementales y las señales asociadas de la **fase de fetch** para la instrucción $XOR BX, BX$ ($BX \leftarrow BX \text{ xor } BX$)

(0'5 puntos)

Primera Parte (6 puntos)

(Se debe obtener una calificación mínima de 2 puntos)

Preguntas de opción múltiple (3 puntos)

Pregunta correcta: + 0,30 Pregunta errónea: - 0,10 Pregunta sin contestar: 0

(Se debe responder en el cuaderno de respuestas adjunto y no aquí)

Nombre y apellidos: _____

Bien: |_____|

Mal: |_____|

No contestadas: |_____|

Pregunta 1	a) <input type="checkbox"/>	b) <input type="checkbox"/>	c) <input type="checkbox"/>	d) <input checked="" type="checkbox"/>
Pregunta 2	a) <input type="checkbox"/>	b) <input checked="" type="checkbox"/>	c) <input type="checkbox"/>	d) <input type="checkbox"/>
Pregunta 3	a) <input type="checkbox"/>	b) <input checked="" type="checkbox"/>	c) <input type="checkbox"/>	d) <input type="checkbox"/>
Pregunta 4	a) <input type="checkbox"/>	b) <input type="checkbox"/>	c) <input checked="" type="checkbox"/>	d) <input type="checkbox"/>
Pregunta 5	a) <input type="checkbox"/>	b) <input type="checkbox"/>	c) <input type="checkbox"/>	d) <input checked="" type="checkbox"/>
Pregunta 6	a) <input checked="" type="checkbox"/>	b) <input type="checkbox"/>	c) <input type="checkbox"/>	d) <input type="checkbox"/>
Pregunta 7	a) <input checked="" type="checkbox"/>	b) <input type="checkbox"/>	c) <input type="checkbox"/>	d) <input type="checkbox"/>
Pregunta 8	a) <input type="checkbox"/>	b) <input type="checkbox"/>	c) <input type="checkbox"/>	d) <input checked="" type="checkbox"/>
Pregunta 9	a) <input type="checkbox"/>	b) <input type="checkbox"/>	c) <input type="checkbox"/>	d) <input checked="" type="checkbox"/>
Pregunta 10	a) <input type="checkbox"/>	b) <input type="checkbox"/>	c) <input type="checkbox"/>	d) <input checked="" type="checkbox"/>

Cuestión 1 (1 punto)

LD memoria, registro y ST memoria, registro

2	4	4	6
CO	Registro	Registro	Desplazamiento

ADD registro1, registro2

2	4	4	6
CO	Registro1	Registro2	No usado

JZ Etiqueta

2	14
CO	Desplazamiento

Cuestión 2**(1 punto)**

Dado que hay muchas transiciones en B y el número A son todo unos vamos a multiplicar los números reordenados

A = 0110 0110 0110 0110 y B = 1111 1111 1111 1111

De esta manera, $-A = \text{Ca2}(A) = 1001\ 1001\ 1001\ 1010$

El producto de $A \times B = -A \times 2^0 = 1001\ 1001\ 1001\ 1010$

Cuestión 3**(1 punto)**

$$\hat{N} \text{ de bloques de memoria principal} = \frac{2^{19} \text{ bytes}}{2^3 \text{ bytes/bloque}} = 2^{16} \text{ bloques de memoria principal}$$

$$\hat{N} \text{ de bloques en memoria caché} = \frac{2^{14} \text{ bytes}}{2^3 \text{ bytes/bloque}} = 2^{11} \text{ bloques de memoria caché}$$

$$\hat{N} \text{ de conjuntos en memoria caché} = \frac{2^{11} \text{ bloques}}{2^3 \text{ bloques/conjunto}} = 2^8 \text{ conjuntos de memoria caché}$$

$$\hat{N} \text{ bloques de memoria principal ubicables en un conjunto de la memoria caché} = \frac{2^{16} \text{ bloques MP}}{2^8 \text{ conjuntos MCA}} = 2^8$$

Etiqueta	Conjunto	Posición
8	8	3

Con lo que la dirección 7DEF2h quedaría como:

Etiqueta	Conjunto	Posición
1111 1011 (FBh)	1101 1110 (DEh)	010 (2)
8	8	3

Solución problema 1 (2 puntos)

Apartado a)

(0,5 puntos)

La capacidad de la memoria principal es de 2^{32} bytes, y se encuentra estructurada en bloques de tamaño 16 bytes = 2^4 bytes/bloque, así se puede calcular que el número de bloques de memoria principal es de:

$$\text{Nº de bloques de memoria principal} = \frac{2^{32} \text{ bytes}}{2^4 \text{ bytes/bloque}} = 2^{28} \text{ bloques de memoria principal}$$

Por otro lado, la memoria cache tiene una política de ubicación asociativa por conjuntos de dos bloques con una capacidad de 256 Kbytes = $2^8 \cdot 2^{10}$ bytes, estructuradas en bloques de 16 bytes/bloque. Por tanto, el número de bloques de la memoria cache es de:

$$\text{Nº de bloques en memoria cache} = \frac{2^{18} \text{ bytes}}{2^4 \text{ bytes/bloque}} = 2^{14} \text{ bloques de memoria cache}$$

Ahora calcularemos el número de conjuntos de memoria cache

$$\text{Nº de conjuntos en memoria cache} = \frac{2^{14} \text{ bloques}}{2^2 \text{ bloques/conjunto}} = 2^{12} \text{ conjuntos de memoria cache}$$

De esta manera, un bloque de memoria principal se ubica en un bloque del conjunto correspondiente a la posición $i \bmod 2^{12}$ de memoria cache, siendo i el número de bloque de memoria principal. Por tanto, el número de bloques de memoria principal que pueden ubicarse en un conjunto de memoria cache de datos será:

$$\text{Nº bloques de memoria principal ubicables en un conjunto de la memoria cache} = \frac{2^{28} \text{ bloques MP}}{2^{12} \text{ conjuntos MCa}} = 2^{16}$$

Etiqueta	Conjunto	Posición
16	12	4

Solución problema 1 (2 puntos) (continuación)

Apartados b) y c)

APARTADO b)			APARTADO c)
Acceso	Dirección de memoria principal	Correspondencia en memoria caché	Acierto/Fallo Lect. en Mca
1°	V1 (1) 3739 236 5h	Etiqueta: 3739h Conjunto: 236h Palabra: 5	Fallo lectura → Traer bloque de MP
2°	V2(1) 3829 236 9h	Etiqueta: 3829h Conjunto: 236h Palabra: 9	Fallo lectura → Traer bloque de MP
3°	Greatest(1) 3489 236 Fh	Etiqueta: 3489h Conjunto: 236h Palabra: F	Fallo escritura → Escribir en MP y no traer bloque al ser sin ubicación
4°	Least(1) 3589 236 Fh	Etiqueta: 3589h Conjunto: 236h Palabra: F	Fallo escritura → Escribir en MP y no traer bloque al ser sin ubicación
5°	Add(1) 3619 236 Fh	Etiqueta: 3619h Conjunto: 236h Palabra: F	Fallo lectura → Traer bloque de MP
6°	Greatest(1) 3489 236 Fh	Etiqueta: 3489h Conjunto: 236h Palabra: F	Fallo lectura → Traer bloque de MP
7°	Add(1) 3619 236 Fh	Etiqueta: 3619h Conjunto: 236h Palabra: F	Acierto de escritura → escribir a la vez en MCA y en MP al ser escritura inmediata
8°	V1 (2) 3739 236 6h	Etiqueta: 3739h Conjunto: 236h Palabra: 6	Acierto de lectura → Acceder a MCA
9°	V2(2) 3829 236 Ah	Etiqueta: 3829h Conjunto: 236h Palabra: A	Acierto de lectura → Acceder a MCA

Solución problema 1 (2 puntos) (continuación)**Apartados b) y c)** (continuación)

APARTADO b)			APARTADO c)
Acceso	Dirección de memoria principal	Correspondencia en memoria caché	Acierto/Fallo Lect. en Mca
10°	Greatest(2) 3489 237 0h	Etiqueta: 3489h Conjunto: 237h Palabra: 0	Fallo escritura → Escribir en MP y no traer bloque al ser sin ubicación
11°	Least(2) 3589 237 0h	Etiqueta: 3589h Conjunto: 237h Palabra: 0	Fallo escritura → Escribir en MP y no traer bloque al ser sin ubicación
12°	Add(2) 3619 236 9h	Etiqueta: 3619h Conjunto: 237h Palabra: 0	Fallo lectura → Traer bloque de MP
13°	Greatest(2) 3489 237 0h	Etiqueta: 3489h Conjunto: 237h Palabra: 0	Fallo lectura → Traer bloque de MP
14°	Least(2) 3619 237 0h	Etiqueta: 3619h Conjunto: 237h Palabra: 0	Acierto de escritura → escribir a la vez en Mca y en MP al ser escritura inmediata

Solución problema 1 (2 puntos) (continuación)**Apartado d)****(0,25 puntos)**

Tasa de aciertos (Hr) = 4 aciertos / 14 accesos totales = 0,2857 → 28'57 %

Apartado e)**(0,5 puntos)**

Acceso	Acceso a Mca	Acceso a MP	Comentario
1°	1	1	Accedo a Mca, fallo y traigo el bloque leyendo de MP.
2°	1	1	Accedo a Mca, fallo y traigo el bloque leyendo de MP.
3°	1	1	Accedo a Mca, fallo al escribir y escribo solamente en MP por ser sin ubicación.
4°	1	1	Accedo a Mca, fallo al escribir y escribo solamente en MP por ser sin ubicación.
5°	1	1	Accedo a Mca, fallo y traigo el bloque leyendo de MP.
6°	1	1	Accedo a Mca, fallo y traigo el bloque leyendo de MP.
7°	1	1	Acierto de escritura. Al ser escritura inmediata escribo a la vez en MP y en Mca tomando solamente el tiempo del máximo de los dos tiempos
8°	1		Accedo a Mca al ser acierto de lectura
9°	1		Accedo a Mca al ser acierto de lectura
10°	1	1	Accedo a Mca, fallo al escribir y escribo solamente en MP por ser sin ubicación.
11°	1	1	Accedo a Mca, fallo al escribir y escribo solamente en MP por ser sin ubicación.
12°	1	1	Accedo a Mca, fallo y traigo el bloque leyendo de MP.
13°	1	1	Accedo a Mca, fallo y traigo el bloque leyendo de MP.
14°	1	1	Acierto de escritura. Al ser escritura inmediata escribo a la vez en MP y en Mca tomando solamente el tiempo del máximo de los dos tiempos

Número de accesos a caché: 12

Número de accesos a memoria principal: 10

Número de accesos simultáneos y por tanto cuentan como de memoria principal: 2

Tiempo= 12 x 4 + 10 x 32 + 2 x 32 = 432 ns.

Solución problema 2. (2 puntos)**Apartado a)****(1 punto)**

Operaciones elementales	Señales asociadas
Elegir BX	<DIR = BX>
CP → Bus de direcciones	(TCP)
Bus de Direcciones → Bus de datos	(TADBD)
Sumar	<Selop = + >
Cargar acumulador	(LAC)
Acumulador → Bus de datos	(TAC)
Bus de datos → CP	(LCP)

Apartado b)**(0,5 puntos)**

Dentro de la fase de decodificación

Operaciones elementales	Señales asociadas
Incrementar CP	(INC)
Cargar CP	(LCP)

Apartado c)**(0,5 puntos)**

Operaciones elementales	Señales asociadas
CP → Bus de direcciones	(TCP)
Bus de direcciones → Registro direcciones	(LDIR)
Inicio de ciclo de memoria	(MEM)
Leer	(RD)
Memoria → Bus de datos	(TMEM)
Cargar registro de instrucción	(LDIR)