

## Normas:

- Puntuación máxima del examen 10 puntos.
- Ambas partes del examen cuentan exactamente 5 puntos, no siendo necesaria una nota mínima para compensar cada parte.
- En la parte de teoría solamente existe una opción válida en las preguntas de respuesta múltiple.
- No se podrá emplear documentación adicional a la del examen.
- No se podrá desgrapar las hojas.
- Las contestaciones tanto a la parte de teoría como a la de problemas se escribirán en el cuaderno de respuestas adjunto.
- Tiempo del examen 1 hora y 30 minutos.

## Teoría (5 puntos)

*Pregunta correcta: + 0,25*

*Pregunta errónea: - 0,10*

*Pregunta sin contestar: 0*

**(Se debe responder en el cuaderno de respuestas adjunto y no aquí)**

1. En el direccionamiento indirecto de registro
  - a) Es necesario acceder a dos posiciones de memoria para obtener el dato
  - b) Hay que sumar el contenido de un registro más un desplazamiento para obtener la dirección de la dirección del dato
  - c) Es necesario acceder a dos registros para obtener el dato
  - d) Ninguna de las anteriores
2. Al comparar un repertorio RISC con uno CISC se suele observar que:
  - a) El repertorio CISC tiene formatos de instrucción más regulares y el RISC operaciones más complejas
  - b) El repertorio CISC tiene instrucciones más complejas y el RISC más variedad de instrucciones
  - c) El repertorio CISC tiene más modos de direccionamiento y el RISC formatos de instrucción más regulares
  - d) El repertorio CISC tiene más variedad de instrucciones y el RISC más modos de direccionamiento
3. Las máquinas registro-registro
  - a) No tienen memoria caché
  - b) Tienen formatos de instrucción irregulares
  - c) No realizan operaciones de proceso con operandos situados en memoria
  - d) Ninguna de las anteriores

4. Cuando sumamos dos números representados en exceso a M, con  $M = 2^{n-1} - 1$
- a) Es necesario sumar M al resultado
  - b) Es necesario invertir el bit más significativo del resultado
  - c) Es necesario restar M al resultado
  - d) Ninguna de las anteriores
5. El bit retenedor se utiliza
- a) En el algoritmo de multiplicación de Booth
  - b) En la decodificación de la microprogramación vertical
  - c) Para indicar que un bloque de memoria caché ha sido modificado
  - d) Ninguna de las anteriores
6. El principio de localidad
- a) Es una característica que presentan los programas que se ejecutan en los computadores
  - b) Se ha desarrollado para mejorar el rendimiento de los computadores
  - c) Aprovecha la memoria caché para aumentar la tasa de aciertos
  - d) Ninguna de las anteriores
7. En una memoria caché de correspondencia directa:
- a) Cada bloque de memoria principal sólo puede estar en un conjunto de memoria caché
  - b) Es necesario establecer una política de reemplazo adecuada
  - c) Cada bloque de memoria principal sólo puede estar en un marco de bloque de memoria caché
  - d) Ninguna de las anteriores
8. En la E/S
- a) por DMA los periféricos envían (o leen) los datos directamente a (de) memoria.
  - b) por interrupciones se pierde mucho tiempo en ejecutar innecesariamente el programa de control.
  - c) programada el controlador del periférico toma el control de los buses.
  - d) mediante procesador específico, éste sólo se encarga de la traducción de direcciones.
9. Indique cuál sería el resultado de redondear al más próximo el número expresado en complemento a 2: 0011 1111 **1 0 0** (se han resaltado en negrita los dos bits de guarda y el bit retenedor):
- a) 0011 1111
  - b) 0011 1110
  - c) 0100 0000
  - d) 0100 0001

10. Indique la respuesta **correcta** sobre los dígitos de guarda:
- a) El bit retenedor se emplea para no perder la precisión en las operaciones de resta.
  - b) Los bits de guarda se añaden y se emplean dentro y fuera de la Unidad Aritmético-Lógica.
  - c) Se emplean para aumentar el rango de los resultados.
  - d) Ninguna de las anteriores.
11. Si tenemos una memoria principal de 4GB y una memoria caché de 128KB asociativa por conjuntos de 8 bloques de 8 bytes cada uno, la correspondencia entre una dirección de memoria principal y una de memoria caché, sería
- a) Etiqueta 18 bits, Conjunto 11 bits, posición 3 bits
  - b) Etiqueta 19 bits, Conjunto 10 bits, posición 3 bits
  - c) Etiqueta 18 bits, Conjunto 10 bits, posición 4 bits
  - d) Etiqueta 16 bits, Conjunto 12 bits, posición 4 bits
12. Indique cuál es la respuesta **incorrecta**.
- a) La memoria caché debe incluir un bit de validez para cada bloque.
  - b) La memoria caché debe incluir un bit de bloque modificado para cada bloque en el caso de que se emplee escritura aplazada.
  - c) La memoria caché debe incluir una etiqueta por cada bloque.
  - d) La memoria caché debe ser entrelazada para permitir transferir un bloque completo entre memoria principal y memoria caché.
13. Indique la respuesta **correcta** sobre la generación de código de un compilador que cambie la instrucción ***DIV BL, 2*** por ***SAR BL, 1***:
- a) Se trata de una optimización de movimiento de código.
  - b) Se trata de una optimización de reducción de altura de la pila.
  - c) Se trata de una optimización de reducción de potencia.
  - d) Ninguna de las anteriores.
14. Indique cuál de las siguientes **no** es una técnica empleada para realizar la traducción binaria
- a) Intérpretes software.
  - b) Emuladores de microcódigo.
  - c) Compiladores VLIW.
  - d) Traductores binarios.
15. El resultado de desplazar aritméticamente a la izquierda 1 posición el número expresado en complemento a 1 CAFEh es:
- a) 95FCh
  - b) 95FDh
  - c) E57Fh.
  - d) E57Eh

16. Indique la respuesta **correcta**:

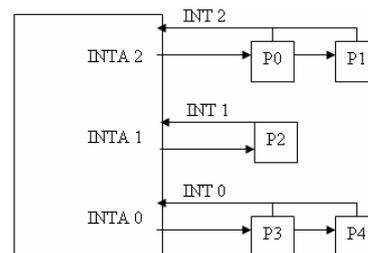
- a) Una memoria cache con política de ubicación asociativa por conjuntos de un bloque, coincide con una memoria cache con política de ubicación totalmente asociativa.
- b) Una memoria cache con política de ubicación asociativa por conjuntos de un bloque, coincide con una memoria cache con política de ubicación directa.
- c) Una memoria cache con política de ubicación directa, coincide con una memoria cache con política de ubicación totalmente asociativa.
- d) Todas son correctas.

17. Al diseñar un sistema de entrada-salida programada se debe tener en cuenta:

- a) Cómo se identifica al periférico que activado la línea de interrupción.
- b) Cómo se solicita la interrupción.
- c) Cómo se gestiona la atención a varios periféricos y su prioridad.
- d) Ninguna de las anteriores.

18. Indique cuál sería el orden en el que se atenderían las solicitudes de interrupción si simultáneamente interrumpen los periféricos 4, 2, 3 y 1, sabiendo que la línea de interrupción más prioritaria es la 2 y que en una misma línea de interrupción los periféricos se asocian mediante daisy-chain.

- a) 4, 2, 3 y 1.
- b) 3, 4, 2 y 1.
- c) 1, 2, 3 y 4.
- d) 1, 2, 4 y 3.



19. Indique la respuesta **incorrecta** con respecto a los estándares siguientes:

- a) El bus PC-AT es un estándar de facto.
- b) El bus SCSI es un estándar de la industria.
- c) El bus PCI es un estándar por un comité.
- d) Las normas MNP del MODEM son un estándar por un comité.

20. Si tenemos un almacenamiento mediante **little endian** para la palabra de 32 bits: 12345678 h, la palabra quedará almacenada a partir de la dirección de byte 100h como:

- a) 100h: 12; 101h: 34; 102h: 56 y 103h: 78
- b) 100h: 56; 101h: 78; 102h: 12 y 103h: 34
- c) 100h: 78; 101h: 56; 102h: 34 y 103h: 12
- d) 100h: 87; 101h: 65; 102h: 43 y 103h: 21

### Parte de problemas (5 puntos)

**Problema 1. (2 puntos)**

Se desea comparar los anchos de banda máximos de un bus síncrono y otro asíncrono. El bus síncrono tiene un tiempo de ciclo de reloj de 30 ns. Y cada transacción requiere 1 ciclo de reloj. El bus asíncrono requiere 25 ns. Para el protocolo de *handshaking*. En ambos buses, la sección de datos tiene una anchura de 32 bits.

Se pide:

Calcular el ancho de banda de ambos buses cuando realizan lecturas de una memoria de 60 ns. suponiendo que las lecturas siempre son de una palabra

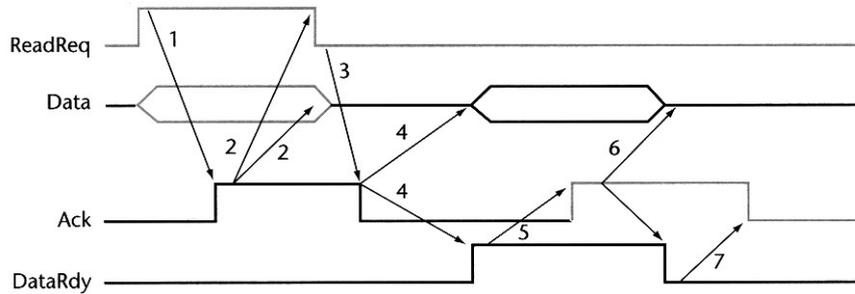


Figura 1: protocolo de handshaking.

**Problema 2. (3 puntos)**

Se tiene un sumador de coma flotante que opera con números de 16 bits representados en el formato siguiente:

Exponente	Mantisa
-----------	---------

- Exponente: 8 bits, representado en exceso  $2^{n-1}$ .
- Mantisa: 8 bits, representada en complemento a 2, fraccionaria, normalizada y **no emplea** bit implícito.

El sumador opera con un bit de guarda y un bit retenedor y se emplea como técnica de redondeo la de redondeo al más próximo.

Sean los números A y B siguientes

A	
1000 1010	0100 0011

B	
1000 0101	0111 0000

Se pide:

- a) Realizar la suma de A y B tal y como lo haría el sumador. **(1 punto)**
  - b) Calcular el valor en decimal del resultado (vale dejarlo en modo de potencias)  
**(0,5 puntos)**
  - c) Calcular el valor real de la suma, también en decimal si se hubiese realizado a mano.  
**(0,5 puntos)**
  - d) Si existe diferencia entre los apartados b) y c) explicar a qué es debido.  
**(0,5 puntos)**
  - e) ¿Cambiaría el resultado si en lugar de redondeo al más próximo empleásemos la técnica de forzar el bit menos significativo a uno?  
**(0,5 puntos)**
- 
-

## Soluciones de teoría (5 puntos)

*Pregunta correcta: + 0,25    Pregunta errónea: - 0,10    Pregunta sin contestar: 0*

Nombre y apellidos: \_\_\_\_\_

Bien: |\_\_\_\_\_|

Mal: |\_\_\_\_\_|

No contestadas: |\_\_\_\_\_|

Pregunta 1:	a) <input type="checkbox"/>	b) <input type="checkbox"/>	c) <input type="checkbox"/>	d) <input checked="" type="checkbox"/>
Pregunta 2:	a) <input type="checkbox"/>	b) <input type="checkbox"/>	c) <input checked="" type="checkbox"/>	d) <input type="checkbox"/>
Pregunta 3:	a) <input type="checkbox"/>	b) <input type="checkbox"/>	c) <input checked="" type="checkbox"/>	d) <input type="checkbox"/>
Pregunta 4:	a) <input type="checkbox"/>	b) <input type="checkbox"/>	c) <input checked="" type="checkbox"/>	d) <input type="checkbox"/>
Pregunta 5:	a) <input type="checkbox"/>	b) <input type="checkbox"/>	c) <input type="checkbox"/>	d) <input checked="" type="checkbox"/>
Pregunta 6:	a) <input checked="" type="checkbox"/>	b) <input type="checkbox"/>	c) <input type="checkbox"/>	d) <input type="checkbox"/>
Pregunta 7:	a) <input type="checkbox"/>	b) <input type="checkbox"/>	c) <input checked="" type="checkbox"/>	d) <input type="checkbox"/>
Pregunta 8:	a) <input checked="" type="checkbox"/>	b) <input type="checkbox"/>	c) <input type="checkbox"/>	d) <input type="checkbox"/>
Pregunta 9:	a) <input type="checkbox"/>	b) <input type="checkbox"/>	c) <input checked="" type="checkbox"/>	d) <input type="checkbox"/>
Pregunta 10:	a) <input checked="" type="checkbox"/>	b) <input type="checkbox"/>	c) <input type="checkbox"/>	d) <input type="checkbox"/>
Pregunta 11:	a) <input checked="" type="checkbox"/>	b) <input type="checkbox"/>	c) <input type="checkbox"/>	d) <input type="checkbox"/>
Pregunta 12:	a) <input type="checkbox"/>	b) <input type="checkbox"/>	c) <input type="checkbox"/>	d) <input checked="" type="checkbox"/>
Pregunta 13:	a) <input type="checkbox"/>	b) <input type="checkbox"/>	c) <input checked="" type="checkbox"/>	d) <input type="checkbox"/>
Pregunta 14:	a) <input type="checkbox"/>	b) <input type="checkbox"/>	c) <input checked="" type="checkbox"/>	d) <input type="checkbox"/>
Pregunta 15:	a) <input type="checkbox"/>	b) <input checked="" type="checkbox"/>	c) <input type="checkbox"/>	d) <input type="checkbox"/>
Pregunta 16:	a) <input type="checkbox"/>	b) <input checked="" type="checkbox"/>	c) <input type="checkbox"/>	d) <input type="checkbox"/>
Pregunta 17:	a) <input type="checkbox"/>	b) <input type="checkbox"/>	c) <input checked="" type="checkbox"/>	d) <input type="checkbox"/>
Pregunta 18:	a) <input type="checkbox"/>	b) <input type="checkbox"/>	c) <input checked="" type="checkbox"/>	d) <input type="checkbox"/>
Pregunta 19:	a) <input type="checkbox"/>	b) <input type="checkbox"/>	c) <input type="checkbox"/>	d) <input checked="" type="checkbox"/>
Pregunta 20:	a) <input type="checkbox"/>	b) <input type="checkbox"/>	c) <input checked="" type="checkbox"/>	d) <input type="checkbox"/>

### **Solución problema 1. (2 puntos)**

#### **Bus síncrono**

Tiene un ciclo de bus de 30 ns.

El bus síncrono deberá:

- Enviar la dirección a la memoria: 30 ns.
- Leer la memoria: 60 ns.
- Enviar los datos al dispositivo: 30 ns.

El tiempo total será de 120 ns.

El ancho de banda máximo para transmitir 32 bits (4 bytes) cada 120 ns. será de 4 bytes / 120 ns. = 33,3333 MB / sg.

#### **Bus asíncrono**

Tal y como vemos, en el protocolo de *handshaking* hacen falta 7 pasos, cada uno de ellos de 25 ns., pero los pasos 2, 3 y 4 pueden solaparse con el acceso a memoria

- Paso 1: la memoria detecta la activación de **ReadReq**, lee la dirección que hay en el bus y activa **Ack**. Tiempo 25 ns.
- Pasos 2, 3 y 4: el periférico libera los buses y desactiva **ReadReq**, la memoria activa **Ack** para indicar que va a leer y activa **DataRdy** para indicar que tiene el dato. Tiempo el **máximo** ( 3 x 25 ns., 60 ns.) = 75 ns.
- Pasos 5, 6 y 7: el periférico detecta **DataRdy** y lee los datos, activando al terminar **Ack**. La memoria ve la activación y libera el bus de datos y desactiva **DataRdy**. El periférico desactiva su señal de **Ack** indicando que la transferencia ha terminado. Tiempo 3 x 25 ns. = 75 ns.

El tiempo total es de: 175 ns.

Por lo tanto el ancho de banda máximo para transmitir 4 bytes cada 180 ns. será: 4 bytes / 175 ns. = 22,857 MB / sg.

## Solución problema 2 (3 puntos)

### Solución apartado a) (1 punto)

1. Primero separamos mantisas y exponentes:

	A	B
Exponente	1000 1010	1000 0101
Mantisa	0100 0011	0111 0000

2. Comparamos los exponentes

Exponente A = 10

Exponente B = 5

Con lo que el exponente para el resultado salvo que haya que normalizar, será el exponente de A

3. Alineamos las mantisas y realizamos la suma

Para alinear, desplazaremos hacia la derecha la mantisa afectada del menor exponente. La desplazamos 5 veces (Exponente A – Exponente B) y realizaremos la suma

$$\begin{array}{r} 0100\ 0011\ \mathbf{00} \\ 0000\ 0011\ \mathbf{10} + \text{(bits en negrita son el bit de guarda y el retenedor)} \\ \hline 0100\ 0110\ \mathbf{10} \end{array}$$

4. Normalizar el resultado

El valor del resultado se encuentra normalizado ya que la mantisa está expresada en complemento a 2

5. Redondear el resultado

Al ser redondeo al más próximo y contar con los bits de guarda y retenedor con el valor 10, se deberá comprobar si el bit menos significativo del resultado es cero o uno, para sumar cero o uno respectivamente al mismo.

Al ser 0 (0100 0110) se le sumaría cero y por lo tanto el resultado es:

	Resultado
Exponente	1000 1010
Mantisa	0100 0110

**Solución problema 2 (3 puntos) continuación****Solución apartado b) (0,5 puntos)****Calculamos el valor del resultado anterior**

	<b>Resultado</b>
Exponente	1000 1010
Mantisa	0100 0110
Valor	$-(2^{-2} + 2^{-6} + 2^{-7}) \cdot 2^{10} = 280,0$

**Solución apartado c) (0,5 puntos)****Calculamos el valor de A**

	<b>A</b>
Exponente	1000 1010
Mantisa	0100 0011
Valor	$(2^{-2} + 2^{-7} + 2^{-8}) \cdot 2^{10} = 268,0$

**Calculamos el valor de B**

	<b>B</b>
Exponente	1000 0101
Mantisa	0111 0000
Valor	$(2^{-2} + 2^{-3} + 2^{-4}) \cdot 2^5 = 14,0$

Por lo tanto tendríamos  $268,0 + 14,0 = 282,0$

**Solución apartado d) (0,5 puntos)**

Es debido a los desplazamientos para alinear las mantisas y a la pérdida de precisión que sufren los números fraccionarios al pasarlos a coma flotante.

**Solución apartado e) (0,5 puntos)**

Al forzar el bit menos significativo a uno, el resultado sería el siguiente:

	<b>Resultado</b>
Exponente	1000 1010
Mantisa	0100 0111
Valor	$-(2^{-2} + 2^{-6} + 2^{-7} + 2^{-8}) \cdot 2^{10} = 284,0$