

### **Normas del examen:**

- No se podrá emplear documentación adicional a la del examen.
- No se podrá emplear ningún tipo de calculadora, ni teléfono móvil, ni computador portátil o PDA.
- No se podrán desgrapar las hojas.
- Tiempo del examen 2 horas.
- Es necesario obtener al menos 0,6 puntos en la parte de laboratorio para superar la asignatura completa

- 
- 
- 
- Explicar en qué consiste el sumador mediante selección de acarreo y qué ventajas tiene sobre el de propagación (**1 punto**)

- Explicar las diferencias entre el formato de instrucciones y el formato de microinstrucciones (**1 punto**)

- Realizar la multiplicación de los números A y B según lo haría el algoritmo de Booth (**1 punto**)

A: 1111

B: 1110

**Problema 1 (3 puntos)**

Sea un sistema de memoria formado únicamente por una memoria caché, unificada para datos e instrucciones y una memoria principal.

Las características del sistema de memoria son:

- a) Memoria Principal, entrelazada de 8 módulos, con 60 ns de tiempo de acceso y de una capacidad de 4MB.
- b) Memoria Caché, unificada para datos e instrucciones, de 8KB, con un tiempo de acceso de 4ns, asociativa por conjuntos de 2 bloques, política de reemplazo de tipo FIFO (cola) y con una política de actualización de escritura inmediata con ubicación.

Se pide:

- a) Calcular la correspondencia entre una dirección de memoria principal y la caché

**Solución:**

**Problema 2 (3 puntos)**

En el sistema anterior se ejecuta un programa que realiza las siguientes trazas a memoria:

Acceso	Correspondencia entre MP y MCA		
1-E	Etiqueta: 1	Conjunto: 7	Posición: 1
2-E	Etiqueta: 3	Conjunto: 7	Posición: 2
3-E	Etiqueta: 4	Conjunto: 7	Posición: 3
4-L	Etiqueta: 4	Conjunto: 7	Posición: 4
5-L	Etiqueta: 3	Conjunto: 7	Posición: 5
6-L	Etiqueta: 2	Conjunto: 5	Posición: 5
7-E	Etiqueta: 1	Conjunto: 7	Posición: 3
8-E	Etiqueta: 1	Conjunto: 7	Posición: 4
9-L	Etiqueta: 2	Conjunto: 5	Posición: 1
10-L	Etiqueta: 3	Conjunto: 2	Posición: 1

Se pide:

- Indicar que accesos a memoria producen acierto o fallo, sabiendo que la memoria caché está vacía al comenzar la ejecución del programa (1 punto)
- Indicar para los aciertos o fallos anteriores las acciones que se tienen que llevar a cabo (1 punto)
- Indicar el tiempo de ejecución del programa anterior teniendo en cuenta únicamente los accesos al sistema de memoria (1 punto)

**Laboratorio (1 punto)**

Sea el siguiente modelo correspondiente a la arquitectura estructural de un multiplexor de dos entradas y una salida implementado en VHDL

```

ARCHITECTURE estructural OF mux21 IS
  COMPONENT inv
    PORT(y:in bit; z:out bit);
  END COMPONENT;
  COMPONENT and2
    PORT(x:in bit; y:in bit; z:out bit);
  END COMPONENT;
  COMPONENT or2
    PORT(x:in bit; y:in bit; z:out bit);
  END COMPONENT;

```

```
-- declaracion de las señales
SIGNAL ctrl-n, n1, n2: bit;
  --indicamos ubicación de la arquitectura de los
  componentes

FOR P1:inv USE ENTITY WORK.inv(func);

FOR P2:and2 USE ENTITY WORK.and2(func);

FOR P3:and2 USE ENTITY WORK.and2(func);

FOR P4:or2 USE ENTITY WORK.or2(func);

--conexiones

P1:inv PORT MAP (ctrl, ctrl-n);

P2:and2 PORT MAP (ctr-n, a, n1);

P3:and2 PORT MAP (ctrl, b, n2);

P4:or2 PORT MAP (n1, n2, z);

END estructural;
```

Se pide:

- a) Definir la entidad mux21 (0,4 puntos)
- b) Definir la arquitectura de manera compartamental (0,4 puntos)
- c) Definir la arquitectura mediante flujo de datos (0,2 puntos)













