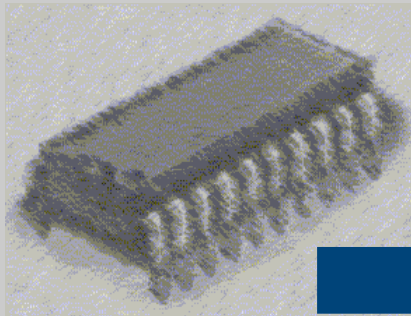


Enunciados de problemas

Tema 4. La Unidad de Control

***Arquitectura de
Computadores I***



I. T. Informática de Sistemas

Curso 2009-2010

Base teórica

La Unidad de Control es el órgano de gobierno del computador. Es el elemento encargado de indicar a los demás componentes qué, cuándo y con qué realizar sus tareas mediante un conjunto de señales de control.

La ejecución de una instrucción está gobernada por un contador de periodos, durante los cuales, la Unidad de Controls genera las señales de control necesarias en función de la información de que dispone en la propia instrucción, en el registro de estado o en señales de E/S .

Operaciones elementales

Todo lo que realiza un computador se lleva a cabo mediante pequeños pasos, llamados operaciones elementales.

Las operaciones elementales pueden ser de dos tipos:

- **Operaciones elementales de transferencia:** mueven datos de un sitio a otro.
- **Operaciones elementales de proceso:** realizan algún tipo de operación con los datos.

Lo que siempre debe ocurrir es que una operación elemental comienza en uno o varios elementos de almacenamiento y termina en uno o varios elementos de almacenamiento.

Temporización de las señales de control

El comportamiento de un computador es síncrono. Está gobernado por un reloj

La ejecución de una instrucción se divide en:

1. Fase de búsqueda de la instrucción o fase de fetch
2. Decodificar la instrucción
3. Ejecución de la instrucción y en caso necesario:

- 3.1 Leer los operandos.
- 3.2 Realizar la operación.
- 3.3 Almacenar el resultado.
- 3.4 Actualizar el registro de estado.

Además habrá que actualizar el Contador de Programa para que apunte a la instrucción siguiente a ejecutar.

Cada una de las fases anteriores se realiza en un número determinado de periodos de reloj, de ahí que las instrucciones tengan diferente duración según la operación y el modo de direccionamiento de los operandos empleados.

Diseño de la Unidad de Control

Uno de los temas más complejos a las que se enfrenta el arquitecto de computadores es el diseño de la Unidad de Control debido al elevado número de estados y señales de control que debe tener en cuenta. Básicamente existen dos técnicas de diseño de la Unidad de Control: la que emplea lógica cableada y la que emplea lógica microprogramada.

Lógica cableada

La unidad de control es una máquina secuencial en la que las salidas dependen del estado en el que se encuentra y no sólo de las entradas.

Para determinar el número de estados se deberá calcular el número de operaciones elementales a realizar, lo que dará el número de biestables para realizarlos. Inicialmente la unidad de control está en estado de espera y necesita una señal externa para cambiar de estado.

La implementación puede hacerse de las siguientes formas:

- Método de la tabla de estados
- Método de las células de retardo
- Método del contador secuenciador

Lógica microprogramada

Traslada el concepto de programación al nivel de operaciones elementales.

Para ejecutar una instrucción existirá un conjunto de microinstrucciones encargado de llevar a cabo dicha tarea. Al conjunto de microprogramas que ejecutan las instrucciones se les llama *firmware* o microcódigo

A la hora de diseñar una Unidad de Control microprogramada se debe tener en cuenta:

- Limitación del tamaño de la memoria de control a utilizar.
- Establecer una correspondencia entre cada instrucción máquina y su microprograma correspondiente
- Control del secuenciamiento de las μ ls

Secuenciamiento de las μ ls

Secuenciamiento explícito:

Cada μ l. incluye la dirección de la siguiente μ l e incluye un bit que indica si es la última del microprograma.

El código de operación apunta a la posición de memoria en la que se inicia la secuencia de cada microprograma

Secuenciamiento implícito:

Todas las μ ls. correspondientes a un microprograma se encuentran ordenadas secuencialmente

Es necesario:

- Un contador de microprograma (μ CP) que apunte a las sucesivas μ ls.
- Una ROM que indique la posición de la primera μ l. del microprograma

Codificación de μ instrucciones

Por criterios de diseño, de memoria y de rendimiento se debe decidir el nivel de codificación de las microinstrucciones:

- **µprogramación horizontal**, si no se usa codificación
- **µprogramación vertical**, si las µls. están altamente codificadas

Codificación de las µinstrucciones

Las señales de control agrupan en:

- | | |
|-----------------------------------|---|
| • Acceso al bus de datos | • Gobierno de la memoria |
| • Acceso al bus de direcciones | • Gobierno de la unidad de direccionamiento |
| • Gobierno de la ALU | • Estado o condición |
| • Gobierno del banco de registros | • Gobierno de la E/S |

Microbifurcaciones condicionales

Las instrucciones de salto condicional tienen dos cronogramas posibles, es decir, poseen dos microprogramas diferentes que se ejecutan dependiendo de la condición. Se necesita un mecanismo de microsalto que seleccione la ejecución de un microprograma u otro

El mecanismo dependerá del tipo de secuenciamiento utilizado

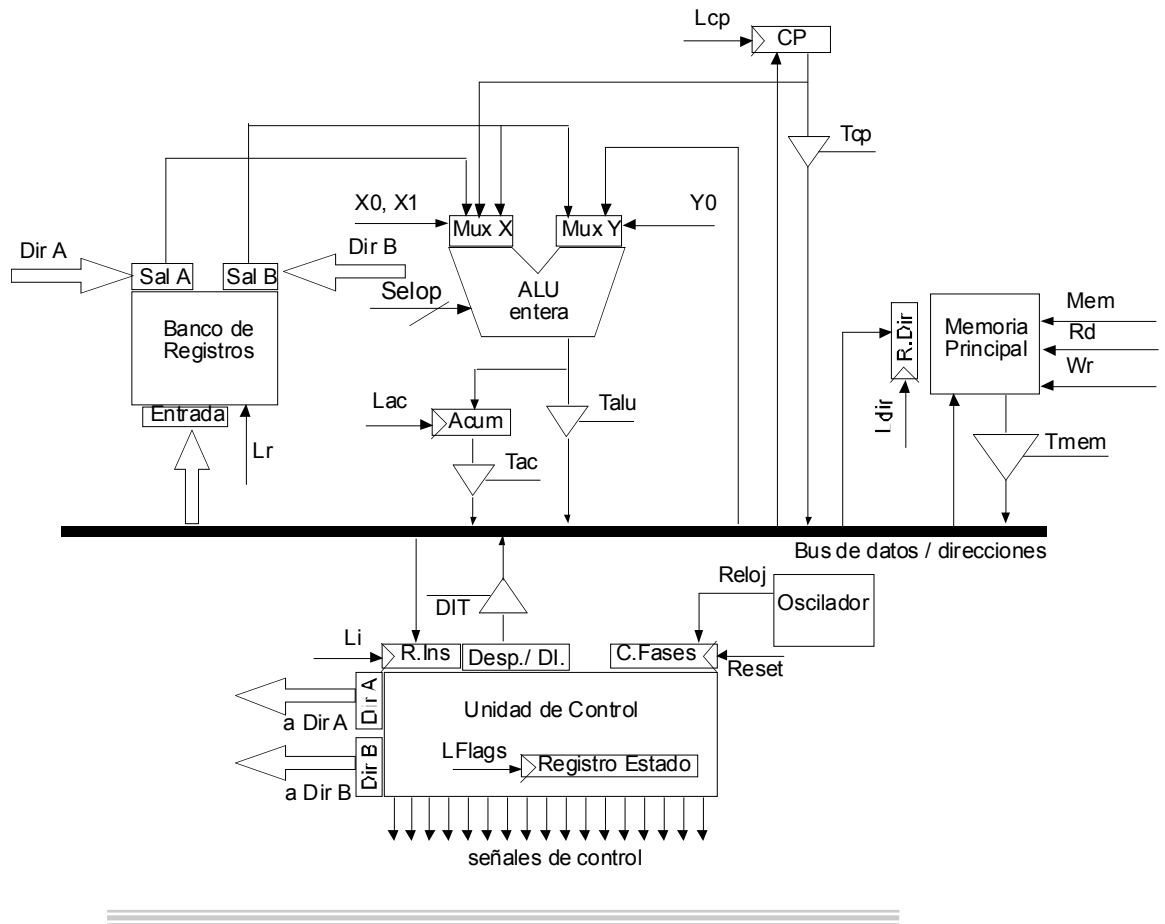
1. **Secuenciamiento explícito**: cada microinstrucción lleva la dirección de la siguiente la dirección de la µl siguiente difiere en un bit. El bit será 1 si se cumple la condición y 0 si no se cumple
2. **Secuenciamiento implícito**: para poder elegir entre la secuencia normal u otra µl, la dirección de la µl debe estar contenida en el campo que comprueba la condición. Para ahorrar bits se solapa el campo de dirección con un campo de función excluyente

1. Se dispone de una computadora que consta, entre otros, de los siguientes elementos:
 - ALU que se alimenta de dos entradas y permite realizar 16 operaciones.
 - Contiene un registro acumulador para almacenar resultados temporales.
 - Banco de registros de 32 registros, con una puerta de entrada y dos puertas de salida.
 - Contador de programa conectado al registro de datos/direcciones.
 - Memoria principal de 128 Mbytes, organizada en palabras de 32 bits.
 - Se considerará que las lecturas y escrituras en memoria se realizan en dos periodos de reloj.
 - El bus de datos / direcciones es de 32 bits.

Se quiere que la CPU ejecute la siguiente instrucción de una palabra:

SHL F, 5

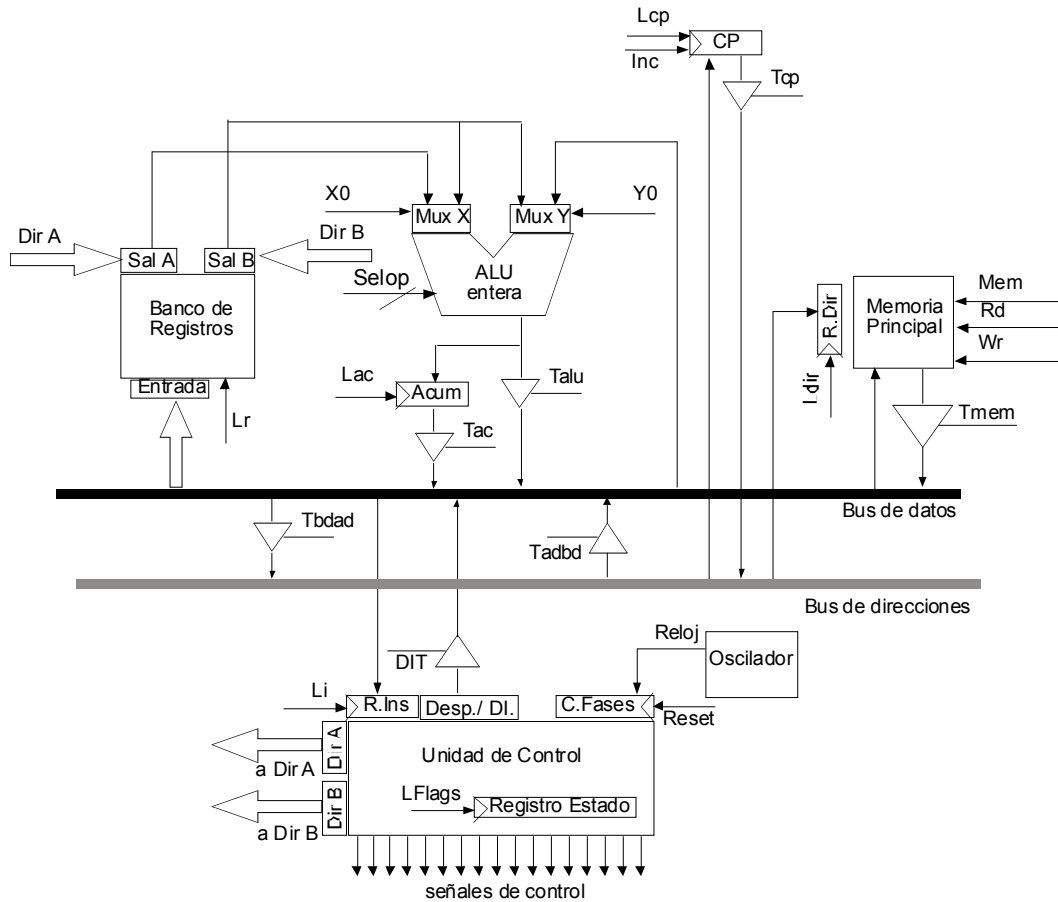
- a. Describir las operaciones elementales que se realizan en cada una de las fases de ejecución de la instrucción.
- b. Realizar el cronograma correspondiente a la anterior secuencia de operaciones elementales
- c. Formato de microinstrucción. Memoria de control de 64k.
- d. Microprograma para la fase de ejecución de la instrucción.



2. Se dispone de una computadora que consta, entre otros, de los siguientes elementos:

- ALU que se alimenta de dos entradas y permite realizar 8 operaciones: +, ×, desplazamiento aritmético a la izquierda y a la derecha, AND, OR, XOR y desplazamiento lógico a la derecha.. Cuenta con un registro acumulador para almacenar los resultados temporales
- Banco de registros de 16 registros, con una puerta de entrada y dos puertas de salida.
- Contador de programa con posibilidad de autoincremento.
- Memoria principal de 16 Mbytes, organizada en palabras de 32 bits.
- Tanto el bus de datos como el bus de direcciones, son de 32 bits.

- El formato de todas las instrucciones de la máquina ocupa cuatro palabras.

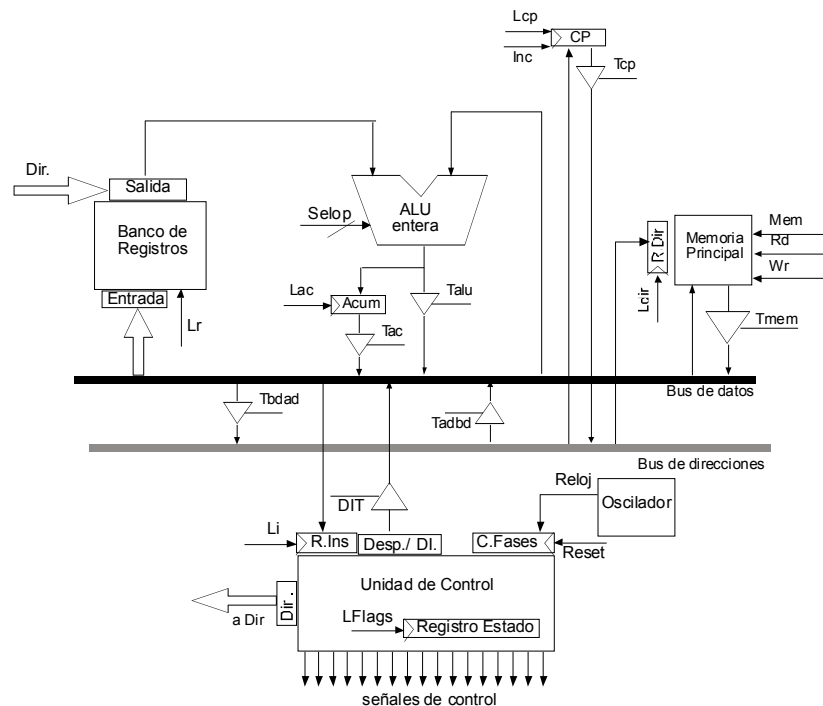


Se quiere que la CPU ejecute la instrucción XOR F, [E + 1234h], que realiza la siguiente operación:

$$F \leftarrow F \text{ xor } M(E + 1234h)$$

- Describir las operaciones elementales que se realizan en cada una de las fases de ejecución de la instrucción.
- Realizar el cronograma correspondiente a la anterior secuencia de operaciones elementales.
- Formato de microinstrucción. Memoria de control de 64k.
- Microprograma para la fase de ejecución de la instrucción.

3. Se dispone de una computadora que consta, entre otros, de los siguientes elementos:
- ALU que se alimenta de dos entradas y permite realizar 16 operaciones, entre las que destacan: transferir la entrada de la ALU a la salida, y las operaciones de resta $A-B$ y de $B-A$, ambas en complemento a 2.
 - Contiene un registro acumulador para almacenar resultados temporales.
 - Banco de registros de 8 registros, con una puerta de entrada y una puerta de salida.
 - Contador de programa con posibilidad de autoincremento y conectado al registro de direcciones.
 - Memoria principal de 128 Mbytes, organizada en palabras de 16 bits.
 - Se considerará que las lecturas y escrituras en memoria se realizan en dos periodos de reloj.
 - Tanto el bus de datos como el bus de direcciones, son de 16 bits.
 - Se cuenta con la posibilidad de transferir el contenido del bus de datos, al bus de direcciones



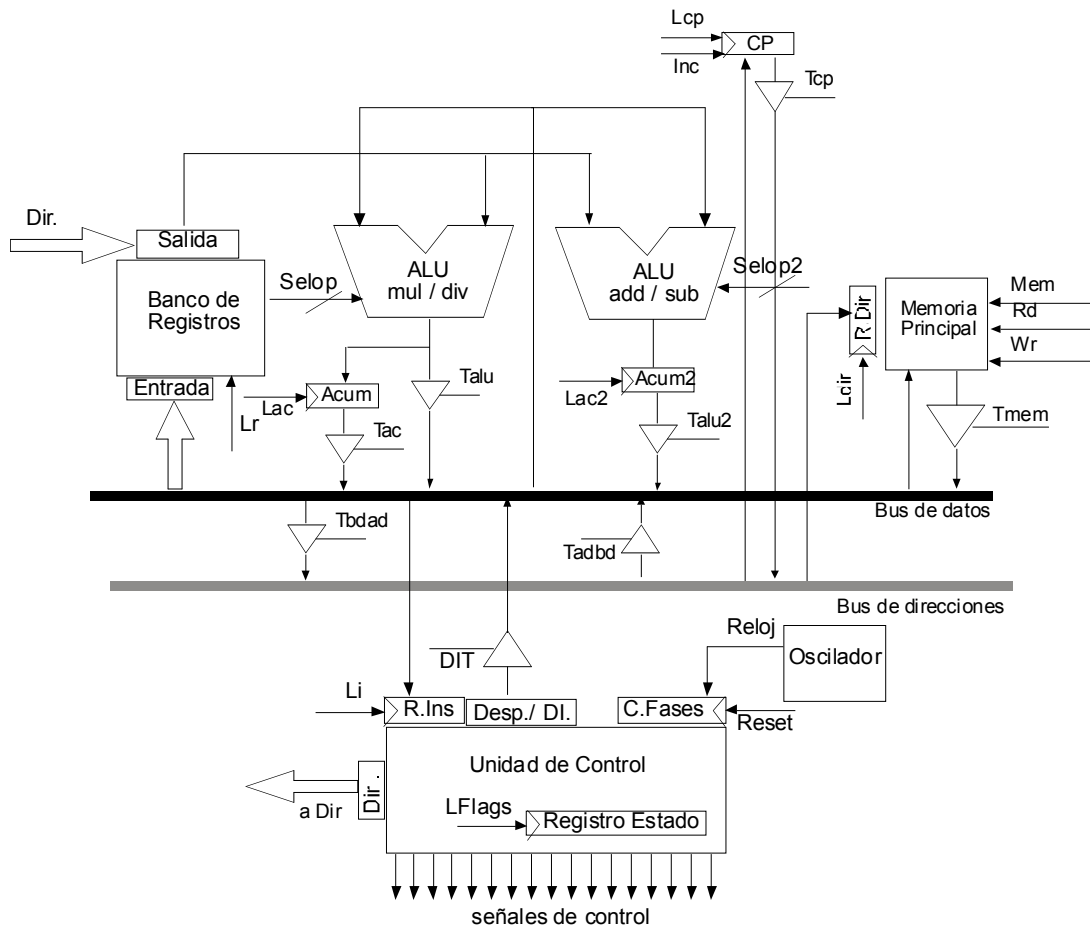
Se quiere que la CPU ejecute la siguiente instrucción de una palabra:

SUB [B++], A

Esta instrucción realiza las siguientes operaciones, y en ese orden:

1. $M(B) \leftarrow M(B) - A$
2. $B \leftarrow B + 1$
 - a. Describir las operaciones elementales que se realizan en cada una de las fases de ejecución de la instrucción.
 - b. Realizar el cronograma correspondiente a la anterior secuencia de operaciones elementales.
 - c. Formato de microinstrucción. Memoria de control de 32k.
 - d. Microprograma para la fase de ejecución de la instrucción.

4. Se dispone de un computador que consta, entre otros, de los siguientes elementos:
- Dos ALUS una especializada en operaciones de multiplicación y división con y sin signo y otra especializada en operaciones de suma-resta
 - Ambas ALUs contienen un registro acumulador para almacenar resultados temporales.
 - Banco de 32 registros con una salida y una puerta de entrada.
 - Contador de programa con posibilidad de autoincremento y de carga del contenido del bus de datos.
 - Memoria principal, organizada en palabras de 32 bits.
 - Se cuenta con la posibilidad de transferir el contenido del bus de datos, al bus de direcciones.
 - Los buses son de 32 bits.
 - El formato de las instrucciones se ha diseñado de forma que todas ocupan 32 bits.



Se quiere que la CPU ejecute la siguiente instrucción de una palabra:

Div C, D

Esta instrucción realiza la siguiente operación: $C \leftarrow C / D$

- Describir las operaciones elementales que se realizan en cada una de las fases de ejecución de la instrucción.
- Realizar el cronograma correspondiente a la anterior secuencia de operaciones elementales.
- Formato de microinstrucción. Memoria de control de 32k.
- Microprograma para la fase de ejecución de la instrucción.

5. Se dispone de una computadora que consta, entre otros, de los siguientes elementos:

- ALU que se alimenta a través de dos multiplexores, que permiten seleccionar el origen de los operandos, y es capaz de realizar 32 operaciones entre ellas la de transferir la entrada de la ALU a la salida. Además, contiene un registro acumulador y otro temporal, transparentes al usuario, para almacenar resultados temporales.
- Banco de 16 registros con dos salidas A y B, y una puerta de entrada.
- Registro puntero de pila conectado al bus de direcciones
- Memoria principal de 16 Mbytes.
- Se cuenta con la posibilidad de transferir el contenido del bus de datos, al bus de direcciones.
- Los buses son de 32 bits, y la memoria se organiza en palabras de 32 bits.
- El formato de las instrucciones se ha diseñado de forma que todas ocupan 32 bits.

Se quiere que la CPU ejecute la siguiente instrucción de una palabra:

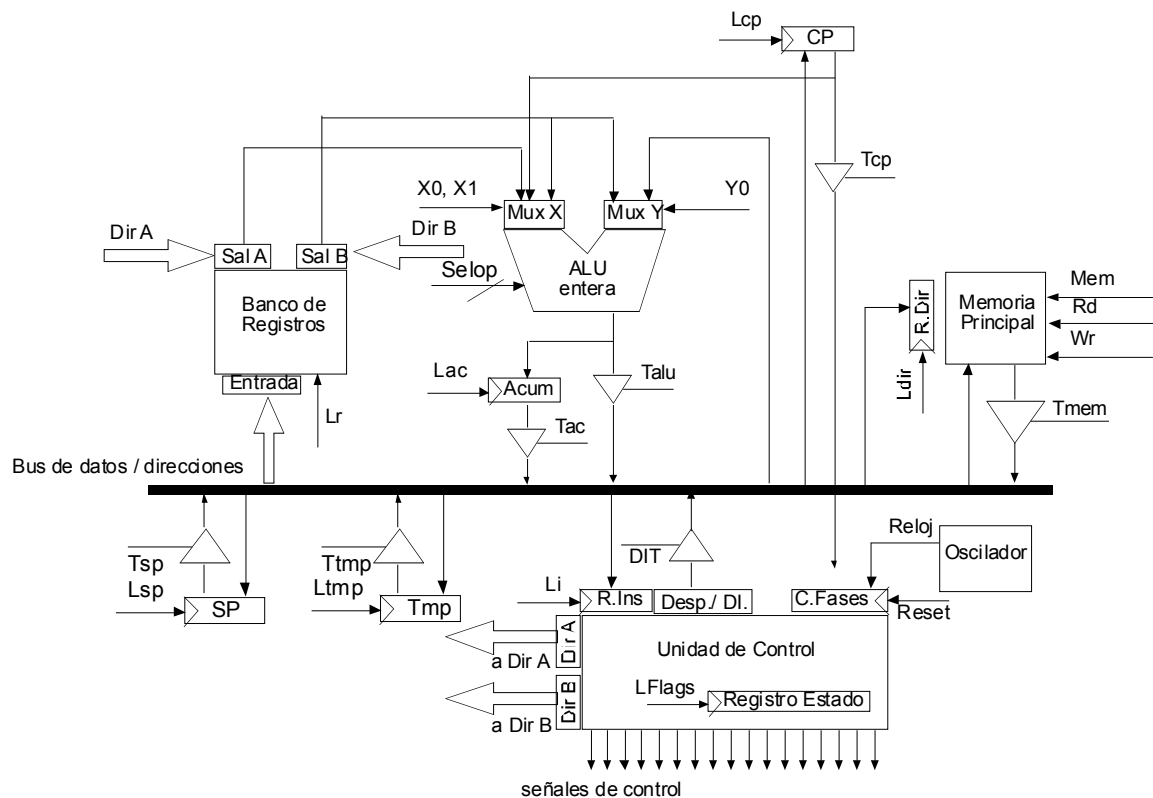
ADD A, B

Esta instrucción realiza la operación: $A \leftarrow A + B$.

Además, se considerará que las lecturas y escrituras en memoria se realizan en dos periodos de reloj.

Se pide:

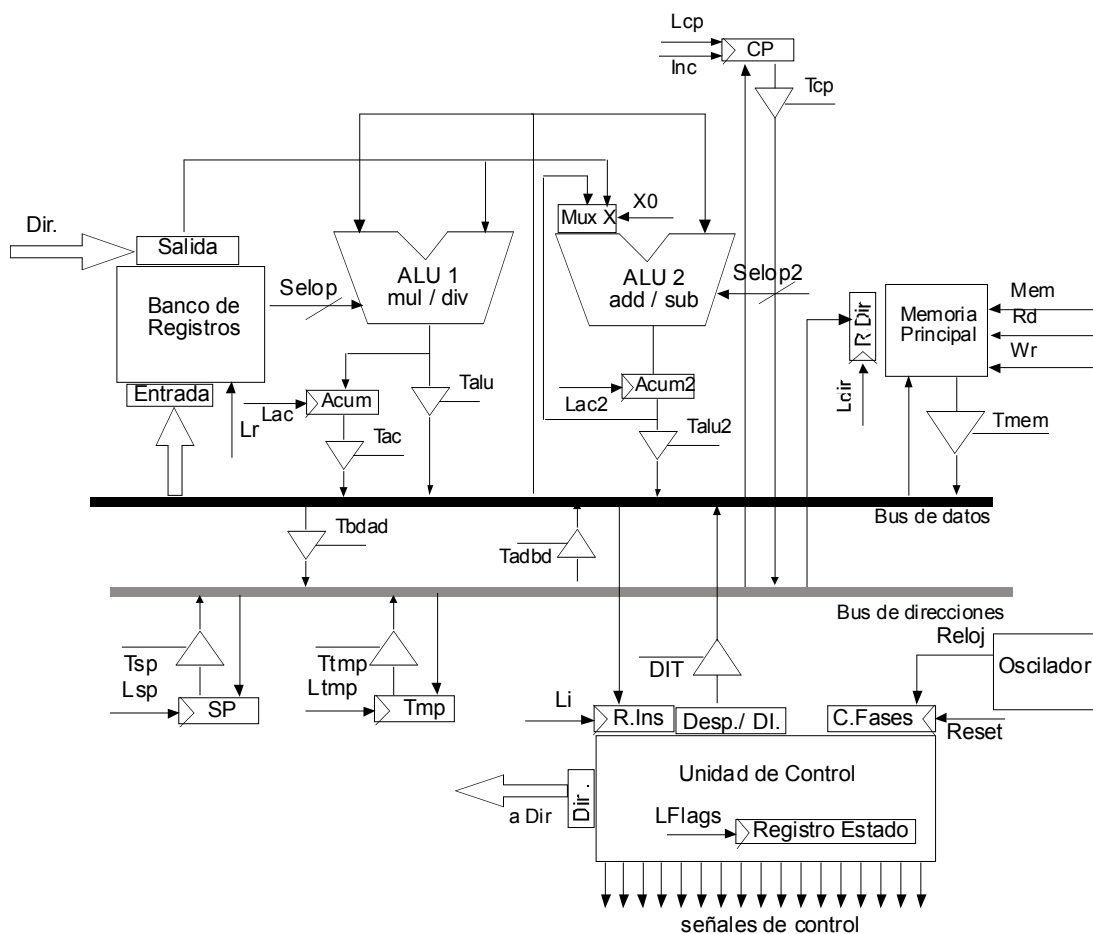
- a. Describir las operaciones elementales que se realizan en cada una de las fases de ejecución de la instrucción.
- b. Realizar el cronograma correspondiente a la anterior secuencia de operaciones elementales



6. Se dispone de un computador que consta, entre otros, de los siguientes elementos:

- Dos ALU una especializada en operaciones de multiplicación y división con y sin signo y otra especializada en operaciones de suma-resta
- Ambas ALUs contienen un registro acumulador para almacenar resultados temporales. Existe también un registro temporal transparente al usuario
- Banco de 32 registros con una salida y una puerta de entrada.
- Contador de programa con posibilidad de autoincremento y de carga del contenido del bus de datos.

- Registro puntero de pila conectado al bus de direcciones
- Memoria principal, organizada en palabras de 32 bits.
- Se cuenta con la posibilidad de transferir el contenido del bus de datos, al bus de direcciones.
- Los buses son de 32 bits.
- El formato de las instrucciones se ha diseñado de forma que todas ocupan 32 bits.



Se quiere que la CPU ejecute la siguiente instrucción de una palabra:

ADD [[B + 1000h]], [C + 1234h]

La instrucción realiza la siguiente operación:

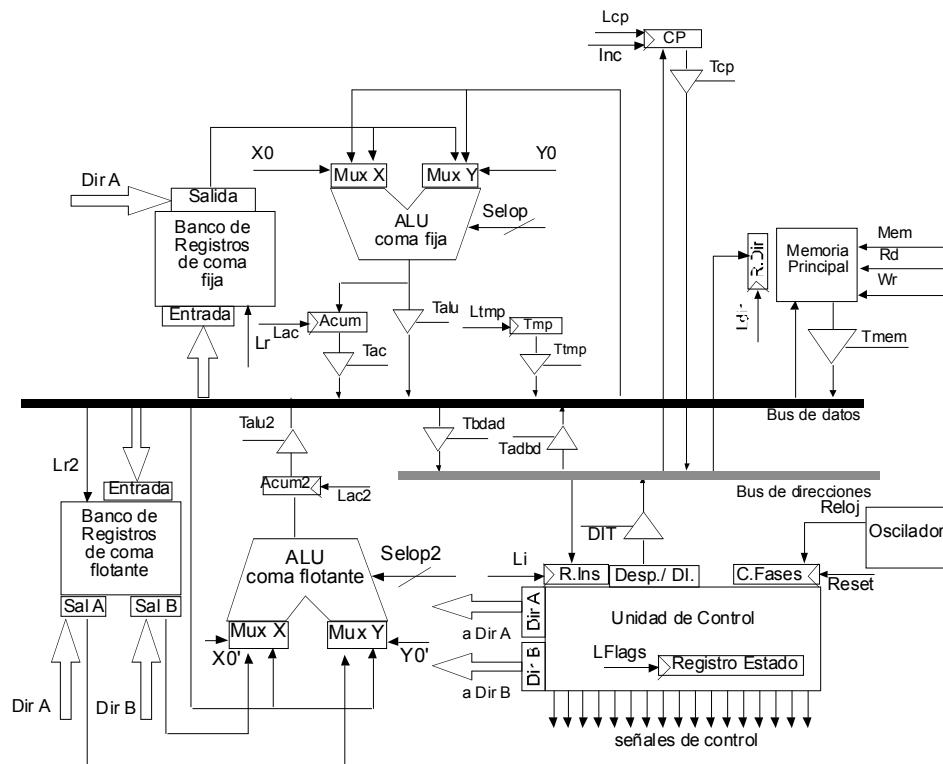
$$M(M(B + 1000h)) \leftarrow M(M(B + 1000h)) + M(C\ 1234h)$$

- a. Describir las operaciones elementales que se realizan en cada una de las fases de ejecución de la instrucción.
- b. Realizar el cronograma correspondiente a la anterior secuencia de operaciones elementales



7. Se dispone de un computador que consta, entre otros, de los siguientes elementos:

- Dos ALU una especializada en operaciones de coma fija y otra de coma flotante
- Ambas ALUs contienen un registro acumulador para almacenar resultados temporales. Existe también un registro temporal transparente al usuario
- Dos Banco de 32 registros con una puerta de entrada y una de salida. Uno de los bancos contiene registros de coma fija y otro de coma flotante
- Contador de programa con posibilidad de autoincremento y de carga del contenido del bus de datos.
- Memoria principal, organizada en palabras de 32 bits.
- Se cuenta con la posibilidad de transferir el contenido del bus de datos, al bus de direcciones.
- Los buses son de 32 bits.
- El formato de las instrucciones se ha diseñado de forma que todas ocupan 32 bits.



Se quiere que la CPU ejecute la siguiente instrucción de una palabra:

MULF D, C, 3.27

La instrucción realiza la siguiente operación: $D \leftarrow C \times 3,27$

- Describir las operaciones elementales que se realizan en cada una de las fases de ejecución de la instrucción.
- Realizar el cronograma correspondiente a la anterior secuencia de operaciones elementales

8. Se dispone de un computador que consta, entre otros, de los siguientes elementos:

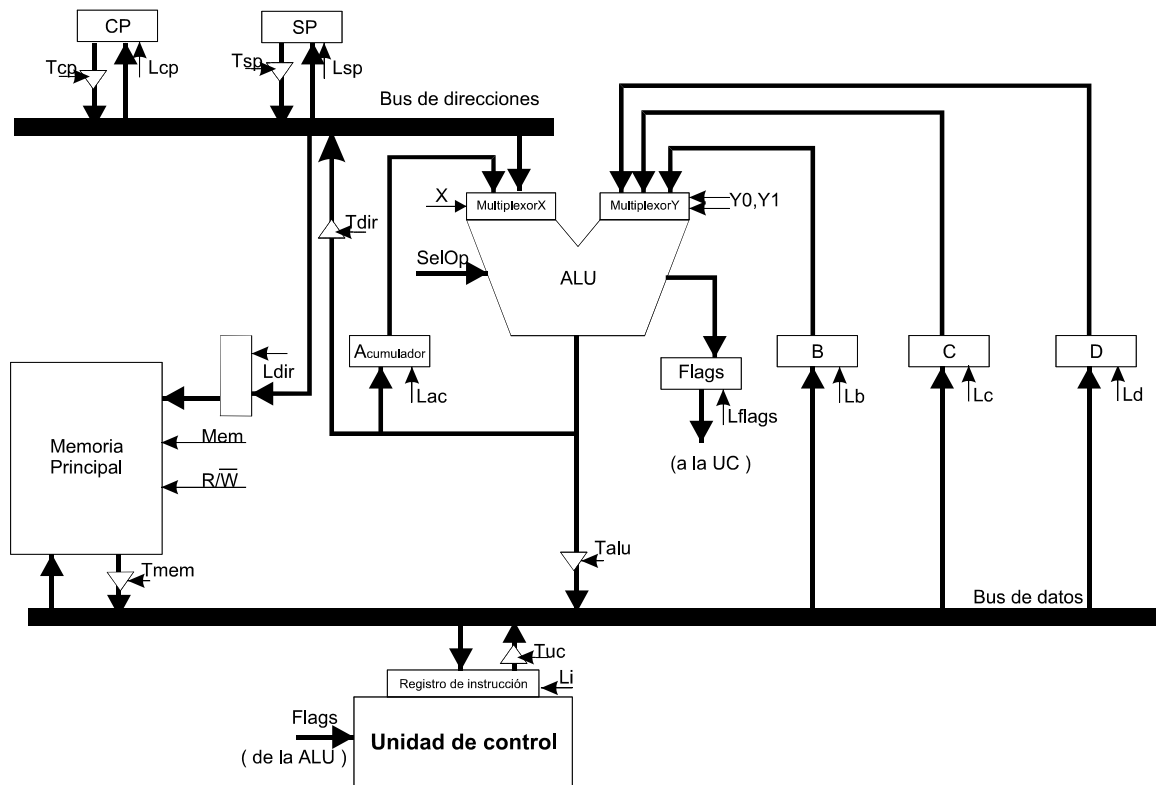
- ALU que se alimenta de dos entradas y permite realizar 16 operaciones. Entre ellas, la de incrementar en una unidad la entrada que le llega por el multiplexor X
- Banco de registros de 3 registros independientes B, C y D.
- Memoria principal de 640 Kbytes, organizada en palabras de 32 bits.
- Se considerará que las lecturas y escrituras en memoria se realizan en dos periodos de reloj.
- Tanto el bus de datos como el bus de direcciones, son de 32 bits.

Se quiere que la CPU ejecute la siguiente instrucción de una palabra:

SUB B, [C + 1000h]

Esta instrucción realiza la siguiente operación: $B \leftarrow B - M(C + 1000h)$

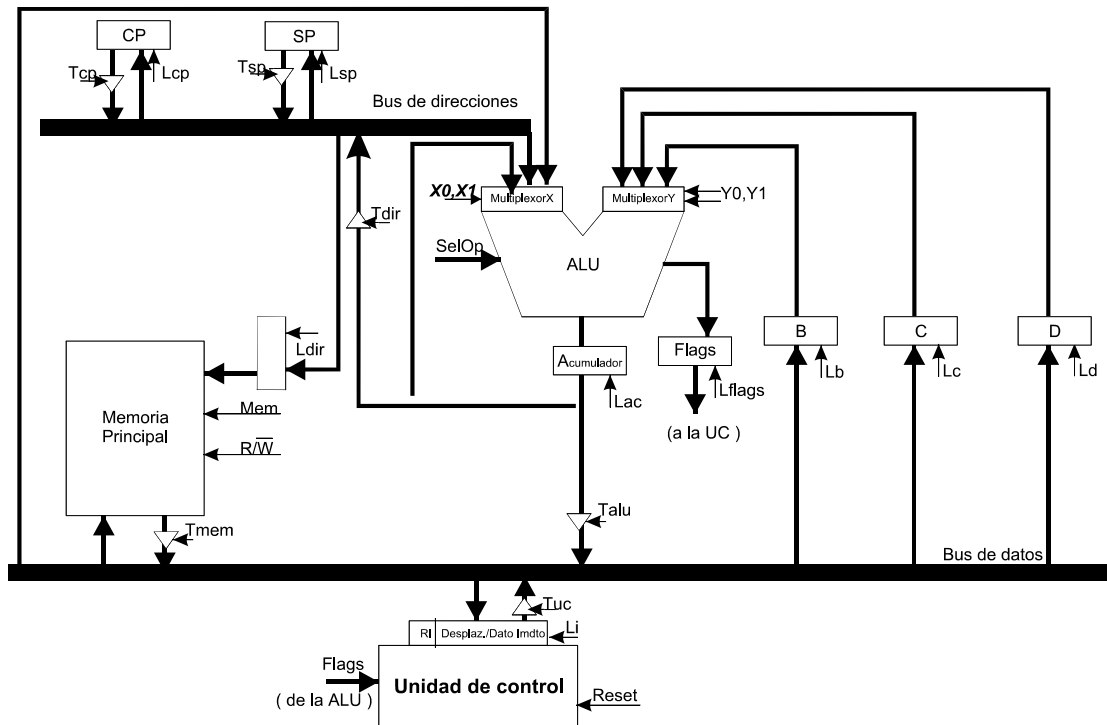
- a. Modificar la arquitectura, si fuese necesario, para realizar dicha instrucción. Justificando la respuesta
- b. Describir las operaciones elementales que se realizan en cada una de las fases de ejecución de la instrucción.
- c. Realizar el cronograma correspondiente a la anterior secuencia de operaciones elementales



9. Se dispone de un computador que consta, entre otros, de los siguientes elementos:

- ALU que se alimenta de dos entradas y permite realizar 16 operaciones, entre ellas la de traspasar la entrada del multiplexor Y al registro Acumulador.
- La máquina consta de un registro contador de programa CP, un registro puntero de pila SP y un registro Acumulador para almacenar los resultados.
- Memoria principal de 32 Kbytes, organizada en palabras de 8 bits.
- Se considera que las lecturas y escrituras en memoria se realizan en dos periodos de reloj.

- El bus de datos es de 8 bits.
- El bus de direcciones es de 16 bits.
- No todas las instrucciones son d el mismo tamaño



Se quiere que la CPU ejecute la siguiente instrucción de una palabra:

POP B

Esta instrucción realiza las siguientes operaciones:

1. $B \leftarrow M(SP)$
 2. $SP \leftarrow SP + 1$
- a. Describir las operaciones elementales que se realizan en cada una de las fases de ejecución de la instrucción.
 - b. Realizar el cronograma correspondiente a la anterior secuencia de operaciones elementales