



Apellidos, Nombre: \_\_\_\_\_

- I. T. Informática de Gestión  
 I. T. Informática de Sistemas

**No se considerarán como válidas las respuestas en las que no se justifiquen los cálculos realizados**

**No se permite el uso de ningún tipo de documentación, ni de calculadora**

**Sólo existe una única opción correcta por pregunta de test**

**Puntuación:** Respuesta correcta **0,4** Respuesta incorrecta **-0,15** Pregunta no contestada **0**

**Tiempo:** 30 minutos

1. La técnica de redondeo más precisa es:

- a) Forzar el bit menos significativo a 1  
 b) La truncación  
 c) El redondeo al más próximo  
 d) Cualquiera de las anteriores

2. La suma de dos números, A: 1010 y B: 1110, expresados en C1, es:

- a) 1000  
 b) 1001  
 c) Produce desbordamiento  
 d) Otro valor: \_\_\_\_\_

3. El producto de A: 1001 0010 por B: 1000, ambos representados en C2, es:

- a) 0100 1001 0000  
 b) 1100 1001 0000  
 c) 0011 0111 0000  
 d) Otro valor: \_\_\_\_\_

4.(**Sólo Gestión**). La división con restauración de dos números binarios, D= 0111 0101 y d= 1001, es:

- a) Cociente:1100 y R: 0000  
 b) Cociente: 1101 y R: 0000  
 c) Cociente: 110 y R: 1011  
 d) Otro valor: \_\_\_\_\_

4.(**Sólo Sistemas**). En un ordenador a 1 GHz se ejecuta un programa con 1000 instrucciones de las cuales el 40% son saltos, que tardan 2 ciclos de reloj, el 20% son cargas (4 ciclos de reloj) y el 40% son otras instrucciones (1 ciclo de reloj). ¿Cuánto tarda en ejecutarse el programa?

- a) 100 ns.  
 b) 200 ns  
 c) 1000 ns  
 d) Otro valor: \_\_\_\_\_

5. En la ejecución de una instrucción máquina:

- a) La fase de ejecución requiere de la decodificación previa de la instrucción  
 b) En el CP se almacena la instrucción seleccionada  
 c) Siempre se incrementa en 1 el contador de programa  
 d) Todas las anteriores



Apellidos, Nombre: \_\_\_\_\_

- I. T. Informática de Gestión  
 I. T. Informática de Sistemas

6. Un sistema jerárquico de memoria tiene una caché con tiempo de acceso 10 ns., y una memoria principal con tiempo de acceso 100 ns.

Si la tasa de acierto de la caché es del 90% ¿cuál será el tiempo de medio de acceso cuando se realiza una lectura?

- a) 20 ns.  
 b) 12 ns.  
 c) 19 ns.  
 d) Otro valor: \_\_\_\_\_

7. En una memoria caché:

- a) Siempre que se aumente el tamaño del bloque, se incrementa la tasa de aciertos  
 b) Se mejoraría el rendimiento si se tuviera una única memoria caché, que permitiera almacenar tanto instrucciones como datos  
 c) Las respuestas a) y b) son correctas  
 d) Ninguna de las anteriores

8. Señalar cuál de las siguientes afirmaciones es **incorrecta**:

- a) En la E/S programada la CPU inicia y lleva a cabo la transferencia  
 b) En la E/S programada incondicional la CPU no comprueba si el periférico está disponible  
 c) En la E/S programada condicional la CPU comprueba si el periférico está disponible  
 d) En la E/S programada la CPU no malgasta tiempo en realizar operaciones de transferencia

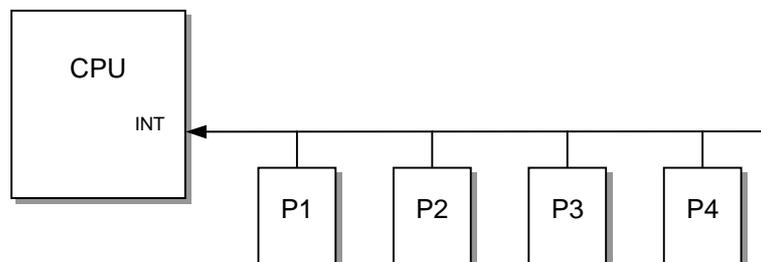
9. En el acceso directo a memoria (DMA):

- a) La CPU realiza todo el trabajo de la transferencia  
 b) La CPU comprueba constantemente si el periférico tiene datos  
 c) El controlador del periférico toma el control de los buses y realiza la transferencia de bloques entre la memoria principal y el dispositivo  
 d) Ninguna de las anteriores

10. En el siguiente esquema de entrada/salida por interrupciones, la CPU asigna la mayor prioridad al periférico P4 y la menor al P1.

Suponiendo que todos los periféricos interrumpen simultáneamente, indicar en qué orden son atendidos:

- a) 1, 2, 3, 4.  
 b) 1, 3, 2, 4.  
 c) No se puede dar una respuesta, puesto que no se conoce el orden en que la CPU realiza el *polling*.  
 d) 4, 3, 2, 1.





Apellidos, Nombre: \_\_\_\_\_

- I. T. Informática de Gestión
- I. T. Informática de Sistemas

**No se permite el uso de ningún tipo de documentación, ni de calculadora**

**Puntuación:** 6 puntos

**Tiempo:**

2 horas

**EJERCICIO 1: (3 puntos)**

En la siguiente figura se ilustra la arquitectura interna de un computador con las siguientes características:

Todas las instrucciones son de 32 bits y tienen el mismo formato

Los buses de datos y de direcciones son de 32 bits

La unidad aritmético-lógica cuenta con 16 operaciones para números enteros

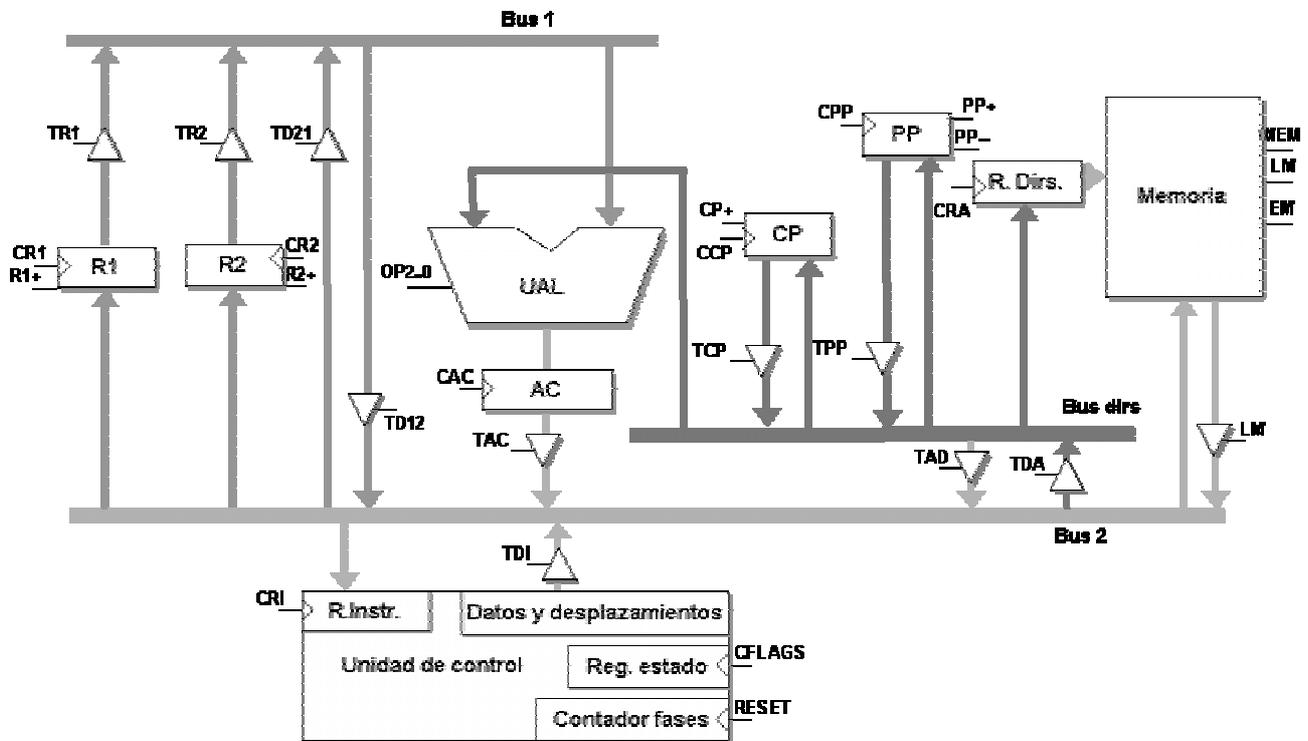
El banco de registros cuenta con 2 registros generales: R1 y R2

PP: Es el registro puntero de pila

CP: Es el registro contador de programa

Los registros (CP, PP, R1 y R2) pueden autoincrementarse. Y además, PP puede autodecrementarse.

La memoria principal es de 256 Mbytes, con un tiempo de acceso de 2 ciclos de reloj.



Se pide:

- a) Describir las operaciones elementales que realiza la unidad de control para ejecutar la instrucción: **MOVE R1, [R2++]**. ( $R1 \leftarrow M(R2)$ ,  $R2 \leftarrow R2 + 1$ ) **(0,5 puntos)**
- b) Realizar el cronograma correspondiente a dicha instrucción. **(0,5 puntos)**

Sabiendo que el PP apunta a la primera posición vacía de la pila, y que la pila crece hacia posiciones decrecientes de memoria:

- c) Describir las operaciones elementales que realiza la unidad de control durante la **fase de ejecución** de la instrucción **PUSH R1** ( $M(PP) \leftarrow R1$ ;  $PP \leftarrow PP - 1$ ) y realizar el cronograma correspondiente. **(1 punto)**
- d) Describir las operaciones elementales que realiza la unidad de control durante la **fase de ejecución** de la instrucción **POP R1** ( $PP \leftarrow PP + 1$ ;  $R1 \leftarrow M(PP)$ ) y realizar el cronograma correspondiente. **(1 punto)**



Apellidos, Nombre: \_\_\_\_\_

- I. T. Informática de Gestión  
 I. T. Informática de Sistemas

**EJERCICIO 2:****(3 puntos)**

Un computador presenta las siguientes características:

Bus de direcciones de 16 bits

Memoria caché de 1024 bytes con las siguientes características:

- o Política de ubicación: asociativa por conjuntos de 4 bloques, cada uno de ellos de 16 bytes.
- o Política de reemplazo: LRU.
- o Política de escritura: Escritura aplazada *with allocate*.

a) Indicar cómo se interpreta una dirección de memoria principal en la memoria caché. **(0,5 puntos)**

Suponiendo que un programa realiza los siguientes accesos a la memoria principal del computador:

Dirección en MP	Lectura/Escritura
043F h	Lectura
0030 h	Lectura
0239 h	Escritura
013A h	Lectura
0430 h	Lectura
0031 h	Lectura
023A h	Escritura
013B h	Lectura
0241 h	Lectura
0632 h	Lectura
063B h	Lectura
0541 h	Escritura

Sabiendo que el contenido del **conjunto 3** es el siguiente (el resto de la memoria caché está vacía):

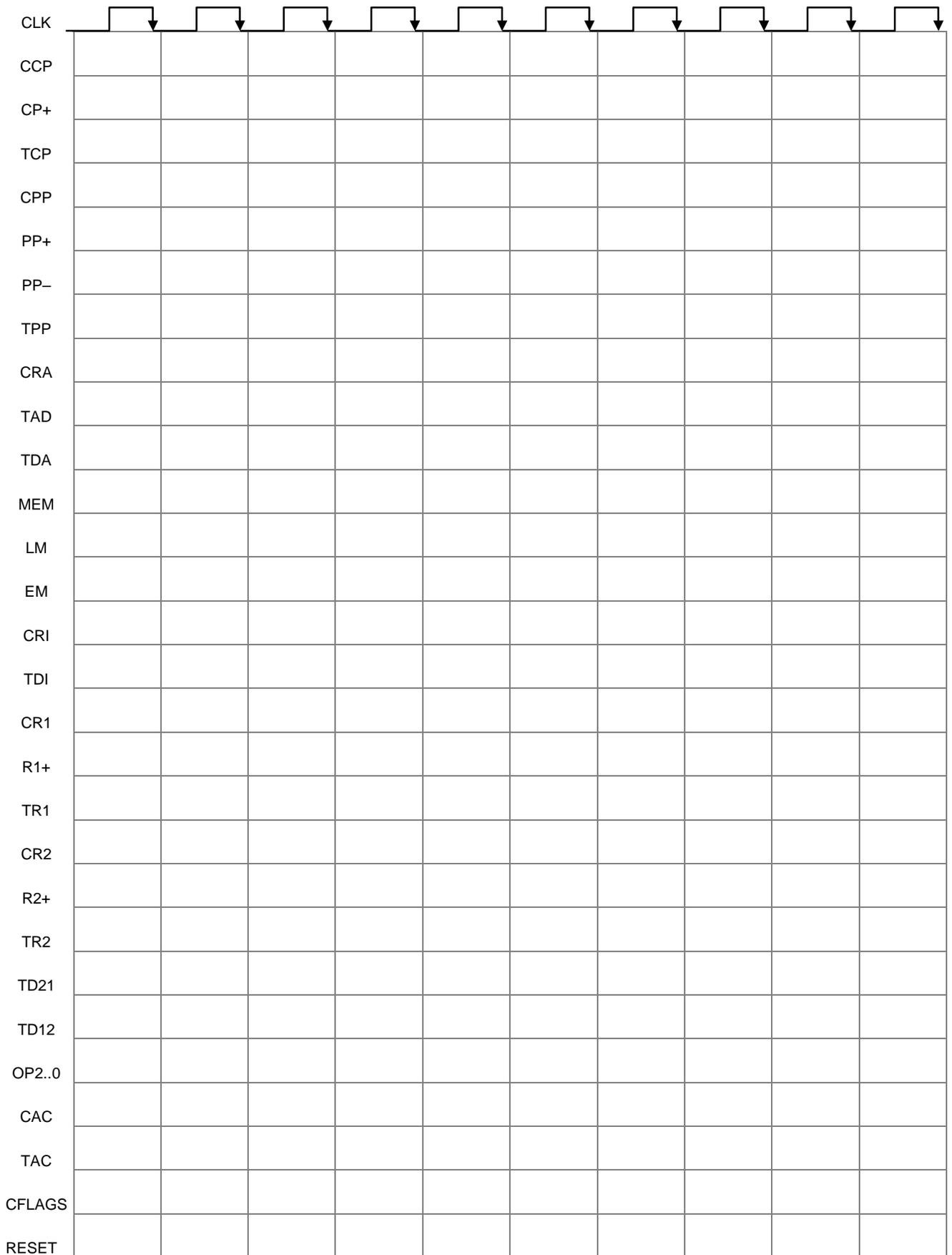
	Dirtybit	Etiqueta	Datos
<b>Bloque 0</b>	0	00	Bloque 003 de MP
<b>Bloque 1</b>	0	01	Bloque 013 de MP
<b>Bloque 2</b>	0	02	Bloque 023 de MP
<b>Bloque 3</b>	1	04	Bloque 043 de MP

- b) Indicar en la tabla adjunta la correspondencia que existe entre cada dirección de memoria principal y su ubicación en la memoria caché. **(0,5 puntos)**
- c) Indicar en la tabla adjunta en qué casos se producen fallos/aciertos de lectura/escritura, y qué acciones se realizan sobre la memoria caché y memoria principal en cada caso. **(1 punto)**
- d) Indicar qué bloques de memoria principal y de memoria caché se han modificado tras la ejecución del anterior fragmento de código. **(0,5 puntos)**
- e) Calcular el tiempo invertido cada operación, sabiendo que el tiempo de acceso a una palabra de memoria principal es 20 ns y el tiempo de acceso a la memoria caché es 4 ns. **(0,5 puntos)**



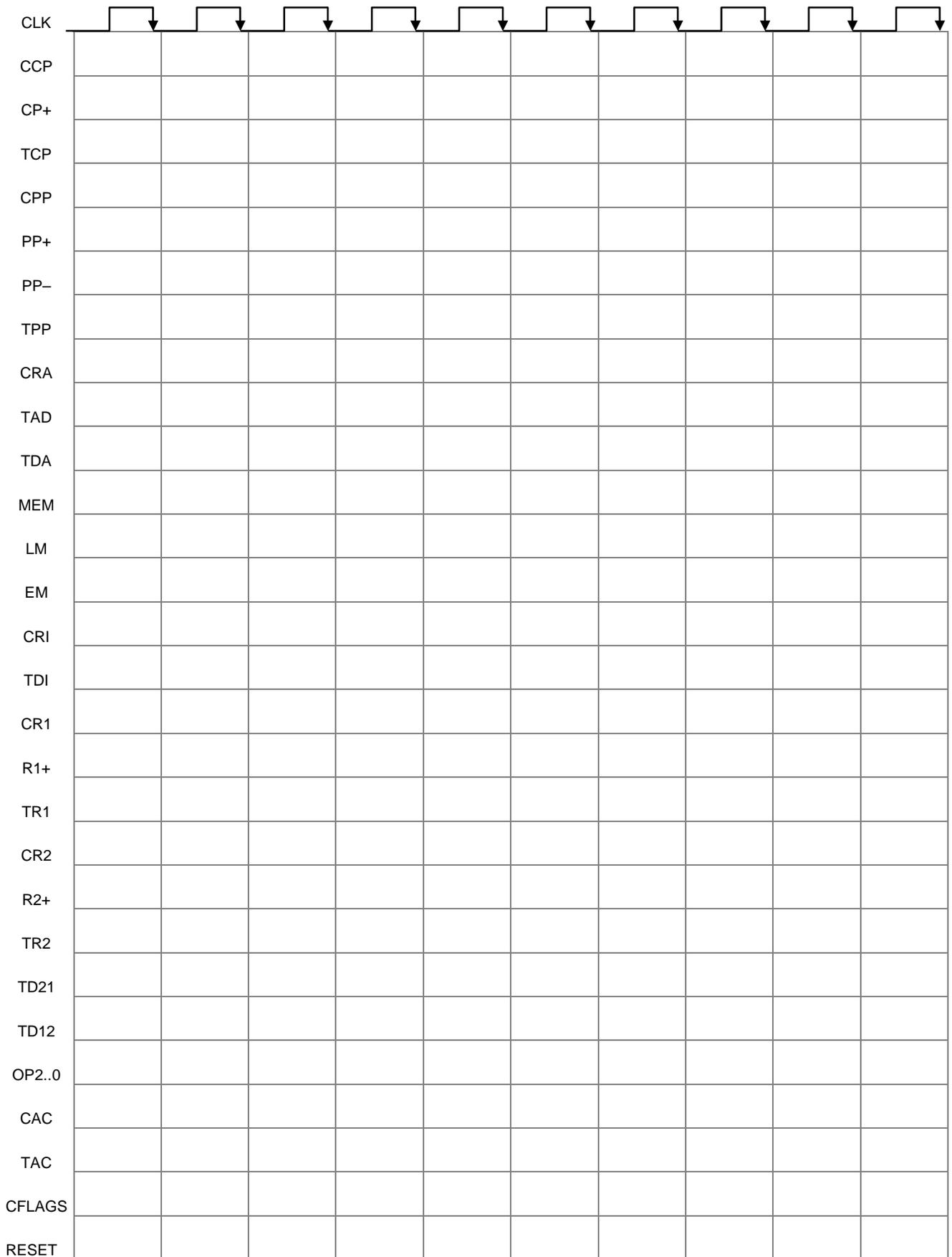


**Apartado b, c ó d** (Seleccionar con un círculo)





**Apartado b, c ó d** (Seleccionar con un círculo)





Dirección en MP	Correspondencia en McaD	Acierto/Fallo Lect./Escrit.	Acciones a realizar
043F h	<i>Et.:</i> <i>Cjto.:</i> Bq.: Palabra:	Lectura	
0030 h	<i>Et.:</i> <i>Cjto.:</i> Bq.: Pal.:	Lectura	
0239 h	<i>Et.:</i> <i>Cjto.:</i> Bq.: Pal.:	Escritura	
013A h	<i>Et.:</i> <i>Cjto.:</i> Bq.: Pal.:	Lectura	
0430 h	<i>Et.:</i> <i>Cjto.:</i> Bq.: Pal.:	Lectura	
0031 h	<i>Et.:</i> <i>Cjto.:</i> Bq.: Pal.:	Lectura	
023A h	<i>Et.:</i> <i>Cjto.:</i> Bq.: Pal.:	Escritura	
013B h	<i>Et.:</i> <i>Cjto.:</i> Bq.: Pal.:	Lectura	
0241 h	<i>Et.:</i> <i>Cjto.:</i> Bq.: Pal.:	Lectura	
0632 h	<i>Et.:</i> <i>Cjto.:</i> Bq.: Pal.:	Lectura	
063B h	<i>Et.:</i> <i>Cjto.:</i> Bq.: Pal.:	Lectura	
0541 h	<i>Et.:</i> <i>Cjto.:</i> Bq.: Pal.:	Escritura	