

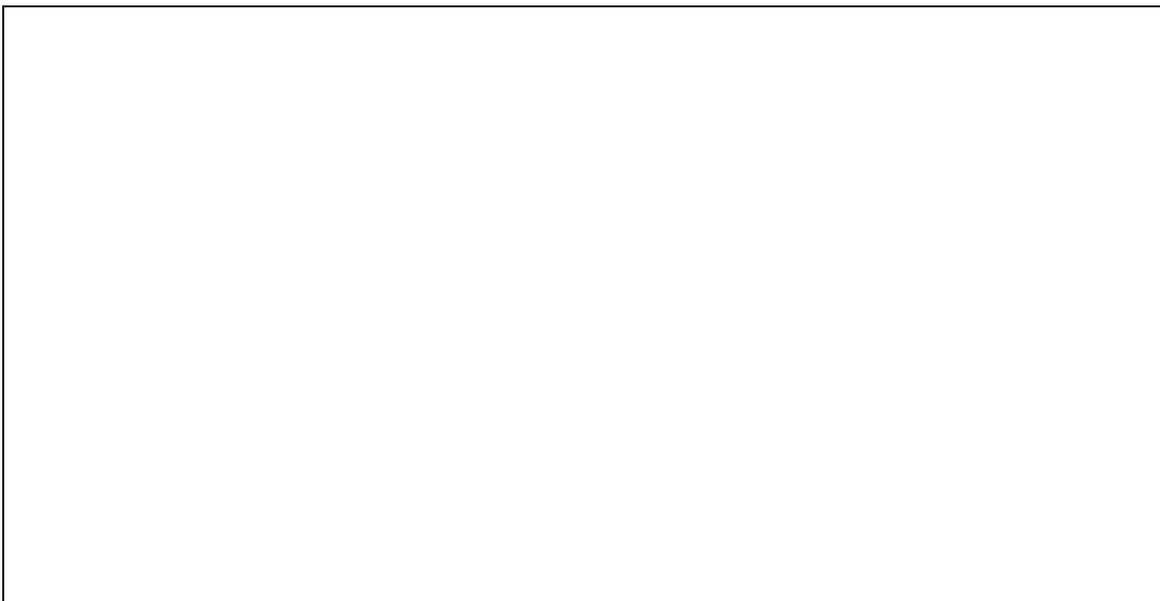
APELLIDOS, NOMBRE: _____

CUESTIONES (2,5 puntos)

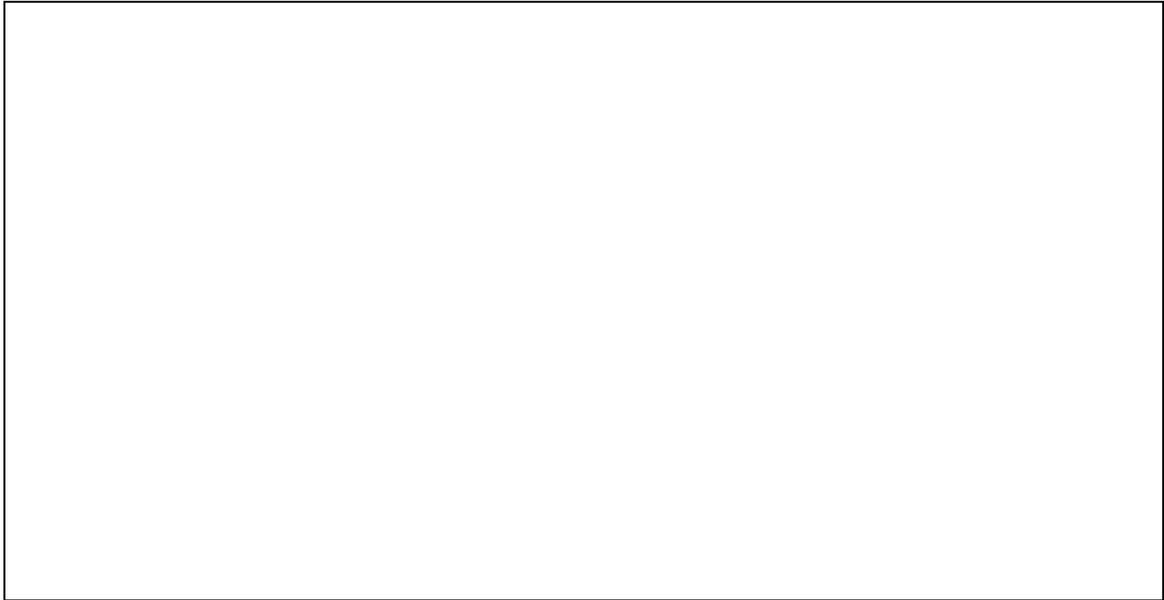
- 1.- A partir de un sumador binario de 16 bits en exceso 2^{15} , diseñar un circuito que calcule la suma de un número de 16 bits representado en exceso 2^{15} y otro de 8 bits en exceso a 128 (1 punto).



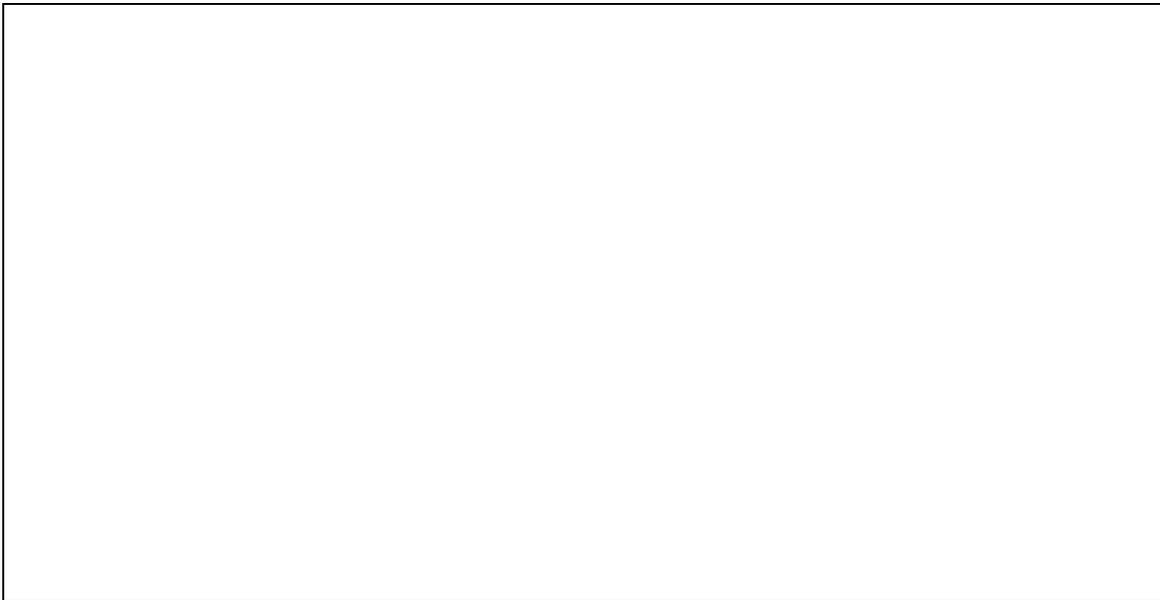
- 2.- Principios de localidad en las referencias a memoria. Enúncialos y explica por qué se da la localidad (0,5 puntos).



- 3.- Supóngase una CPU a la que se conectan un conjunto de periféricos, por una única línea de interrupción.
- a) ¿Cuál sería el mejor método para asignación de las prioridades? ¿Por qué? (0,5 puntos)

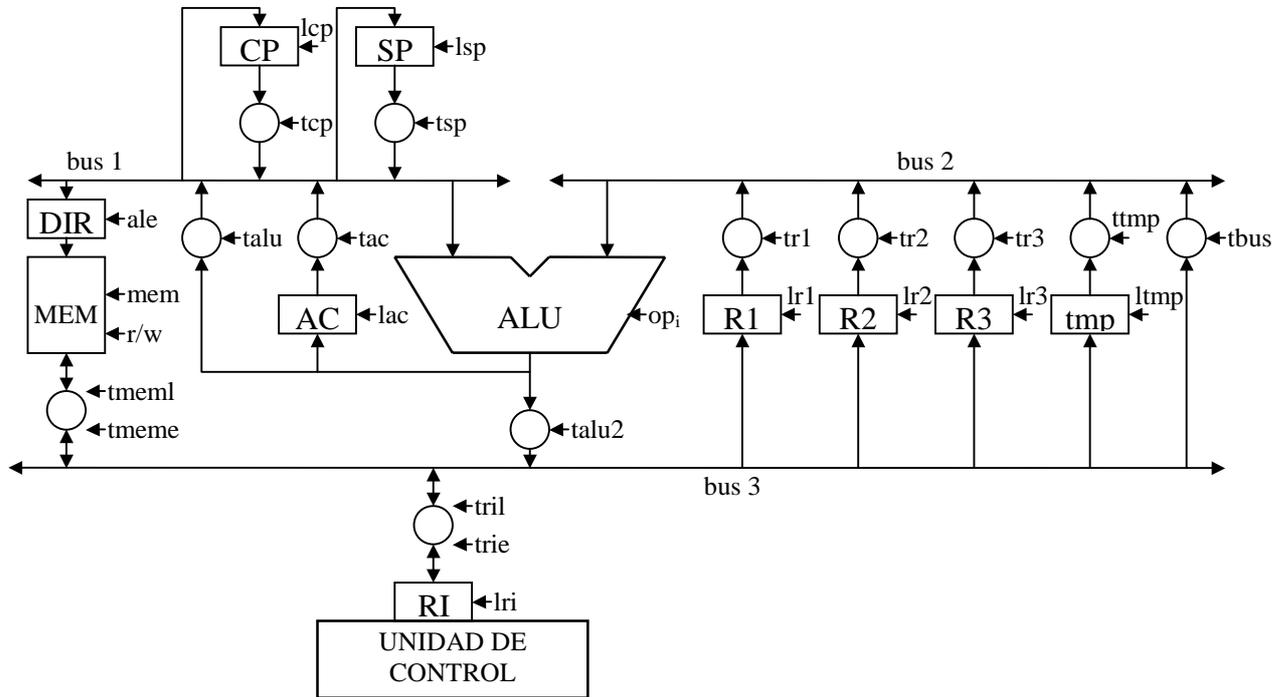


- b) Suponiendo que interrumpe el periférico de menor prioridad, indicar en qué momentos toma la CPU y/o el periférico el control, y qué funciones se desarrollan en cada caso (0,5 puntos).



PROBLEMAS

1.- Se tiene la siguiente máquina:



a) Enunciar la secuencia de operaciones elementales que ejecutan las instrucciones que aparecen a continuación con su formato:

ADD [R1++]DESP1, [R2][R3]DESP2
(1 punto)

ADD	R1	R2	R3
DESP1			
DESP2			

b) A partir de la secuencia de operaciones elementales mostradas a continuación, que ejecuta la instrucción POP R1,R2 (es decir, sacar el contenido de la cabeza de la pila a los registros R1 y R2),

- | | |
|-------|------------------------|
| Ciclo | Operación Elemental |
| 1) | CP→DIR
CP+2→AC |
| 2) | Inic Mem
AC→CP |
| 3) | M[DIR]→RI |
| 4) | Decod |
| 5) | SP→DIR
SP+2→AC |
| 6) | Inic Mem
AC→SP |
| 7) | M[SP]->R1
M[SP]->R2 |

- b.1) Indicar las señales de control que se activan en cada caso y realizar el cronograma correspondiente (1,5 puntos).

- b.2) Proponer un formato de micro-instrucción codificado por campos, observando para ello las señales de control que se activan en cada operación elemental. Incluyendo además, la posibilidad de que existan micro-bifurcaciones condicionales (sobre los indicadores Z y C) e incondicionales (1,5 puntos).

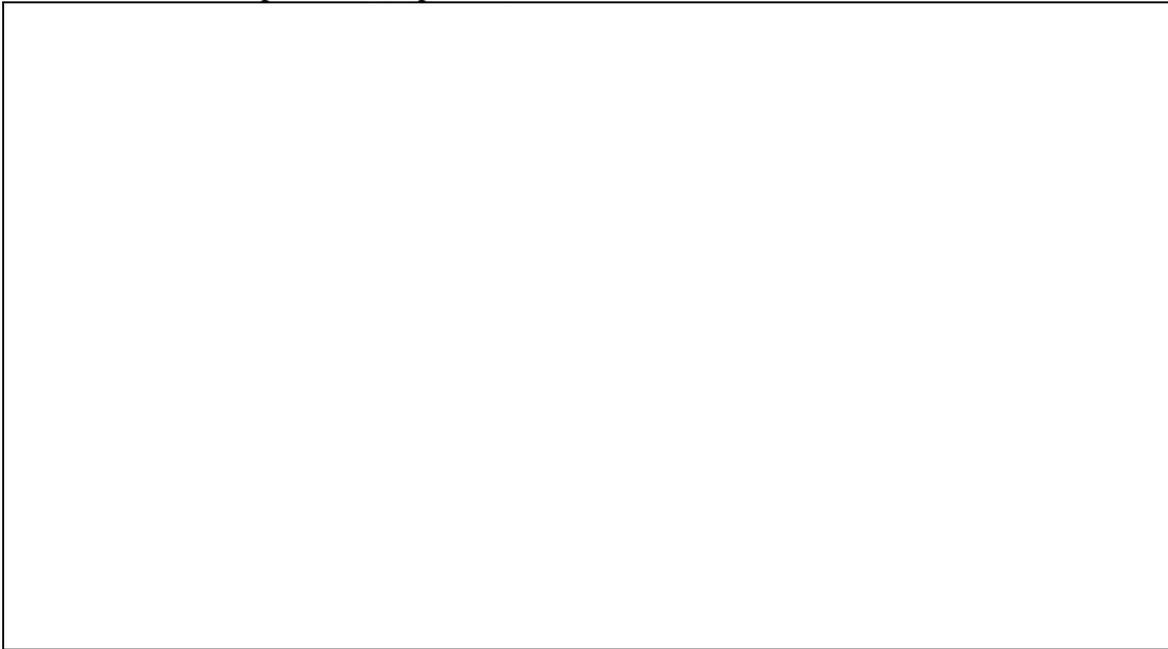


2.- La memoria principal de un computador tiene un bus de direcciones de 16 bits .

Dicho computador tiene una sencilla memoria caché de 512 bytes con las siguientes características:

- Política de ubicación: asociativa por conjuntos de 2 bloques, cada uno de ellos de 16 bytes.
- Política de reemplazo: LRU.
- Política de escritura: Escritura aplazada.

a) Indicar cómo se interpreta una dirección de memoria principal en la memoria caché. Justificar la respuesta. (0,5 puntos)



Suponiendo un programa que realiza los siguientes accesos a memoria principal:

Dirección en MP	Lectura/Escritura
0139 h	Lectura
023F h	Lectura
0030 h	Lectura
0139 h	Escritura
013A h	Lectura
0240 h	Lectura
0031 h	Lectura
013A h	Escritura
013B h	Lectura
0241 h	Lectura
0032 h	Lectura
013B h	Escritura
013C h	Lectura
0242 h	Lectura
0033 h	Lectura
013B h	Escritura

- b) Indicar la correspondencia que existe entre una dirección de memoria principal y su ubicación en la memoria caché. En qué casos se producen fallos de lectura y cuándo de escritura, y qué acciones se realizan sobre la memoria caché y memoria principal en cada caso. (1 punto)

Dirección en MP	Correspondencia en McaD	Acierto/Fallo Lect./Escrit.	Acciones a realizar
0139 h	<i>Et.:</i> Cjto.: <i>Bq.:</i> Palabra:	Fallo Lectura	Leer bloque ? de MP y ubicar en bloque ? de Mca
023F h	<i>Et.:</i> Cjto.: <i>Bq.:</i> Pal.:	Lectura	
0030 h	<i>Et.:</i> Cjto.: <i>Bq.:</i> Pal.:	Lectura	
0139 h	<i>Et.:</i> Cjto.: <i>Bq.:</i> Pal.:	Escritura	
013A h	<i>Et.:</i> Cjto.: <i>Bq.:</i> Pal.:	Lectura	
0240 h	<i>Et.:</i> Cjto.: <i>Bq.:</i> Pal.:	Lectura	
0031 h	<i>Et.:</i> Cjto.: <i>Bq.:</i> Pal.:	Lectura	
013A h	<i>Et.:</i> Cjto.: <i>Bq.:</i> Pal.:	Escritura	

Dirección en MP	Correspondencia en McaD	Acierto/Fallo Lect./Escrit.	Acciones a realizar
013B h	<i>Et.:</i> Bq.: <i>Cjto.:</i> Pal.:	Lectura	
0241 h	<i>Et.:</i> Bq.: <i>Cjto.:</i> Pal.:	Lectura	
0032 h	<i>Et.:</i> Bq.: <i>Cjto.:</i> Pal.:	Lectura	
013B h	<i>Et.:</i> Bq.: <i>Cjto.:</i> Pal.:	Escritura	
013C h	<i>Et.:</i> Bq.: <i>Cjto.:</i> Pal.:	Lectura	
0242 h	<i>Et.:</i> Bq.: <i>Cjto.:</i> Pal.:	Lectura	
0033 h	<i>Et.:</i> Bq.: <i>Cjto.:</i> Pal.:	Lectura	

- c) Calcular el tiempo invertido cada acceso, sabiendo que el tiempo de acceso a una palabra de memoria principal es 20 ns y el tiempo de acceso a la memoria caché es 4 ns. (1 punto)