



Apellidos, Nombre: _____

No se considerarán como válidas las respuestas en las que no se justifiquen los cálculos realizados
No se permite el uso de ningún tipo de documentación, ni de calculadora
Sólo existe una única opción correcta por pregunta de test

Puntuación:

Preguntas tipo test:

Respuesta correcta ⇒ **0,5**

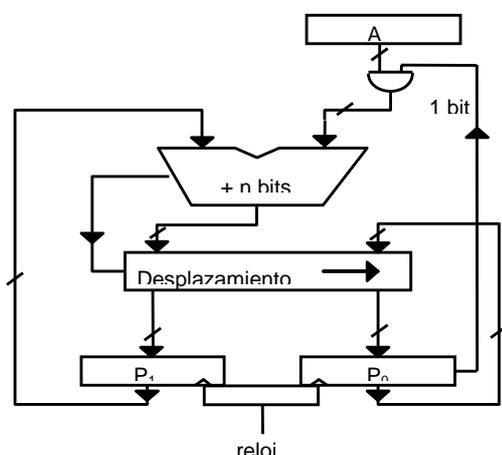
Respuesta incorrecta ⇒ **-0,125** Pregunta no contestada ⇒ **0**

Preguntas de respuesta corta:

Respuesta correcta ⇒ **1**

Pregunta no contestada ⇒ **0**

TEORÍA (5 puntos)



1. En el diagrama de la figura adjunta se muestra un multiplicador por el método de suma desplazamiento. Indicar cuál debe ser la secuencia de las señales de control y el contenido de los registros en cada paso para realizar la multiplicación del número A = 011011 y el número B = 010011

Registro de Desplazamiento	P		Operación
	P1	P0	
000000 000000	000000	010011	Estado inicial
011011 010011	000000	010011	Suma
001101 101001	001101	101001	Desplazamiento
101000 101001	001101	101001	Suma
010100 010100	010100	010100	Desplazamiento
010100 010100	010100	010100	Suma
001010 001010	001010	001010	Desplazamiento
001010 001010	001010	001010	Suma
000101 000101	000101	000101	Desplazamiento
100000 000101	000101	000101	Suma
010000 000010	010000	000010	Desplazamiento
010000 000010	010000	000010	Suma
001000 000001	001000	000001	Desplazamiento



Apellidos, Nombre: _____

2. Se cuenta con un sumador con anticipación de acarreo. Se desean sumar los dos números de 16 bits siguientes representados en binario. A = 0111 1110 0000 1011 y B = 1111 1101 1100 1011

Calcúlense los valores de los g_i , p_i , P_i y G_i $g_i = 0111\ 1100\ 0000\ 1011$ $p_i = 1111\ 1111\ 1100\ 1011$

P1= 0 P2= 0 P3= 1 P4= 1

G1= 1 G2= 0 G3= 1 G4= 1

3. Unidad de Control microprogramada, explique brevemente en qué consiste el solapamiento de campos.

Ver apuntes de teoría

4. Señale la afirmación **incorrecta** con respecto a la μ programación horizontal:
- a) Las μ s. sólo realizan una operación elemental por periodo
 - b) Cada uno de los n bits controla directamente cada pieza de hardware, evitando otros niveles de decodificación
 - c) Las μ s. presentan formatos largos
 - d) Las μ s. son lentas
5. Para las referencias a memoria 0, 1, 2, 3, 4, 5, 6, 7, 8 y 9. Indique cuáles de ellas se encuentran alineadas a byte
- a) Todas ellas
 - b) Las pares
 - c) Las impares
 - d) 0, 4 y 8
6. En memoria caché, las políticas de extracción se refieren a
- a) Correspondencia entre bloques de MP y MCa
 - b) Qué y cuándo se envía información de MP a MCa
 - c) Qué bloque abandona MCa para dejar espacio
 - d) Ninguna de las anteriores
7. Señale la afirmación **incorrecta** con respecto a la latencia de memoria en multiprocesadores:
- a) Es el tiempo transcurrido desde que un procesador realiza la petición de acceso a memoria hasta que se completa
 - b) Depende de los conflictos de acceso producidos al tratar de acceder varios procesadores simultáneamente al mismo módulo de memoria principal
 - c) Depende de los retardos y conflictos introducidos por la red de interconexión de las memorias
 - d) Depende del exceso de tráfico entre la red de interconexión y la memoria



Apellidos, Nombre: _____

PROBLEMAS (5 puntos)**EJERCICIO 1: (1,5 puntos)**

Sea una arquitectura cuyo repertorio de instrucciones está formado por cinco tipos de instrucciones cuyas medidas de CPI se muestran en la siguiente tabla

CPI para el tipo de instrucción	
Tipo 1	2
Tipo 2	3
Tipo 3	1
Tipo 4	6
Tipo 5	3

Se desean evaluar tres traductores de COBOL 400 a RPG-II con vistas a adquirir uno de ellos para la empresa en la que trabajamos. Para ello, se ha desarrollado un programa en COBOL 400 que ha sido traducido por cada uno de los tres traductores a RPG-II, obteniéndose los resultados mostrados en la tabla siguiente:

Traductor	Número de instrucciones de cada tipo (en miles de millones)				
	Tipo 1	Tipo 2	Tipo 3	Tipo 4	Tipo 5
Traductor 1	6	3	2	2	3
Traductor 2	8	2	1	3	1
Traductor 3	6	3	1	1	9

Si la frecuencia de reloj de los computadores que tenemos en nuestro departamento es de 1,8 GHz, se pide:

- Ejecutable más rápido en cuanto a tiempo de ejecución **(0,5 puntos)**
- Ejecutable más rápido tomando como medida los MIPS **(0,5 puntos)**
- ¿A qué es debida la diferencia entre MIPS y el tiempo de ejecución? **(0,5 puntos)**

EJERCICIO 2: (2 puntos)

Se desea controlar la temperatura de una bodega de ron añejo. Para ello, se han colocado 1023 sensores de temperatura repartidos por toda la bodega. El objeto de estos sensores es enviar una salida de entre 0 y 5 voltios si se supera una determinada temperatura (asignada por hardware y sin relevancia para el problema) Para ahorrar costes se ha pensado controlar los sensores con un i8086, dado que la temperatura no cambia demasiado rápidamente dentro de la bodega se empleará este micro de 16 bits.

Se pide:

Diseñar la estructura de E / S del sistema, tanto el mapa de E / S como las posibles conexiones. Emplee para ello los elementos que crea necesarios **(2 puntos)**



Apellidos, Nombre: _____

EJERCICIO 3:**(1,5 puntos)**

Sea un computador que tiene un bus de direcciones de 32 bits y un ancho de palabra de 16 bits.

El sistema dispone de:

Memoria principal, entrelazada simple de orden inferior de 16 módulos.

Memoria caché:

- 256 Kpalabras
- Unificada para datos e instrucciones
- **Política de ubicación:** asociativa por conjuntos de 4 bloques de 8 palabras
- **Política de extracción:** por demanda
- **Política de reemplazo:** FIFO
- **Política de actualización:** aplazada
- **Política de aceleración frente a fallo de lectura:** Out of order fetch
- **Política de aceleración frente a fallo de escritura:** sin ubicación

Se desea ejecutar el programa siguiente:

Dirección de Memoria Principal	Instrucción
0000 0139h	I := 0;
0000 013Bh	While (I < 3) DO
	{
0000 013Dh	I := I + 1;
0000 013Fh	Num[I] := Num[I] * I;
	}

La variable *Num* se encuentra en la dirección de memoria 0003 0139h y el índice del bucle *I* se encuentra en un registro. Se pide:

- Referencias a memoria suponiendo que se empieza a controlar el programa cuando se va a realizar la segunda iteración del bucle **(0,25 puntos)**
- Correspondencia entre dirección de Memoria Principal y Memoria Caché **(0,25 puntos)**
- Indicar qué accesos producen Aciertos / Fallos para el programa anterior supuesto que se mide cuando se va a realizar la segunda iteración del bucle ($I=1$) **(0,5 puntos)**
- Tasa de aciertos (Hr) para las referencias medidas cuando se iba a a realizar la segunda iteración del bucle **(0,25 puntos)**
- Tasa de aciertos (Hr) del programa desde el comienzo supuesta la memoria caché vacía. **(0,25 puntos)**



Apellidos, Nombre: _____

Solución ejercicio 1

Apartado a)

Traductor	Número de ciclos	Tiempo ejecución
Ciclos Traductor 1	44.000.000.000	24,44
Ciclos Traductor 2	44.000.000.000	24,44
Ciclos Traductor 3	55.000.000.000	30,56

Apartado b)

MIPS	
MIPS Traductor 1	654,55
MIPS Traductor 2	613,64
MIPS Traductor 3	654,55

Apartado c)

Ver teoría



Apellidos, Nombre: _____

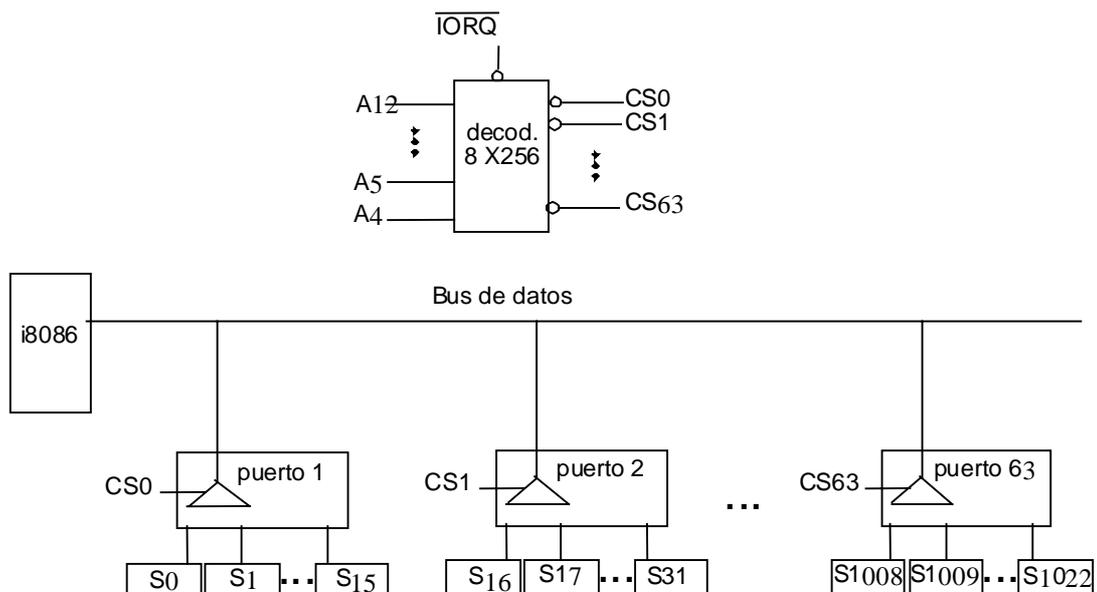
Solución ejercicio 2

Dado que la palabra del i8086 es de 16 bits se podrán leer al mismo tiempo 16 sensores con los estados de 0 ó 5 voltios. Como queremos monitorizar 1.023 sensores, se necesitarán:

$$\frac{1.023 \text{ sensores}}{16 \text{ bits}} = 64 \text{ puertos}$$

Con lo que se agruparán en 64 puertos de entrada. Como tenemos 16 bits podremos direccionar $2^{16} = 64Kb$ emplearemos las líneas A_4 a A_{12} para direccionarlos. Además se empleará un decodificador de 6×64 para determinar el grupo de sensores que se explorarán.

Dirección	Puerto
0h	Puerto 1
10h	Puerto 2
20h	Puerto 3
.	.
.	.
.	.
3F0h	Puerto 62
400h	Puerto 63





Apellidos, Nombre: _____

Solución ejercicio 3**Apartado a)**

0...013Bh

0...013Dh

0...013Fh

0...03013Bh

0...013Bh

0...013Dh

0...013Fh

0...03013Ch

Apartados b) y c)

$$\text{N}^\circ \text{ de bloques de memoria principal} = \frac{2^{32} \text{ palabras}}{2^3 \text{ palabras/bloque}} = 2^{29} \text{ bloques de memoria principal}$$

$$\text{N}^\circ \text{ de bloques en memoria caché de datos} = \frac{2^{18} \text{ palabras}}{2^3 \text{ palabras/bloque}} = 2^{15} \text{ bloques de memoria caché}$$

$$\text{N}^\circ \text{ de conjuntos en memoria caché de datos} = \frac{2^{15} \text{ bloques}}{2^2 \text{ bloques/conjunto}} = 2^{13} \text{ conjuntos de memoria caché}$$

$$\text{N}^\circ \text{ bloques de memoria principal ubicables en un conjunto de la memoria caché} = \frac{2^{29} \text{ bloques MP}}{2^{13} \text{ bloques MCA}} = 2^{16}$$

Por lo tanto obtendremos:

E	C	P
16	13	3

Acceso	Dirección Mp	Correspondencia con MCA	Acierto / Fallo
1	0...0139h	E = 0; C = 27; P = 1	F _{LECTURA} Instrucción
2	0...013Bh	E = 0; C = 27; P = 3	A _{LECTURA} Instrucción
3	0...013Dh	E = 0; C = 27; P = 5	A _{LECTURA} Instrucción
4	0...013Fh	E = 0; C = 27; P = 7	A _{LECTURA} Instrucción



Apellidos, Nombre: _____

Solución ejercicio 3 (continuación)

Acceso	Dirección Mp	Correspondencia con MCa	Acierto / Fallo
5	0...03013Ah	E = 6; C = 27; P = 2	F _{LECTURA} Dato A _{ESCRITURA} Dato
6	0...013Bh	E = 0; C = 27; P = 3	A _{LECTURA} Instrucción
7	0...013Dh	E = 0; C = 27; P = 5	A _{LECTURA} Instrucción
8	0...013Fh	E = 0; C = 27; P = 7	A _{LECTURA} Instrucción
9	0...03013Bh	E = 6; C = 27; P = 3	A _{LECTURA} Dato A _{ESCRITURA} Dato
10	0...013Bh	E = 0; C = 27; P = 3	A _{LECTURA} Instrucción
11	0...013Dh	E = 0; C = 27; P = 5	A _{LECTURA} Instrucción
12	0...013Fh	E = 0; C = 27; P = 7	A _{LECTURA} Instrucción
13	0...03013Ch	E = 6; C = 67; P = 4	A _{LECTURA} Dato A _{ESCRITURA} Dato
14	0...013Bh	E = 0; C = 27; P = 3	A _{LECTURA} Instrucción

En el apartado anterior se han resaltado en **negrita cursiva** los accesos a partir de la segunda iteración del bucle (I=1)

Apartado d)

Tal y como se observa, todas las referencias producen acierto con lo que el $H_r = 1$

Apartado e)

Desde que comenzó la ejecución del programa:

- Produjeron fallo: la lectura de instrucción del acceso 1 y la lectura del dato del acceso 5
- Produjeron acierto: el resto de referencias

Por tanto:

$$H_r = \text{Número de aciertos} / \text{Número de accesos totales} = 15 / 17 = 0,8823$$