



Apellidos, Nombre: \_\_\_\_\_

**No se considerarán como válidas las respuestas en las que no se justifiquen los cálculos realizados**  
**No se permite el uso de ningún tipo de documentación, ni de calculadora**  
**Sólo existe una única opción correcta por pregunta de test**

**Puntuación:** Respuesta correcta  $\Rightarrow$  **0,4** Respuesta incorrecta  $\Rightarrow$  **-0,15** Pregunta no contestada  $\Rightarrow$  **0**

Realizar la suma de A: -8 más B: 2,25. Sabiendo que ambos se representan con una mantisa normalizada de 8 bits, expresada en C2 y, exponente de 4 bits, representado en exceso a 8.

- a) 1101 1010 0100
- b) 1101 0101 0010
- c) 1100 1010 0100
- d) Otro valor: \_\_\_\_\_

La suma de dos números, A= 1010 y B= 1110, expresados en binario puro, es:

- a) 1000
- b) 1001
- c) Produce desbordamiento
- d) Otro valor: \_\_\_\_\_

El producto de A: 1001 0010 por B: 1000, ambos representados en C2, es:

- a) 0100 1001 0000
- b) 1100 1001 0000
- c) 0011 0111 0000
- d) Otro valor: \_\_\_\_\_

La división sin restauración de dos números binarios, D= 0111 0101 y d= 1001, es:

- a) Cociente:1100 y R: 0000
- b) Cociente: 1101 y R: 0000
- c) Cociente: 110 y R: 1011
- d) Otro valor: \_\_\_\_\_

Considerando una UC microprogramada, indicar cuál de las siguientes afirmaciones es **falsa**:

- a) En el secuenciamiento explícito de microinstrucciones, se requiere de, al menos, los siguientes campos: señales de control, dirección de la siguiente microinstrucción y secuenciamiento.
- b) En el secuenciamiento implícito, las señales de control se encuentran codificadas, mientras que en el secuenciamiento explícito no.
- c) En general, el secuenciamiento implícito utiliza una longitud de palabra más corta que el explícito.
- d) Uno de los campos de una microinstrucción, indica si un microprograma continúa o si se está ejecutando su última microinstrucción.



Apellidos, Nombre: \_\_\_\_\_

Indicar cuál de las siguientes afirmaciones es verdadera:

- a) La memoria principal de un computador contiene toda la información existente en la memoria caché.
- b) La memoria principal de un computador se diseña utilizando la misma tecnología que la empleada por los registros internos de la UCP y por la memoria caché.
- c) La política de ubicación asociativa, ofrece el mayor rendimiento con el menor coste de silicio.
- d) En la jerarquía del sistema de memoria, a medida que aumenta la capacidad de almacenamiento de un dispositivo, disminuye su tiempo de acceso y su coste por bit.

Indicar cuál de las siguientes afirmaciones es verdadera:

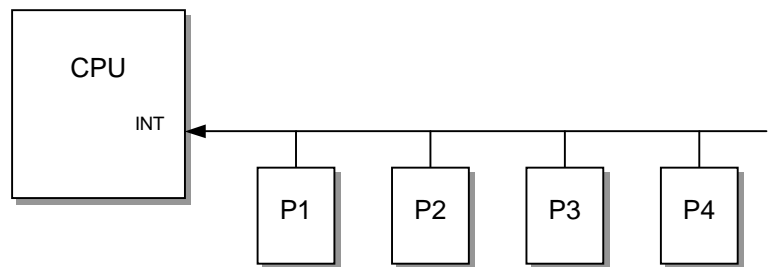
- a) La tasa de acierto de la memoria caché es independiente del programa que se esté ejecutando.
- b) Siempre que en una memoria caché se aumente el tamaño del bloque aumentará la tasa de acierto.
- c) El objetivo del sistema jerárquico del sistema de memoria, es que la CPU tenga disponibles las instrucciones y los datos, en el disco duro o en el CD-ROM, en el instante en que sean necesarios.
- d) Cuando la CPU va a ejecutar una instrucción, primero la busca en memoria caché y en caso de no encontrarla, ubica todo un bloque de memoria principal en memoria caché.

Indicar cuál de las siguientes afirmaciones es **falsa**. En la arquitectura de E/S por DMA:

- a) Cuando se realiza una lectura del disco duro, la controladora IDE toma el control de los buses del computador y transfiere los datos del disco y a la memoria principal del computador.
- b) El inicio de la transferencia de información lo gestiona la controladora del periférico.
- c) Puede realizarse simultáneamente una transferencia entre la unidad de E/S y la memoria y, mientras, la UCP estar realizando cálculos.
- d) Cuando la UCP desea iniciar una transferencia entre la unidad de E/S y la memoria, coloca una petición en una posición determinada de la memoria.

En el siguiente esquema de entrada/salida por interrupciones, la CPU asigna la mayor prioridad al periférico P4 y la menor al P1. Suponiendo que todos los periféricos interrumpen simultáneamente, indicar en qué orden son atendidos:

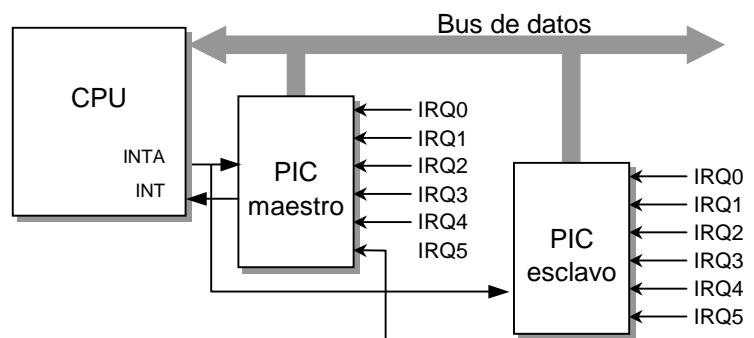
- a) 1, 2, 3, 4.
- b) 1, 3, 2, 4.
- c) No se puede dar una respuesta, puesto que no se conoce el orden en que la CPU realiza el *polling*.
- d) 4, 3, 2, 1.



El esquema presenta una gestión centralizada de interrupciones mediante un controlador PIC. La CPU resuelve las prioridades, asignando la mayor prioridad a la línea que lleva más tiempo sin ser atendida.

Se sabe que interrumpe el P2 del PIC esclavo, el P3 del PIC maestro, y simultáneamente, los periféricos: P3 del PIC maestro y 4 del PIC esclavo. Indicar el orden en que se atenderán las interrupciones:

- a) 2 del PIC esclavo, 3 del PIC maestro, 4 del PIC esclavo y 3 del PIC maestro.
- b) 2 del PIC esclavo, 3 del PIC maestro, 3 del PIC maestro y 4 del PIC esclavo.
- c) 3 del PIC maestro, 2 del PIC esclavo, 3 del PIC maestro y 4 del PIC esclavo.
- d) 3 del PIC maestro, 2 del PIC esclavo, 4 del PIC esclavo y 3 del PIC maestro.



**EJERCICIO 1:****(1,5 puntos)**

Se desean realizar sumas y restas de números enteros representados en complemento a 2, con 32 bits. Para ello se dispone de bloques sumadores en binario puro, de 8 bits, y puertas lógicas: AND, OR, XOR, NAND e inversores.

- a) Realizar el diseño de dicho sumador a partir de los elementos disponibles. **(0,3 puntos)**  
b) Realizar la suma de los siguientes datos: **(0,3 puntos)**

A: 1010 0111 1001 1100 0111 0010 1011 1001<sub>(C2)</sub>B: 1011 0110 1100 0101 0000 1101 1000 1010<sub>(C2)</sub>

A dicho sumador, se le desea añadir un registro de estado con 4 señalizadores: acarreo (C), cero (Z), desbordamiento (D) y paridad (P).

- c) Indicar el valor del registro de estado tras realizar la suma del apartado b). **(0,3 puntos)**  
d) Calcular el valor del registro de estado, cuando se realiza la resta de los números A menos B. **(0,6 puntos)**

**EJERCICIO 2:****(2 puntos)**

En la siguiente figura se ilustra la arquitectura interna de un computador con las siguientes características:

Todas las instrucciones son de 32 bits y tienen el mismo formato.

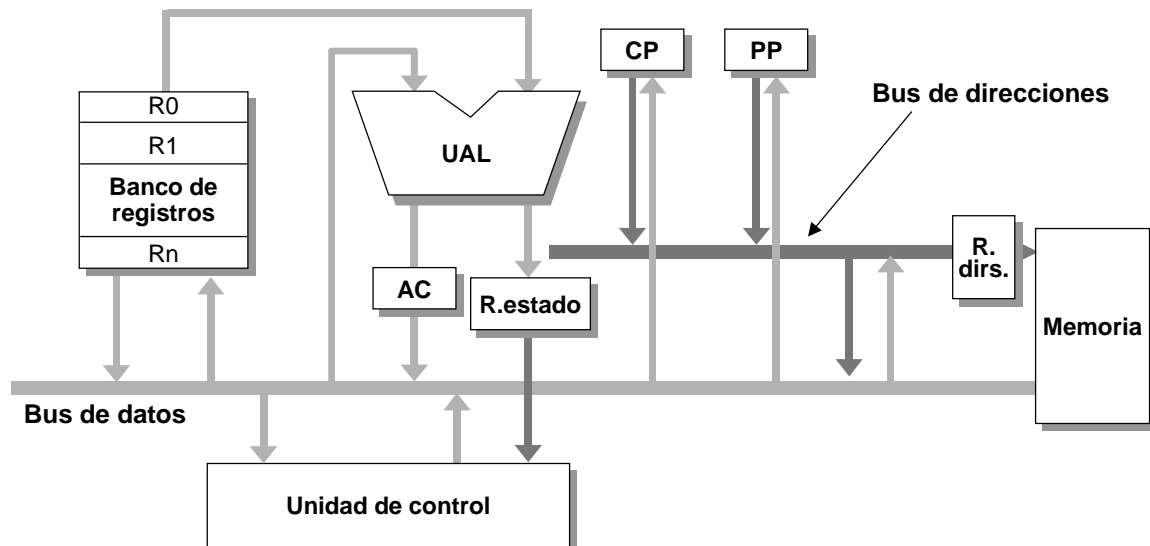
Posee buses de datos y de direcciones de 32 bits.

La unidad aritmético-lógica cuenta con 16 operaciones distintas para números enteros.

El banco de registros cuenta con 16 registros generales.

SP: Es el registro puntero de pila.

PC: Es el registro contador de programa, y tiene la posibilidad de incrementarse automáticamente.



Se pide:

- a) Completar el esquema de la unidad de control y añadir todas las señales de control que necesaries, para que el computador funcione correctamente, indicando si los dispositivos se activan por nivel o por flanco de reloj. **(1 punto)**  
b) Describir las operaciones elementales que realiza la unidad de control para la ejecución de la instrucción: Move [R1 + R2], R2. **(0,5 puntos)**  
c) Realizar el cronograma correspondiente a la ejecución de dicha instrucción. **(0,5 puntos)**

**EJERCICIO 3:****(2,5 puntos)**

Se tienen dos computadores con las siguientes características:

Tamaño del bus de direcciones: 32 bits

Tiempo de acceso a memoria principal: 2 ciclos de reloj.

Tiempo de acceso a memoria caché: 1 ciclo.

Memoria caché del computador A:

Organización asociativa por conjuntos: 256 conjuntos, 2 bloques/conjunto y 16 bytes/bloque.

Política de escritura: escritura inmediata.

Política de reemplazo: LRU.

Memoria caché del computador B:

Organización directa: 512 bloques de 16 bytes.

Política de escritura: escritura aplazada.

Suponiendo que inicialmente las memorias caché están vacías y que se ejecuta el siguiente programa:

Dirección de MP	Instrucción
1000 01F0 h	mov BX, 1FE h
1000 01F4 h	Poner_a_0: mov [BX++], 0
1000 01FA h	cmp BX, 201 h
1000 01FE h	jnz /Poner_a_0

- Indicar la traza de referencias a memoria generada en la ejecución de éste programa. **(0,3 puntos)**
- Indicar la correspondencia entre una dirección de memoria principal y de memoria caché, para el computador A y para el computador B. **(0,3 puntos)**
- En qué casos se producen aciertos/fallos de lectura/escritura, y qué acciones se llevan a cabo en:  
El computador A. **(0,7 puntos)**  
El computador B. **(0,7 puntos)**
- Calcular el tiempo de ejecución del programa en el computador A y en el computador B. ¿En qué computador se ejecutará más rápido? Justifique la respuesta. **(0,5 puntos)**



Apellidos, Nombre: \_\_\_\_\_

**No se permite desgrapar las páginas**  
**No se permite el uso de documentación o calculadora**  
**No se considerarán como válidas las respuestas en las que no se justifiquen las soluciones aportadas**

**SOLUCIÓN EJERCICIO 1**

**Apartado a) (0,3 puntos)**

**Apartado b) (0,3 puntos)**

A: 1010 0111 1001 1100 0111 0010 1011 1001 <sub>(C2)</sub>

B: 1011 0110 1100 0101 0000 1101 1000 1010 <sub>(C2)</sub>

**Apartado c) (0,3 puntos)**



Apellidos, Nombre: \_\_\_\_\_

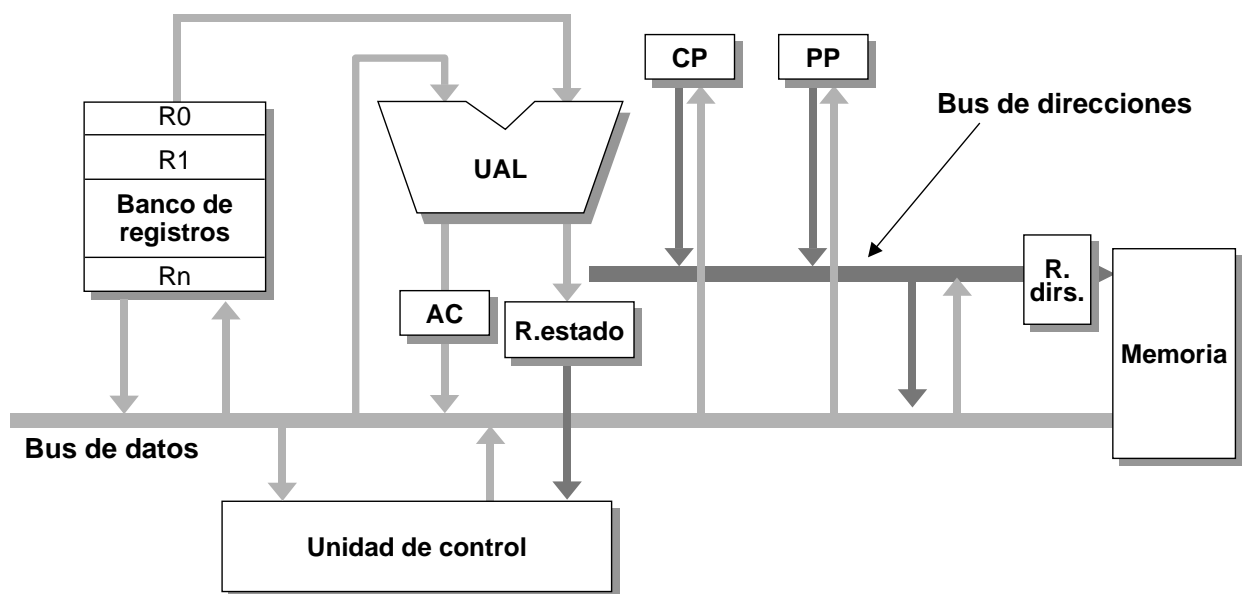
Apartado d)

(0,6 puntos)

**SOLUCIÓN EJERCICIO 2)**

Apartado a)

(1 punto)





Apellidos, Nombre: \_\_\_\_\_

**Apartado b)**

**(0,5 puntos)**



Apellidos, Nombre: \_\_\_\_\_

**Apartado c)**

**(0,5 puntos)**






Apellidos, Nombre: \_\_\_\_\_

**SOLUCIÓN EJERCICIO 3)**

**Apartados a), b) y c) del computador A**

Dirección MP	Ubicación MCa	Acierto/Fallo L/E	Acción
1000 01F0 h			
1000 01F4 h			
0000 01FE h			
1000 01FA h			
1000 01FE h			



Apellidos, Nombre: \_\_\_\_\_

**Apartados a), b) y c) del computador B**

Dirección MP	Ubicación MCa	Acierto/Fallo L/E	Acción
1000 01F0 h			
1000 01F4 h			
0000 01FE h			
1000 01FA h			
1000 01FE h			



Apellidos, Nombre: \_\_\_\_\_



Apellidos, Nombre: \_\_\_\_\_

**Apartado d)**